SEMICONDUCTOR FRONT-END · PART 2-2

切る・磨く・積む
— ウェハの加工、エピタキシャル成長、SOI

単結晶のインゴットは、まだ「重い円柱」にすぎません。これを厚さ1 mm足らずの円板に切り分け、**湖面に浮かぶ葉1枚ほどの凹凸**しか許されない鏡に磨き上げ、さらにその上に新しい結晶を積み、ときには別のウェハと貼り合わせます。なぜそこまで平らでなければならないのか。なぜわざわざ結晶を積み直すのか。露光の物理、研磨の化学、気相成長と水素による「原子のメス」のしくみから見ていきます。

半導体前工程シリーズ 第2部 2-2／難易度 ★★☆（2-1を読んでいると理解しやすくなります）／最終更新 2026年11月4日

この記事の構成

1. この回を3行でつかむ
2. なぜ「鏡のように平ら」でなければならないのか
3. 加工① — 丸く整え、目印をつけ、薄く切る
4. 加工② — 角を落とし、両面をそろえ、傷を溶かす
5. 加工③ — 鏡に仕上げる研磨
6. 洗って、測る
7. 積む① — エピタキシャル成長
8. 積む② — SOIウェハ
9. 貼り合わせの技術は、最先端の「裏面電源」へ
10. まとめと次回予告
11. 確認クイズ
12. 用語集
13. 参考資料（一次情報）
14. 主張と出典の対応表（監査）

本記事の表記ルール

事実 ＝公的機関・学術資料・企業の公式発表に記載のある内容（出典番号つき）
本稿の計算 ＝明示した前提から本記事が計算した値
推測 ＝出典から読み取れる範囲を超えた、本記事の見立て
未確定／将来 ＝計画・ロードマップであり、実績が確認できていない事項
物理の一般原理（教科書で確立している内容）の説明は、とくにタグを付けずに書いています。

この回の学習目標

- インゴットが鏡面ウェハになるまでの加工の流れ（切る → 削る → 溶かす → 磨く → 洗う → 測る）と、それぞれの目的を説明できる
- ウェハがなぜ数十nmの平らさを求められるのかを、露光の焦点深度から説明できる
- エピタキシャルウェハとSOIウェハが何のためにあり、どう作られるのか（Groveモデル、Smart Cut）を説明できる

1. この回を3行でつかむ

- インゴットは、**ワイヤソー**で1 mm程度の円板に切られます。切り口の傷を**削り・溶かし**、最後に**化学と機械の両方の力で磨いて**鏡にします。
- そこまで平らにするのは、露光の**焦点が合う深さが数十〜100 nm程度しかない**からです。チップ1個分の範囲の凹凸は、その範囲に収まらなければなりません。
- 磨いたウェハの上に**新しい結晶を積む（エピタキシャル成長）**と、COPなどの影響を抑えた表面や、性質の違う層を作れます。**酸化膜をはさんで貼り合わせる（SOI）**と、トランジスタの下に絶縁の床ができます。この貼り合わせの技術は、いまや最先端チップの**裏面電源**にも使われています。



図1　インゴットから「製品ウェハ」まで（概念図）

図1の読み方：削って、溶かして、磨くのは「傷」と「うねり」を消すため

加工では「前の工程が残した傷やうねりを、後の工程で取り除く」処理を組み合わせます。工程の順番や回数は製品・方式によって変わり、図は代表的な役割を並べたものです。切れば傷が残り、削れば細かい傷が残り、溶かせば平らさが少し崩れ、最後の研磨で、傷もうねりも同時になくします。右端の3つの分岐は、磨いたウェハにさらに手を加えた「高機能なウェハ」です。

2. なぜ「鏡のように平ら」でなければならないのか

ウェハの加工で最も厳しく管理されるのは、**平らさ**です。その理由は、第3部で扱うフォトリソグラフィ（露光）にあります。

物理のツボ①：焦点が合う深さは、なぜ浅いのか

カメラで、明るいレンズ（F値の小さいレンズ）を使うと背景がぼけるのと同じ理屈です。レンズが光を大きな角度で集めるほど、細かいものを写せますが、**ピントが合う奥行き（焦点深度）は浅く**なります。

露光装置では、この関係が次の2つの式で表されます [7] 事実 。

$$\text{解像度 } W = k_1 \lambda \,/\, NA$$

$$\text{焦点深度 } DOF = k_2 \lambda \,/\, NA^2$$

λは光の波長、NA（開口数）はレンズが光を集める角度の大きさです。k_1とk_2は、パターンや照明、レジストなどの条件で変わる係数です [7] 事実 。下の表では、焦点深度の規模をつかむために**k_2=0.5〜1.0**を仮定します。NAは分母で**2乗**になっているので、細かく写すためにNAを大きくすると、焦点深度は急に浅くなります 解説 。

実際の装置の値を入れてみます。ASMLの液浸ArF露光装置は波長193 nm・NA 1.35 [9]、ここで例にするEUV露光装置は波長13.5 nm・NA 0.33です [8] 事実 。

露光装置	λ ／ NA^2	焦点深度（k_2=0.5〜1.0）
ArF液浸（193 nm、NA 1.35）	約106 nm	約53〜106 nm
EUV（13.5 nm、NA 0.33）	約124 nm	約62〜124 nm

（数値は上の式に代入した概算です 本稿の計算 。実際の焦点深度は、パターンの形や照明の条件で変わります。）

焦点深度は、**数十〜100 nm程度**しかありません。しかも、この中には、ウェハの凹凸だけでなく、装置のピント合わせの誤差や、ウェハの上に積んだ膜の段差も入ります。そのため、ウェハ自体の凹凸は、さらに小さく抑える必要があります 解説 。

露光装置は、ウェハ全体を一度に写すのではなく、**26 mm × 33 mm**ほどの領域（ショット）ごとに位置とピントを合わせて写します [9] 事実 。そこで、ウェハの平らさも「全体」ではなく、**露光する小さな範囲（サイト）ごと**の凹凸で評価されます。この指標が**SFQR**（サイト平坦度）です 解説 。

かつての国際半導体技術ロードマップ（ITRS）の2007年版は、300 mmウェハのサイト平坦度（SFQR、26 mm × 8 mmのサイト）の目標を、次のように示していました [10] 事実 。

年	2007	2010	2015	2019	2022
SFQRの目標	65 nm以下	45 nm以下	25 nm以下	16 nm以下	11 nm以下
（参考）DRAMのハーフピッチ	65 nm	45 nm	25 nm	16 nm	11 nm

目標値は、その年のDRAMの配線の細かさ（ハーフピッチ）と同じ数字に置かれています [10] 事実 。**作る線が細くなるのと同じペースで、ウェハも平らにする**ことが求められてきた、ということです（この表は2007年時点の予測で、実際の製品の規格ではありません）。

この平らさを、ドイツのウェハメーカーSiltronicは次のようにたとえています。ウェハ上の20 nmは、**ドイツ南部のキーム湖の湖面に浮かぶ1枚の葉の高さ**、あるいは**テニスコートの上の細菌1匹**に相当する、と [6] 事実 。

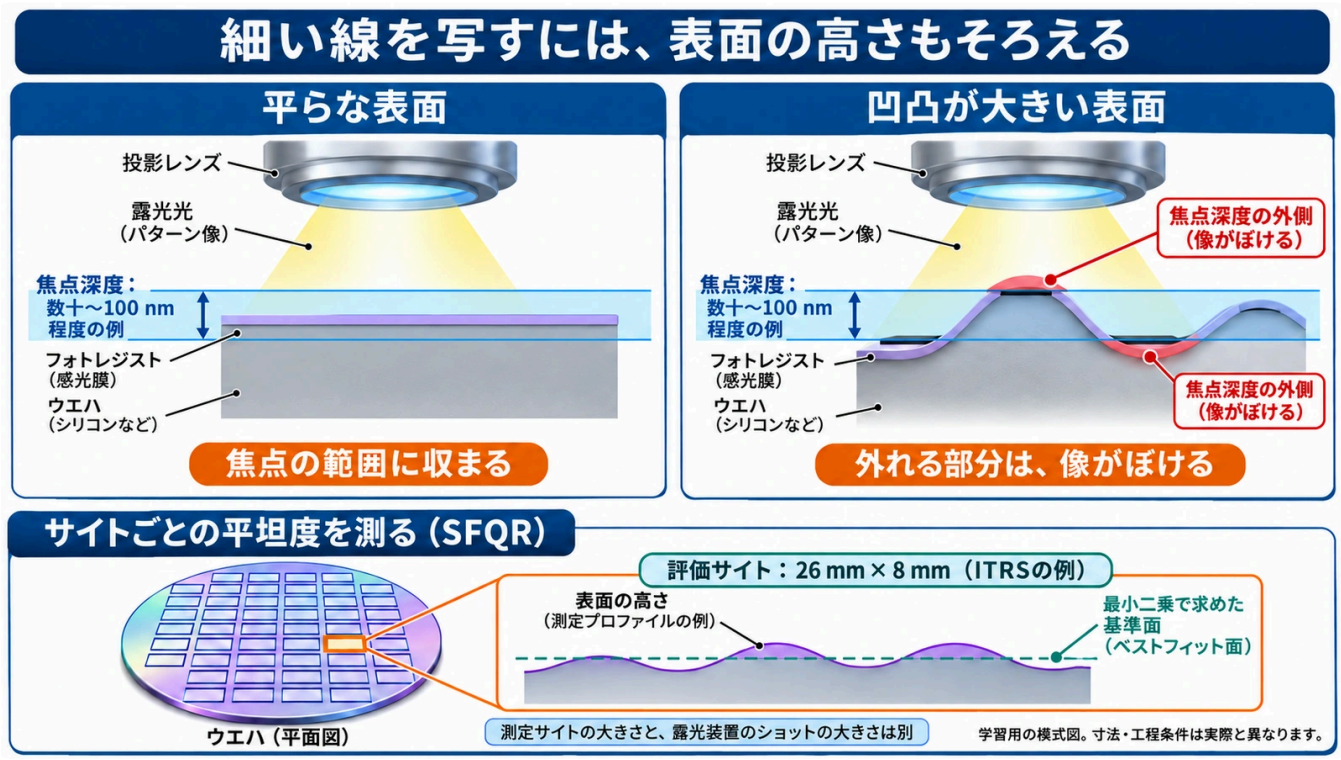


図2　焦点深度と、ウェハの凹凸（概念図）

図2の読み方：焦点深度と、平坦度の測定を分けて考える

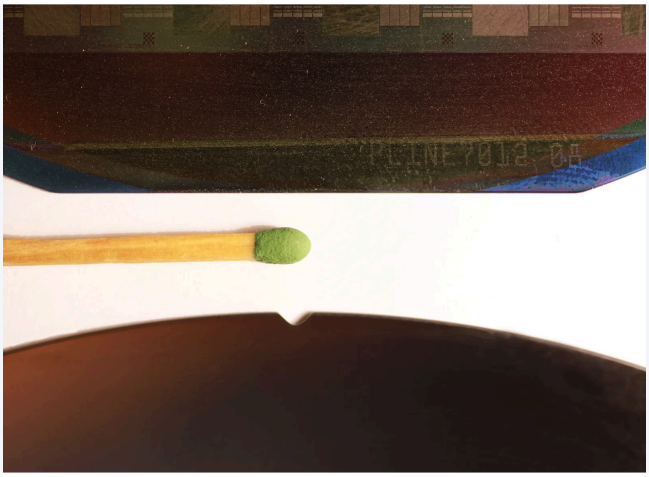
上段の帯は、像を許容できる鮮明さで写せる奥行きの範囲です。下段は**小さなサイト内で、基準面からの高さのばらつきを評価する**考え方です。SFQRはサイト内の最小二乗基準面に対する高さの範囲を表します [38]。26 mm × 8 mmは引用したITRSの測定サイト例で、本文の26 mm × 33 mmの露光ショットとは別です。

3. 加工① — 丸く整え、目印をつけ、薄く切る

外周研削と目印

引き上げたインゴットは、直径が少しずつ揺らいでいます。まず側面を削って、**直径をそろえます（外周研削）** [1] 事実 。

このとき、側面に結晶の向きを示す目印をつけます。小さいウェハでは側面を平らに削った**オリエンテーションフラット（オリフラ）**、300 mmウェハでは小さな切り欠きの**ノッチ**が使われます。結晶は向きによって性質（割れやすい方向、エッチングの進み方など）が違うので、後の工程で装置がウェハの向きを合わせるための目印です 解説 。



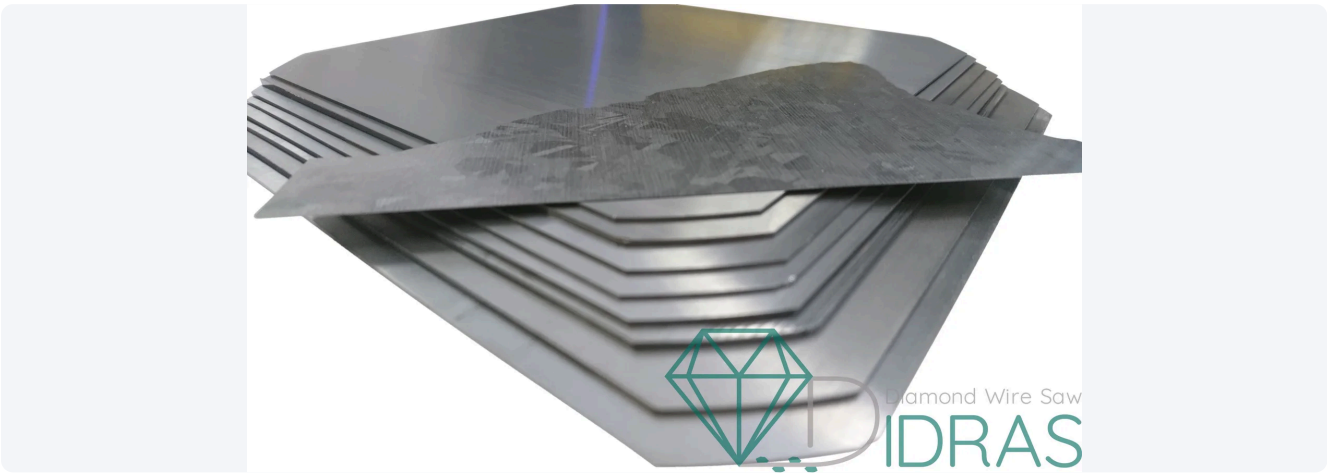
上は直径6インチ（150 mm）のウェハのフラット（直線部分）、下は直径200 mmのウェハのノッチ（小さな切り欠き）。大きさの目安にマッチ棒が置かれています。上のウェハは、すでに回路を作った後のものです。
画像：Kuebi = Armin Kübelbeck / Wikimedia Commons / CC BY-SA 3.0

スライス — ワイヤの「のこぎり」で数百枚を同時に

次に、インゴットを**厚さ1 mm程度**の円板に切ります。SUMCOは、**内周刃切断機（ドーナツ形の刃の内側で切る装置）またはワイヤソー**で切ると説明しています [1] 事実 。大口径のウェハで主に使われているのが、**マルチワイヤソー**です。

マルチワイヤソーでは、溝を刻んだローラーに1本の細いワイヤを**300〜400回**巻きつけ、平行に張った多数のワイヤの列を作ります [13] 事実 。ワイヤを高速で往復させながら、そこへインゴットをゆっくり押しつけると、**インゴット全体が一度に数百枚のウェハに切り分けられます** [3] 事実 。

ワイヤは、それ自体が切るのではありません。昔ながらの方式では、ワイヤに**砥粒（炭化ケイ素の硬い粒）を混ぜた液（スラリー）**をかけ、ワイヤが砥粒を転がしながらシリコンを少しずつ削り取ります。信越半導体の特許によると、かつては直径**0.16 mm**のピアノ線と粒径約**11.5 μm**の砥粒が使われ、同特許では直径**0.14 mm**の線と約**8.0 μm**の砥粒へと、細く、小さくする例が説明されています [11] 事実 。直径300 mmのインゴットをこの方式で切ると、**20〜25時間**かかります [12] 事実 。砥粒をワイヤの表面にあらかじめ固定した**固定砥粒ワイヤ**（直径約0.1 mmの芯線にダイヤモンドの粒をめっきで付けたもの）も使われています [12] 事実 。



ダイヤモンドワイヤソーで切り出されたシリコンウェハを重ねたもの（Commonsの説明による）。角を落とした四角形で、集積回路用の丸いウェハとは形が違いますが、ワイヤで切った直後の、まだ磨いていない表面の様子がわかります。右下は装置メーカーのロゴです。
画像：Prof M. Vogel / Wikimedia Commons / CC BY-SA 4.0

物理のツボ②：切るたびに失われるシリコン（カーフロス）

のこぎりで木を切ると、刃の厚さぶんの「おがくず」が出ます。ワイヤソーでも同じで、**ワイヤの太さと、両側で転がる砥粒の分**だけ、シリコンが粉になって失われます。これを**カーフロス（切り代の損失）**と呼びます。

信越半導体の特許は、切り代の幅を**「ワイヤの直径＋砥粒の直径の約2〜3倍」**と説明しています [11] 事実 。0.14 mmのワイヤと8 μmの砥粒なら、

$$0.14\ \text{mm} + 8\ \mu\text{m} \times (2〜3) \fallingdotseq 0.16\ \text{mm}$$

（0.156〜0.164 mm）です 本稿の計算 。厚さ1 mmのウェハを切るたびに、約0.16 mmが粉になる計算です。インゴットの長さのうち**約14%**（0.16 ÷ 1.16）が切り代として失われ、長さ1 mのインゴットから切り出せるのは**約860枚**です（端の部分は考えず、切り出す厚さを1 mmとした概算） 本稿の計算 。

2-1で見たように、このシリコンは、石からイレブンナインまで精製し、何日もかけて単結晶に育てたものです。ワイヤや砥粒を細くする努力が続けられてきたのは、この「おがくず」を減らすためでもあります 解説 。

切ったあとの表面には、機械的な力で結晶が乱れた**ダメージ層**が残ります。中国の研究機関がECS（米国電気化学会）で報告した比較では、ダメージ層の深さは、ワイヤソーで切ったウェハで**約11 μm**、内周刃で切ったウェハで**約22 μm**でした [14] 事実 。ワイヤソーは「遊離した砥粒で削る」方式で、内周刃は「機械的な力で取り除く」方式だからだと説明されています [14] 事実 。

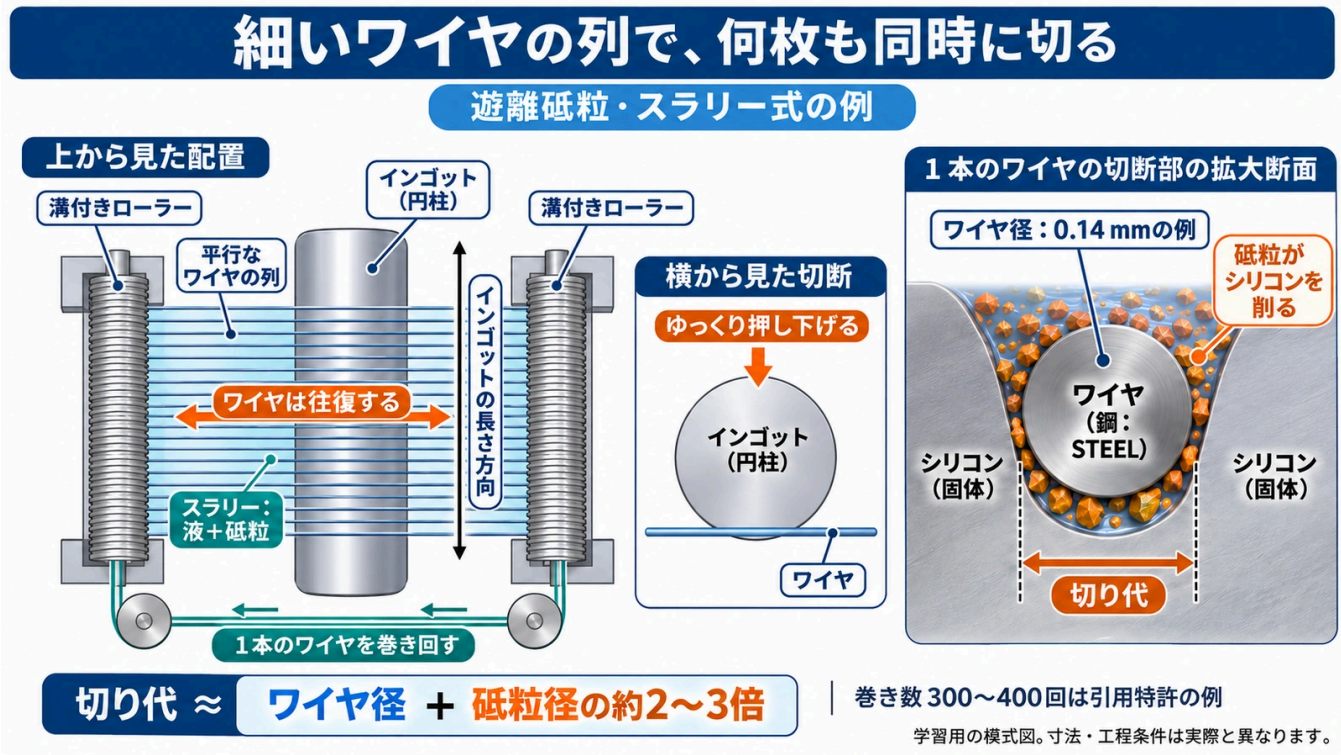


図3　マルチワイヤソーのしくみ（概念図）

図3の読み方：ワイヤの列が、何本もの切り溝を作る

左は上から見た配置、中央の小図は横から見た押し下げです。1本のワイヤを巻き回すと、インゴットを横切る**平行な切断部が多数**できます。拡大図は、ワイヤとシリコンの間の砥粒が削るスラリー式の例です。固定砥粒ワイヤでは砥粒がワイヤに付いています。ワイヤ径・巻き数などの数値は引用特許の例です。

4. 加工② — 角を落とし、両面をそろえ、傷を溶かす

面取り

単結晶シリコンはとてももろく、割れやすい材料です。そのため、切り出したウェハの縁を砥石で削って**丸く整えます（面取り）** [3] 事実 。縁が欠けると、その破片が表面に付いて異物になったり、熱をかけたときに割れの起点になったりするためです 解説 。

研削・ラッピング — 両面を平行にする

次に、ウェハの**両面を平行にしながら、決まった厚さに近づけます。**SUMCOは、アルミナの研磨材で両面を粗く磨く**ラッピング**を行うと説明しています [1] 事実 。Siltronicによると、逆向きに回る2枚の定盤の間にウェハをはさみ、砥粒を含む液を加えて、**片面あたり約10 µm**を削り取ります [3] 事実 。

300 mmウェハでは、ラッピングの代わりに、砥石で片面ずつ削る**研削**を使う工程もあります。Siltronicの特許には、300 mmウェハを「ワイヤソーで切る → 面取り → 両面を順に研削 → 硝酸とフッ酸の混合液でエッチング → 縁の研磨 → 両面研磨」と進める例が書かれています [15] 事実 。

- **エッチング — 傷んだ層を、化学で溶かす**

切断や研削でできたダメージ層は、さらに機械で削ると、また新しい傷を作ってしまいます。そこで、**薬液で溶かして取り除きます** [1] 事実 。

エッチング液には、酸とアルカリの2系統があります。信越半導体の特許は、それぞれの長所と短所を次のように説明しています [16] 事実 。

	酸（フッ酸・硝酸の混合液）	アルカリ（水酸化ナトリウム、水酸化カリウム）
長所	表面がなめらかになる	ラッピングで作った平らさが崩れにくい、有害なガスが出にくい
短所	エッチング量を増やすと平らさが崩れる、有害なガスが出る	局所的に深いくぼみ（ピット）ができ、表面が粗くなる

物理のツボ③：酸は「酸化して溶かす」、アルカリは「向きを選んで溶かす」

フッ酸と硝酸の混合液では、2段階の反応が同時に進みます。まず**硝酸がシリコンを酸化して、表面を酸化シリコン（SiO_2）に変え**、次に**フッ酸がそのSiO_2を溶かします**。酸化と溶解が交互に起こるので、表面はどの方向にも同じように溶け、なめらかになります 解説 。

アルカリ液は、シリコンを直接溶かします。ただし、溶ける速さは**結晶の向きによって大きく違います**。原子が密に並んだ面ほど溶けにくいため、表面に小さな面が現れ、局所的に深いくぼみ（ピット）が残りやすくなります。その一方で、溶ける量そのものは均一に近いので、全体の平らさは保たれます 解説 。

この性質の違いから、特許の実施例では、**アルカリで約20 μm溶かしたあと、酸で約10 μm溶かす**という組み合わせが示されています [16] 事実 。

5. 加工③ — 鏡に仕上げる研磨

最後に、表面を**鏡のように磨きます**。SUMCOは、**コロイダルシリカ（ナノサイズのシリカの粒を分散させた液）**を使う**メカノケミカル研磨**だと説明しています [1] 事実 。

300 mmウェハでは、**表と裏の両面を同時に磨く両面研磨**が使われます。Siltronicの特許の実施例では、直径300 mmのウェハ**15枚を同時に**磨き、研磨液はシリカを3重量%含む**pH 11.5のアルカリ性**、取り去る厚さは約**30 μm**、仕上がりの厚さは**775 μm**でした [15] 事実 。この特許が目標にしたサイト平坦度は、**SFQRの最大値0.13 μm（130 nm）以下**（26 mm × 8 mmのサイト）です [15] 事実 。

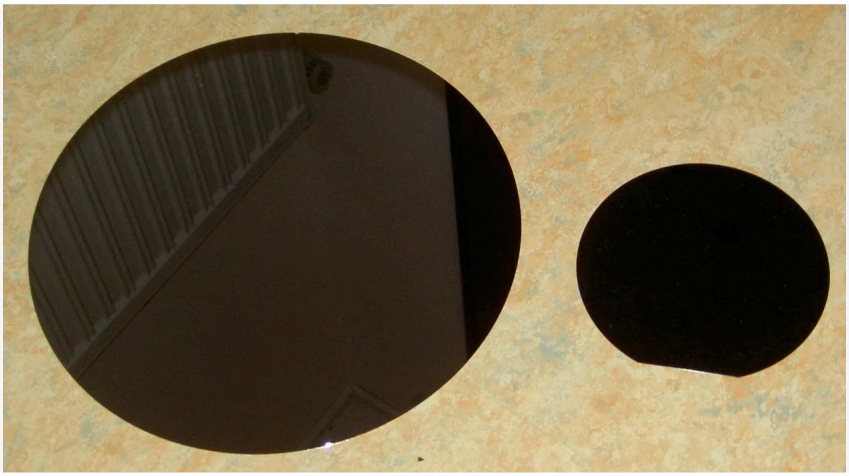
その後、表面だけを**ごくわずかに磨く仕上げ研磨**を行います。Siltronicの別の特許は、平らさを作る研磨で**約10〜20 μm**を取り、続く仕上げ研磨（ヘイズフリー研磨）では取り去る量を**1.5 μm以下**にとどめて、欠陥の少ない表面を作ると説明しています。仕上げには、柔らかい研磨布と、pH 9.0〜10.5の研磨液を使います [17] 事実 。

物理のツボ④：なぜ「化学＋機械」で磨くのか

砥粒で削るだけ（機械だけ）だと、硬い粒が表面を引っかき、細かい傷とその下のダメージ層が残ります。薬液で溶かすだけ（化学だけ）だと、傷はできませんが、表面の高いところも低いところも同じように溶けるので、凹凸は消えません 解説 。

メカノケミカル研磨では、アルカリ性の研磨液がシリコンの表面を**柔らかい層**に変え、シリカの粒と研磨布が、**出っ張ったところを優先的に除去します**。研磨布は出っ張ったところに強く当たるので、高いところほど速く削れ、凹凸がならされます。粒の大きさや凝集、研磨液や布の条件を制御し、傷を抑えながら表面をならします 解説 。

研磨の速さは、経験的に**押しつける圧力Pと、こする速さVの積に比例する**とされます（プレストンの式：除去速度 ＝ K・P・V。Kは研磨液や布で決まる定数）。出っ張った部分には圧力が集中するため、そこが速く削れる、という見方もできます 解説 。



回路を作る前の、大小2枚のシリコンウェハ（Commonsの説明による）。大きいウェハの表面には、部屋の階段がそのまま映り込んでいます。小さいウェハには、向きを示すフラットが見えます。
画像：Hebbe at German Wikipedia / Wikimedia Commons / パブリックドメイン

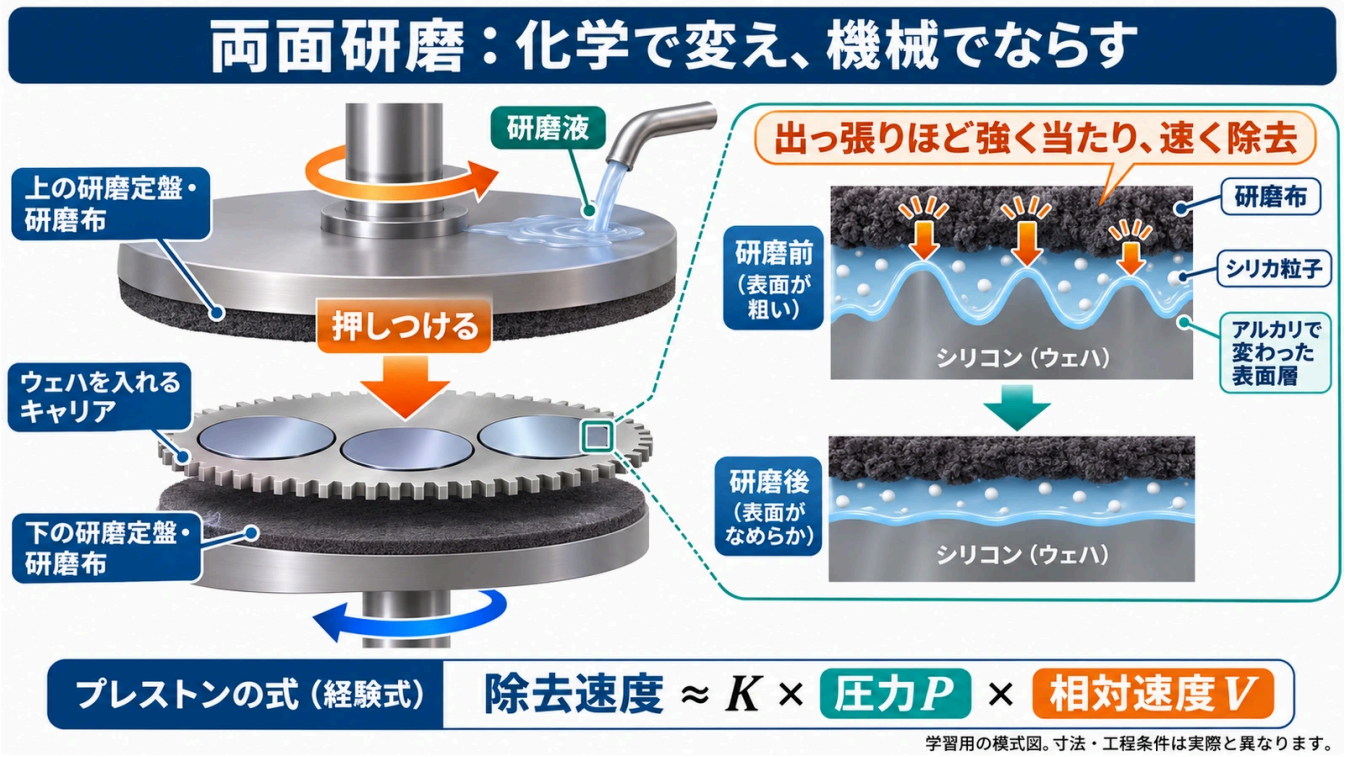


図4　両面研磨と、研磨のしくみ（概念図）

図4の読み方：「平行な両面」と「なめらかな表面」を同時に作る

ウェハはキャリアの穴にはまり、上下の研磨布に挟まれます。表面の拡大図では、**化学的に変わった表面を、布と粒子が機械的に除去する**役割分担に注目してください。反応した層は実際より厚く描いています。除去量は圧力や速度だけでなく、薬液や布、粒子の状態にも左右されます。

6. 洗って、測る

RCA洗浄

磨き終えたウェハは、研磨液の粒や金属、有機物を洗い落とします。ウェハ洗浄の基本は、米国RCA社のヴェルナー・カーンらが開発した**RCA洗浄**です。カーン本人の回想によると、研究は1961年に始まり、2種類の過酸化水素水の液で順に洗う方法は**SC-1**、**SC-2**（Standard Clean, Steps 1 and 2）と呼ばれて、RCAの社内で広く使われました。論文としての発表は1970年です [18] 事実 。

- **SC-1**：過酸化水素水にアンモニア水を加えた、**75〜85 ℃のアルカリ性の液**。有機物を酸化して分解し、重金属を取り込んで（錯体にして）除きます [18] 事実 。
- **SC-2**：過酸化水素水に塩酸を加えた液。残った無機物の汚れ（金属など）を除きます [18] 事実 。



直径6インチのウェハをまとめて、ピラニア洗浄、フッ酸処理、RCA洗浄を行うための薬液槽。フランスの研究所LAAS-CNRSの設備です（Commonsの説明による）。
画像：Guillaume Paumier (user:guillom) / Wikimedia Commons_0468.jpg) / CC BY-SA 3.0

半世紀以上前に考えられた液が、形を変えながら今も洗浄の基本になっています。洗浄の化学は、第3部の3-1で詳しく扱います。

検査 — 何を測るのか

完成したウェハは、出荷前に厳しく検査されます [1] 事実 。主な項目は次のとおりです 解説 。

- **厚さとそのばらつき**：ウェハ全体の厚さの最大と最小の差を**TTV**（Total Thickness Variation）と呼びます。
- **平らさ**：サイトごとの平坦度（SFQR）と、数mmの範囲の小さなうねり（**ナノトポグラフィー**）、縁の近くでの落ち込み（**エッジロールオフ**）。
- **表面の異物と欠陥**：表面にレーザー光を当て、異物や欠陥で散らばった光を検出して、数と大きさを測ります。

数える異物の大きさの目標も、年ごとに小さくなってきました。ITRSの2007年版では、2007年に**65 nm以上**の粒子を数える目標だったものが、2021〜2022年の目標として**16 nm以上**が示されていました [10] 事実 。

アニールウェハ — 熱で表面を作り直す

磨いたウェハを**水素またはアルゴンの中で高温で熱処理**し、表面近くの酸素を外へ逃がして、表面の結晶の完全さを高めたウェハもあります。これを**アニールウェハ**と呼びます [2] 事実 。2-1で見たように、CZ法の結晶にはるつぼから酸素が入ります。表面の、トランジスタを作る層だけから酸素を抜いて欠陥を減らし、内部には酸素を残して金属を捕まえる役（ゲッタリング）をさせる、という考え方です 解説 。ただし、ITRSの2011年版は、最近のデバイス工程の熱処理は低温・短時間になり、内部での酸素の析出物（ゲッタリングの場）が作られにくくなっていると指摘しています [19] 事実 。

7. 積む① — エピタキシャル成長

磨いたウェハの上に、もう一度結晶を育てる

エピタキシャルウェハは、磨いたウェハの表面に、**単結晶のシリコンの膜を新たに積んだ**ウェハです [4] 事実 。「エピタキシャル」は、下地の結晶の並び方をそのまま受け継いで結晶が育つことを意味します。積んだ膜は、下のウェハと原子の並びがひと続きです 解説 。

SUMCOの説明では、磨いたウェハを炉の中で**約1,200 ℃**に加熱し、四塩化ケイ素（$SiCl_4$）や**トリクロロシラン（$SiHCl_3$）**を気体にして流し、表面に単結晶の膜を育てます [1] 事実 。トリクロロシランは、2-1の精製の主役だった物質です。精製では「多結晶の棒」に積もらせ、ここでは「単結晶のウェハ」の上に積もらせます。反応の全体は、精製のときと同じ形です 解説 。

$$SiHCl_3 + H_2 \rightarrow Si + 3HCl$$

（左辺の2つと右辺のHClは気体、Siは固体の膜です。）

本文が扱う300 mmのエピタキシャル成長の例では、ウェハを1枚ずつ処理する**枚葉式**の装置を使います。石英の容器の中のウェハを、表と裏から**赤外線ランプ**で加熱し、容器の壁は600 ℃以下に冷やしておきます [25] 事実 。SUMCOの特許には、直径300 mmのウェハに、1,130 ℃で**1分間に2.2 μm**の速さで、厚さ2 μmの膜を積む例が書かれています [21] 事実 。膜の厚さは用途によって違い、Siltronicの特許は、膜厚の制御性から0.5 μmを超える厚さが、生産性から20 μm以下が好ましいとしています [22] 事実 。



フランスの研究所LAAS-CNRSにある分子線エピタキシー（MBE）装置（Commonsの説明による）。真空の中で原料を分子の流れにして当て、結晶を育てる研究用の装置です。量産のシリコンのエピタキシャル成長は、本文で説明したガス（トリクロロシランなど）を使う方式で、装置の形は違います。
画像：Guillaume Paumier (user:guillom) / Wikimedia Commons / CC BY-SA 3.0

なぜ、わざわざ積むのか

磨いたウェハがあるのに、なぜ結晶を積み直すのでしょうか。理由は大きく3つです。

1. **COPなどの影響を抑えた表面が得られる**：CZ法の結晶には、COP（2-1で見た空孔の集まり）などの欠陥が残ることがあります。引用特許では、COPのない表面を持つエピタキシャルウェハが説明されています [22] 事実 。GlobalWafersも、エピタキシャル層は不良の原因になる欠陥がない、と説明しています [5] 事実 。
2. **下のウェハと違う性質の層を作れる**：エピタキシャル層は、下のウェハと**別の組成や電気的な性質（抵抗率など）**を持つように設計されます [5] 事実 。SUMCOも、抵抗率の異なる多層構造が必要な場合に使うと説明しています [1] 事実 。
3. **用途の広さ**：Siltronicによると、300 mmのエピタキシャルウェハは主に集積回路（IC）に、小さい口径はパワー半導体などに使われ、イメージセンサーにも欠かせません [4] 事実 。

2の代表例が、**p^+基板の上に薄いp^-層を積んだ構造（p/p^+）**です。p^+は不純物を多く入れて電気をよく通すようにしたもの、p^-は不純物の少ないものです。CMOS回路の中には、意図しない寄生トランジスタができ、条件がそろうと大電流が流れ続ける**ラッチアップ**という故障を起こすことがあります。信越半導体の米国子会社の特許は、回路をp^-のエピタキシャル層に作ると、下のp^+基板が「埋め込み層」となって**寄生トランジスタの増幅率を下げ**、ラッチアップを防ぐと説明しています。p^+基板の中の欠陥は、金属の不純物を回路から遠ざける**ゲッタリング**の場にもなります [23] 事実 。

SEMIは、2025年のシリコンウェハ出荷の伸びを支えたのが、**ロジック向けの先端エピタキシャルウェハ**と、HBM向けの研磨ウェハへの強い需要だったとしています [26] 事実 。

物理のツボ⑤：膜の育つ速さを決める「2つの関所」（Groveモデル）

ガスから膜が育つには、2つの段階を通る必要があります [24] 事実 。

1. **運ばれる**：原料のガスが、ウェハの表面近くの、流れのよどんだ薄い層（境界層）を通り抜けて、表面まで届く。
2. **反応する**：表面に届いた原料が、化学反応でシリコンになって結晶に組み込まれる。

それぞれの流れ（1秒・1 cm²あたりに通る分子の数）は、次のように書けます [24] 事実 。

$$\text{運ばれる流れ } J_1 = h_g\,(C_g - C_s)$$

$$\text{反応する流れ } J_2 = k_s\,C_s$$

C_gはガスの中の原料の濃さ、C_sは表面での濃さ、h_gは運ばれやすさ、k_sは反応の速さです。落ち着いた状態では2つの流れが等しくなるので、成長の速さは $h_g\,k_s$ ／ $(h_g + k_s)$ に比例します。電気回路で、2つの抵抗を直列につないだときの電流と同じ形です。**遅いほうの関所が、全体の速さを決めます** [24] 事実 。

- **温度が低いとき**：反応が遅い（k_sが小さい）ので、反応で決まります（**反応律速**）。反応の速さは温度にきわめて敏感（アレニウス型）なので、温度が少し違うだけで膜の厚さが変わります [24] 事実 。
- **温度が高いとき**：反応は十分速くなり、運ばれる速さで決まります（**供給律速**）。運ばれる速さは温度にあまり左右されません [24] 事実 。

SUMCOの特許は、300 mmのエピタキシャル成長では、トリクロロシランを使い、**供給律速の領域にある1,100〜1,130 ℃**で育てると説明しています。反応律速の領域では、温度が高いほど成長が速くなります [20] 事実 。大きなウェハの全面で、中心と縁に少しの温度差があっても**同じ厚さに育てる**には、温度の影響を受けにくい供給律速の領域を使うのが有利だ、ということです 解説 。

積むときの悩み — オートドーピング

高温で膜を育てているあいだ、下のウェハの不純物は、じっとしていてくれません。下の基板から膜の中へ**不純物がしみ出す（外方拡散）**ほか、**ウェハの裏面から不純物が抜け出してガスに混ざり、育っている膜に取り込まれる**現象も起きます。これを**オートドーピング**と呼びます [25] 事実 。p/p^+のように、不純物の多い基板の上に不純物の少ない層を積むときに、特に問題になります。対策として、枚葉式の装置にすることや、より低い温度で育てる原料を使うこと、裏面を膜で覆うことなどが挙げられています [25] 事実 。

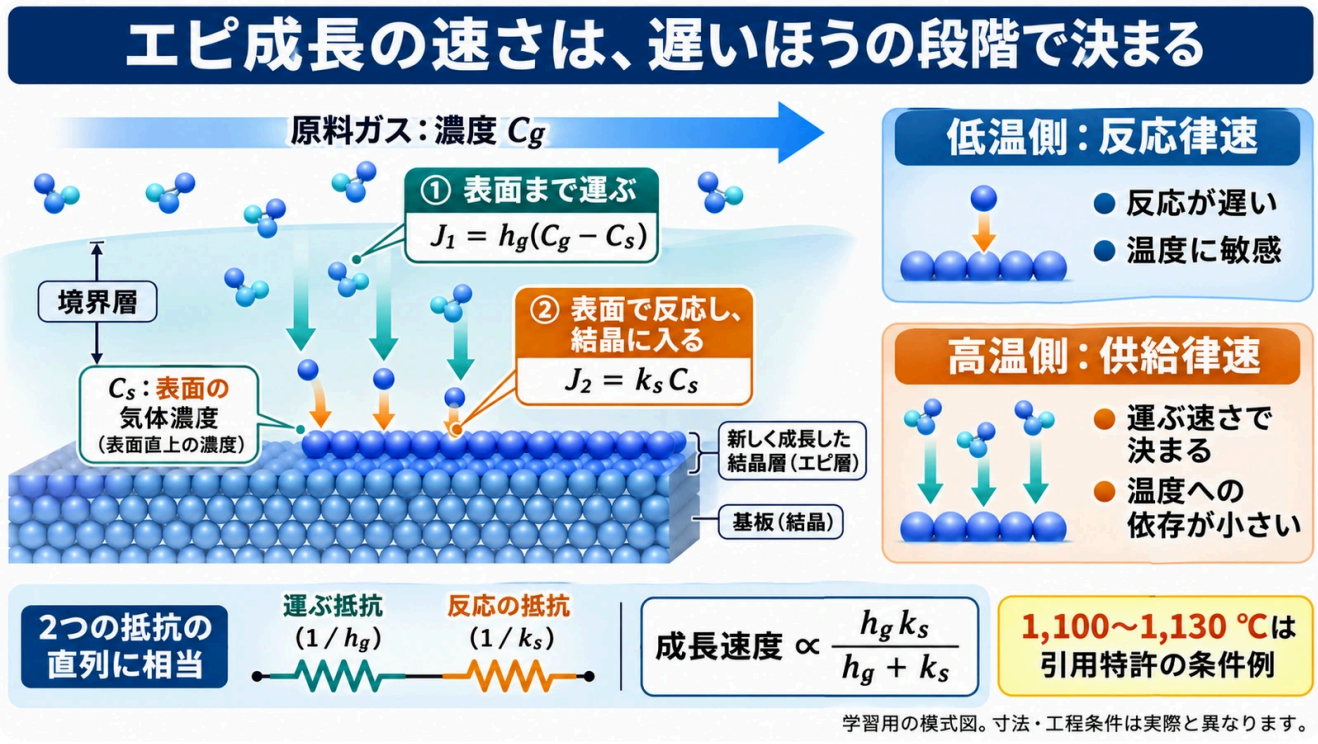


図5　Groveモデル：膜の育つ速さを決める2つの関所（概念図）

図5の読み方：表面に届くことと、結晶になることは別

表面まで原料が速く届いても、反応が遅ければ成長は速くなりません。反応が十分に速くなると、今度は運ばれる原料の量が制約になります。**供給律速は、ガスの流れがどうでもよいという意味ではありません。**膜厚をそろえるには、濃度や流れ、境界層も制御します。図の成長速度の比例式は、原料濃度などを一定にした比較です。図のCsは表面近傍の原料ガス濃度で、2-1の偏析の式に出てきた固体のドーパント濃度とは別の量です。

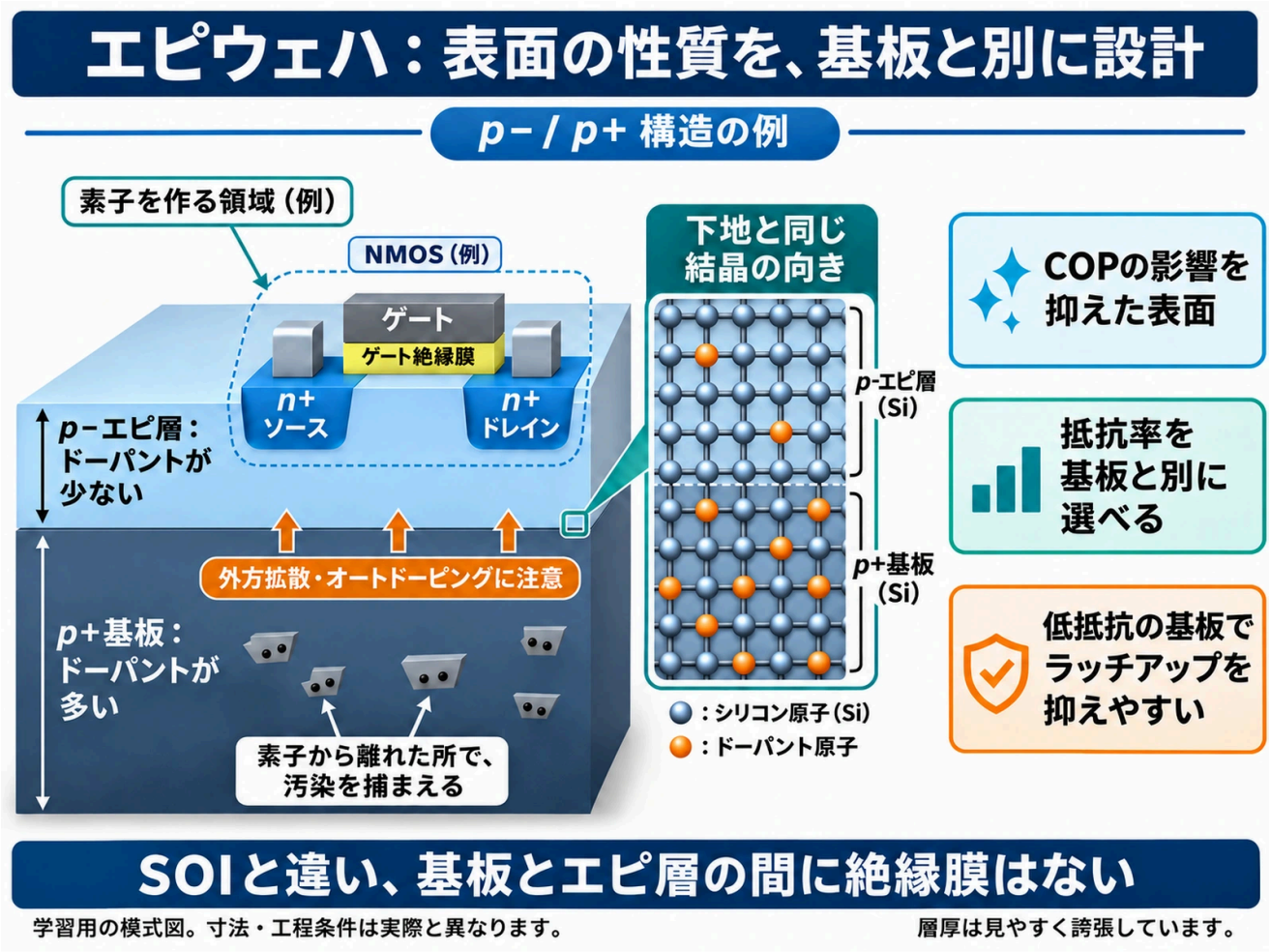


図6　エピタキシャルウェハの断面（p/p+の例）（概念図）

図6の読み方：同じ結晶でも、ドーパントの量は変えられる

p−層とp+基板は、**どちらもシリコンで、結晶の向きがつながっています**。違いは主にドーパント濃度などの電気的性質です。p+との境界に絶縁膜はありません。拡大図のドーパントの個数や割合は説明用で、実際の濃度ではありません。図の素子は構造を示す一例で、ラッチアップの寄生回路全体は描いていません。エピ成長も、あらゆる種類の欠陥が自動的にゼロになる技術ではなく、基板と成長条件の管理が重要です。

8. 積む② — SOIウェハ

- **トランジスタの下に、絶縁の床を敷く**

SOI（Silicon on Insulator）ウェハは、シリコンの基板の上に**酸化膜（埋め込み酸化膜、BOX）**があり、その上に**薄い単結晶シリコンの層**が載った、3層構造のウェハです。トランジスタは一番上の薄い層に作ります 解説 。

普通のウェハでは、トランジスタの下にもシリコンがひと続きにつながっています。電気を通す部分の下に、不要な電気の通り道や、電気をため込む部分（寄生容量）ができてしまいます。SOIでは、トランジスタの下を絶縁膜で完全に切り離すので、Soitecの技術資料は、**ソース・ドレインの容量が小さくなり、漏れ電流が減り、ラッチアップが起きなくなる**と説明しています [28] 事実 。SUMCOも、SOIウェハを高集積化、低消費電力化、高速化、高信頼性を実現するウェハと位置づけています [1] 事実 。

SOIは、用途に合わせて作り分けられています。

種類	構造の特徴	主な用途
FD-SOI（完全空乏型）	28 nm世代向けでは、上のシリコンが**約12 nm**、BOXが**約25 nm**と、どちらもきわめて薄い [27]	低消費電力のロジック
RF-SOI	上のシリコン／BOX／**トラップリッチ層**／高抵抗のシリコン基板の**4層** [29]	スマートフォンなどの高周波回路
フォトニクスSOI	上のシリコンを光の通り道（導波路）に使う	データセンターの高速光通信 [31]

FD-SOIでは、上のシリコンの厚さが300 mmウェハの全面で**0.3 nm**の範囲に収まるように作られた例が示されています [27] 事実 。0.3 nmは、シリコン原子の層およそ2層分の厚さです 本稿の計算 （シリコンの原子層の間隔を約0.14 nmとした概算）。RF-SOIについて、Soitecは自社の基板が**5Gスマートフォンのすべて**に使われているとしています（同社の主張） [29] 事実 。

FD-SOIには、BOXの下の基板に電圧をかけて、トランジスタの性質を後から調整できる（**バックバイアス**）という特徴もあります。普通のウェハでは、漏れ電流のために±300 mVほどしかかけられませんが、FD-SOIではずっと広い範囲で調整できると、Soitecは説明しています [28] 事実 。

作り方① — 酸素を打ち込む（SIMOX）

代表的な方法の一つは、シリコンのウェハに**酸素のイオンを高いエネルギーで打ち込み**、内部に酸化膜を作る方法です。**SIMOX**（Separation by IMplanted OXygen）と呼ばれます。1978年にIzumi（泉）らが、酸素の打ち込みで埋め込んだ酸化膜の上にCMOSを作ったと報告しています [32] 事実 。

作り方② — 2枚を貼り合わせて、片方を薄くする

現在の主流は、**2枚のウェハを貼り合わせる**方法です。SUMCOの説明では、土台になる**支持基板**と、トランジスタを作る**活性基板**の、どちらか一方または両方に酸化膜をつけ、2枚を貼り合わせて熱処理で結合させ、そのあと活性基板を決まった厚さまで研削・研磨します [1] 事実 。

ただ、この方法では、上の層を数μmより薄くするのは難しく、削った分のシリコンはむだになります 解説 。そこで、上の層を**ナノメートル単位の厚さで、しかもきれいに「はがし取る」**方法が考えられました。

作り方③ — 水素で「原子のメス」を入れる（Smart Cut）

Smart Cutは、フランスの研究機関CEA-Letiで生まれた技術で、そこから創業したSoitecが量産しています [30] 事実 。Soitecは、この技術を**軽いイオンの打ち込み**と**分子の力による貼り合わせ**の組み合わせだと説明しています [30] 事実 。CEAの基本特許（1991年のフランスでの出願を優先権とするもの）は、工程を3段階に分けています [33] 事実 。

1. **打ち込む**：酸化膜をつけたウェハ（ドナー）の表面から、**水素のイオン**を打ち込みます。水素は、表面からある深さのところに集まって止まります。
2. **貼り合わせる**：そのウェハを、もう1枚のウェハ（支持基板）と表面どうしで密着させます。
3. **熱をかける**：全体を加熱すると、水素が集まった深さで、ウェハが**面に沿って割れ**、薄い層だけが支持基板の側に移ります。

特許によると、水素の量が1 cm²あたり**約5×10^{16}個**ほどで分離でき、シリコンでは臨界の温度は**約500 ℃**です [33] 事実 。サンパウロ大学の論文は、室温で貼り合わせたあと**400〜600 ℃**で加熱して割り、さらに**1,000 ℃を超える熱処理**で接合を強くし、最後に軽く磨いて鏡面にする、という流れをまとめています [34] 事実 。

物理のツボ⑥：なぜ、ちょうど水素の深さで割れるのか

打ち込まれた水素は、シリコンの結晶の中で、ある深さに集中して止まります。どのくらいの深さで止まるかは、イオンを打ち込むエネルギーで決まります。止まった水素は、シリコン原子の結合を切り、結晶の中に**ごく薄い平らなすき間（微小な空洞）**を作ります 解説 。

加熱すると、水素は水素分子（H_2）の気体になって空洞にたまり、**内側から圧力をかけます。**Smart Cutの発明者のブリュエルは、割れを進める駆動力は**微小な空洞の中のガスの圧力と、層にかかる応力**であり、空洞があることで、空洞どうしをつなぐ割れが広がりやすくなると説明しています [35] 事実 。

もし貼り合わせていなければ、ふくらんだ空洞は表面を押し上げて、小さな**ふくれ（ブリスター）**になるだけです [35] 事実 。ところが、もう1枚のウェハを貼り合わせて表面を押さえておくと、自由な表面のようにはふくらみにくくなり、ガス圧や応力による割れが**水素の層に沿って**広がり、やがてウェハ全面で1枚の層がはがれます 解説 。

打ち込みのエネルギーで深さを、つまり**はがし取る層の厚さを、ナノメートル単位で決められる**のがこの方法の強みです。はがし取ったあとのドナーのウェハは、表面を整えて**何度も再利用できます** [30] 事実 。

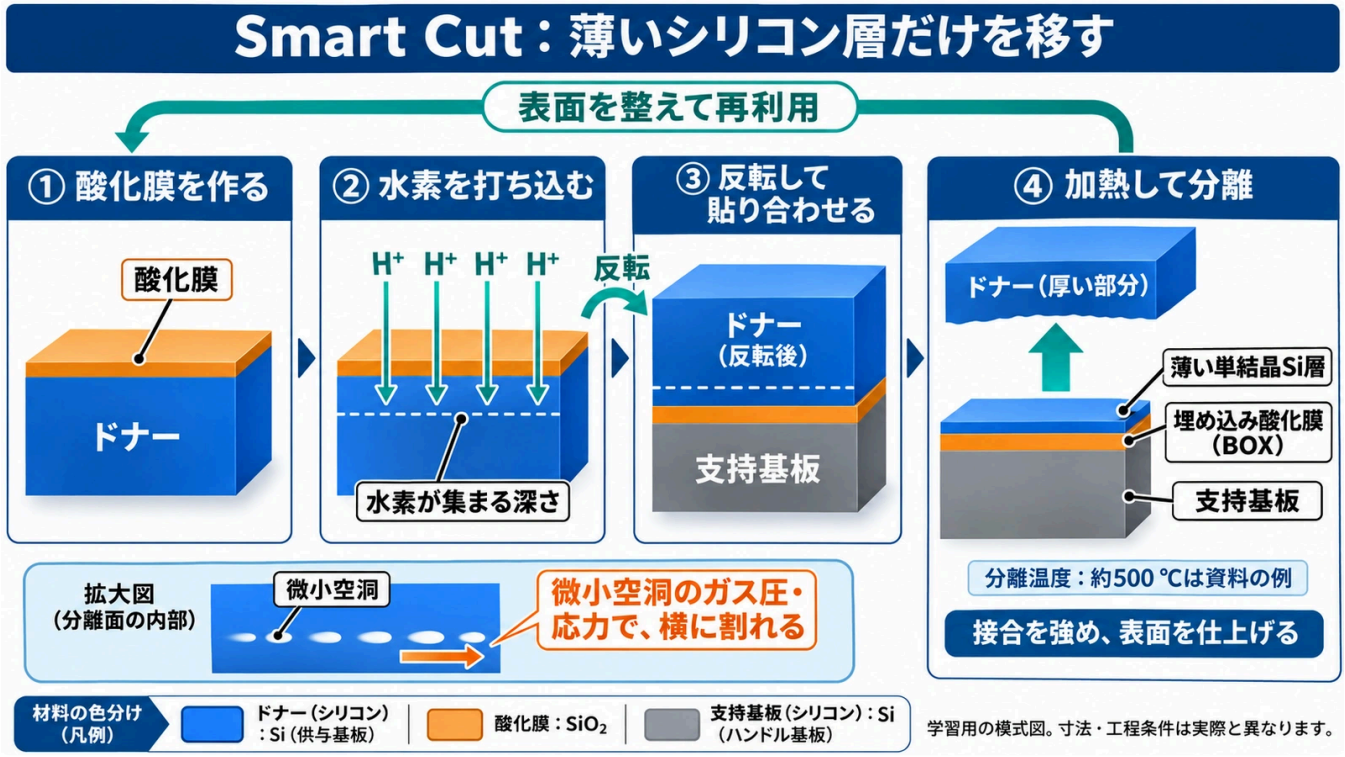


図7　Smart Cutの4ステップ（概念図）

図7の読み方：移すのは、ドナーの表面近くの薄い層

③で反転したドナーの酸化膜を、支持基板側へ向けて貼ります。④でドナーの内部を分離すると、完成品には**上から「薄い単結晶Si層 → BOX → 支持基板」**が残ります。大部分のドナーは持ち上がって回収されます。分離温度や後の熱処理は条件によって変わり、約500 ℃は引用資料の例です。

日本の信越半導体は、1997年にSoitecからSOIの技術のライセンスを受け、その関係は現在も続いています [37] 事実 。どの会社が、どの種類のウェハで強いのかは、次の2-3で取り上げます。

9. 貼り合わせの技術は、最先端の「裏面電源」へ

ウェハを貼り合わせ、片方を薄くする技術は、いまやウェハメーカーの工場の外、**最先端チップの製造そのもの**でも使われ始めています。

概論1-3で見たように、最先端のチップでは、電源の配線をウェハの**裏側**に回す**裏面電源**が導入されつつあります。imecの説明によると、トランジスタと配線を作り終えたウェハを**裏返し**、表側を何も作っていない**支持用のウェハ（キャリアウェハ）に貼り合わせ**ます。そのうえで、元のウェハを裏から削り、シリコンを**数百nmの厚さまで薄くして**、裏側から電源の配線をつなぎます [36] 事実 。

厚さ775 μmのウェハを、数百nmまで削る。元の厚さの**数千分の1**しか残らない計算です 本稿の計算 。トランジスタの土台として苦労して作り上げたウェハが、最後にはほとんど削り取られ、代わりに別のウェハが土台になるのです。貼り合わせの際の平らさと、削った後の厚さの均一さが、そのまま歩留まりに響くことになります 推測 。配線の回（3-12）で、このしくみを詳しく扱います。

10. まとめと次回予告

工程	何をするか	鍵となる物理・化学
外周研削・ノッチ	直径をそろえ、結晶の向きの目印をつける	結晶の向きによる性質の違い
スライス	ワイヤソーで1 mm程度に切る	遊離砥粒による切削、カーフロス
面取り・研削・ラッピング	縁を丸め、両面を平行にする	—
エッチング	傷んだ層を溶かす	酸：酸化と溶解、アルカリ：結晶の向きによる溶け方の違い
両面研磨・仕上げ研磨	鏡のように磨く	メカノケミカル研磨、プレストンの式
洗浄・検査	汚れを落とし、平らさと異物を測る	RCA洗浄、焦点深度とSFQR
エピタキシャル成長	欠陥を抑えた層、性質の違う層を積む	Groveモデル、オートドーピング
SOI	絶縁膜をはさんで薄い層を載せる	貼り合わせ、水素による劈開（Smart Cut）

次回は**2-3「ウェハの勢力図」**です。上位5社で市場の約75%を占めるウェハ産業で、なぜ日本の2社が上位に立ち続けているのか。品質の何が違うのか。そしてAIの時代に、ウェハメーカーには何が求められているのか。原料の石英から供給網まで、産業の側から見ていきます。

11. 確認クイズ

1. 露光装置の焦点深度は、DOF ＝ $k_2\lambda / NA^2$ で表されます。細かいパターンを写すためにNAを大きくすると、焦点深度はどうなりますか。

   ▼ 答えを見る

   NAが分母で2乗になっているので、急に浅くなります。そのため、ウェハにはサイト（露光する範囲）ごとに数十nm以下の平らさが求められます。

2. ワイヤソーで切るときに失われる「カーフロス」の幅は、何で決まりますか。

   ▼ 答えを見る

   ワイヤの直径と、その両側で転がる砥粒の分（砥粒の直径の約2〜3倍）の合計で決まります。ワイヤと砥粒を細かくするほど、失われるシリコンが減ります。

3. 切断や研削のあと、さらに機械で削らずに、薬液でエッチングするのはなぜですか。

   ▼ 答えを見る

   機械的な力で結晶が乱れたダメージ層を、新しい傷を作らずに取り除くためです。機械で削ると、また新しいダメージ層ができてしまいます。

4. メカノケミカル研磨が、化学だけ、または機械だけの研磨より平らにできるのはなぜですか。

▼ 答えを見る

アルカリ性の液で表面を柔らかい層に変え、研磨布とシリカの粒が出っ張った部分の柔らかい層だけを強くこすり取るからです。化学だけでは凹凸が残り、機械だけでは傷が残ります。

5. エピタキシャルウェハを使う理由を2つ挙げてください。

▼ 答えを見る

①CZ法の結晶に残るCOPなどの影響を抑えた表面が得られる。②下のウェハと違う抵抗率などの層を作れる（例：p/p+構造でラッチアップを抑え、ゲッタリングの場を持たせる）。

6. 300 mmのエピタキシャル成長を、供給律速の温度域（1,100〜1,130 ℃）で行うのはなぜですか。

▼ 答えを見る

供給律速の領域では、成長の速さが温度にあまり左右されないからです。大きなウェハの中心と縁に少し温度差があっても、全面で同じ厚さに育てやすくなります。

7. SOIウェハで、トランジスタの下に絶縁膜があると、どんな利点がありますか。

▼ 答えを見る

トランジスタが下の基板から電気的に切り離されるので、寄生容量と漏れ電流が減り、ラッチアップが起きなくなります。FD-SOIでは、基板側に電圧をかけて性質を調整するバックバイアスも広い範囲で使えます。

8. Smart Cutで、ウェハがちょうど水素を打ち込んだ深さで割れるのはなぜですか。

▼ 答えを見る

打ち込んだ水素がその深さに平らな微小空洞を作り、加熱すると空洞にたまった水素ガスの圧力と層の応力で割れが進むからです。もう1枚のウェハで表面を押さえているので、割れは横に広がり、層全体がはがれます。

12. 用語集

外周研削
インゴットの側面を削って、直径をそろえる工程。

ノッチ
300 mmウェハの縁に入れる小さな切り欠き。結晶の向きを示す目印。

オリエンテーションフラット（オリフラ）
小口径のウェハで、結晶の向きを示すために縁を直線に削った部分。

マルチワイヤソー
1本のワイヤをローラーに何百回も巻きつけ、インゴットを一度に多数のウェハに切る装置。

砥粒
削るために使う硬い粒。ワイヤソーでは炭化ケイ素やダイヤモンドが使われる。

カーフロス
切断で粉になって失われる材料。切り代の幅は、ワイヤの直径と砥粒の大きさで決まる。

内周刃切断機
ドーナツ形の薄い刃の内側の縁でインゴットを切る装置。

ダメージ層
切断や研削の機械的な力で、結晶が乱れた表面の層。

面取り
ウェハの縁を削って丸くし、欠けにくくする工程。

ラッピング
2枚の定盤の間で砥粒を使い、ウェハの両面を平行に粗く削る工程。

メカノケミカル研磨
研磨液の化学作用と、研磨布・粒の機械作用を組み合わせた研磨。CMPとも呼ばれる。

コロイダルシリカ
ナノサイズのシリカ（SiO_2）の粒を液に分散させたもの。シリコンの研磨に使う。

両面研磨
ウェハの表と裏を同時に磨く研磨。300 mmウェハで使われる。

プレストンの式
研磨の速さが、押しつける圧力とこする速さの積に比例するという経験式。

焦点深度（DOF）
露光で、像がはっきり結ばれる奥行きの範囲。

開口数（NA）
レンズが光を集める角度の大きさ。大きいほど細かく写せるが、焦点深度は浅くなる。

SFQR
露光する範囲（サイト）ごとの、ウェハ表面の凹凸を表す平坦度の指標。

TTV
ウェハ全体の厚さの最大と最小の差。

ナノトポグラフィー
数mmの範囲での、ナノメートル単位の表面のうねり。

エッジロールオフ
ウェハの縁の近くで、表面が落ち込むこと。

RCA洗浄
1960年代にRCA社で開発された、2種類の過酸化水素水の液（SC-1、SC-2）で順に洗うウェハ洗浄。

アニールウェハ
水素やアルゴンの中で高温で熱処理し、表面近くの結晶の完全さを高めたウェハ。

エピタキシャル成長
下地の結晶の並び方を受け継いで、単結晶の膜を育てること。

エピタキシャルウェハ
磨いたウェハの上に、単結晶シリコンの膜を積んだウェハ。

枚葉式
ウェハを1枚ずつ処理する方式。

境界層
ガスの流れの中で、表面の近くにできる、流れのよどんだ薄い層。

Groveモデル
ガスから膜が育つ速さを、「運ばれる速さ」と「表面で反応する速さ」の2つで説明するモデル。

反応律速
表面での反応の遅さが、全体の速さを決めている状態。温度に敏感。

供給律速
原料が表面まで運ばれる遅さが、全体の速さを決めている状態。温度に鈍い。

オートドーピング
エピタキシャル成長中に、基板の不純物がガスを通して膜に取り込まれる現象。

ラッチアップ
CMOS回路の中の寄生トランジスタが働き、大電流が流れ続けてしまう故障。

ゲッタリング
金属などの不純物を、トランジスタから離れた場所に捕まえておくこと。

SOI
Silicon on Insulator。絶縁膜の上に薄い単結晶シリコンの層を載せたウェハ。

BOX
SOIウェハの中に埋め込まれた酸化膜（Buried Oxide）。

FD-SOI
上のシリコンの層をごく薄くし、トランジスタの下の層を完全に空乏化させるSOI。

RF-SOI
高周波回路向けのSOI。トラップリッチ層と高抵抗の基板を持つ。

バックバイアス
基板側から電圧をかけて、トランジスタの性質を調整すること。

SIMOX
酸素イオンを打ち込んで、ウェハの内部に酸化膜を作るSOIの製法。

Smart Cut
水素イオンの打ち込みと貼り合わせを組み合わせ、薄い単結晶の層をはがし取って移すSOIの製法。

キャリアウェハ
裏面電源などの工程で、薄くしたウェハを支えるために貼り合わせる土台のウェハ。

13. 参考資料（一次情報）

1. **SUMCO**「シリコンウェーハの製造工程」 — 資料を開く
2. **SUMCO**「製品ラインナップ（アニール・ウェーハ）」 — 資料を開く
3. **Siltronic**「Products（ウェハの製造工程）」 — 資料を開く
4. **Siltronic**「Epitaxial wafers」 — 資料を開く
5. **GlobalWafers**「Technology」 — 資料を開く
6. **Siltronic**「Investor Presentation（2026年9月）p.19」 — 資料を開く
7. **H. Kirchauer（ウィーン工科大学 博士論文）**「2.1 Some Fundamental Considerations（解像度と焦点深度の式）」 — 資料を開く
8. **ASML**「EUV lithography systems」 — 資料を開く
9. **ASML**「TWINSCAN NXT:2050i」 — 資料を開く
10. **ITRS（国際半導体技術ロードマップ）**「2007 Edition, Front End Processes（Table FEP2a/2b, Starting Materials）」 — 資料を開く
11. **信越半導体（米国特許 US9260643）**「ワイヤ径・砥粒径とカーフロスに関する記述」 — 資料を開く
12. **信越半導体（米国特許 US10011046）**「300 mmインゴットの切断時間と固定砥粒ワイヤに関する記述」 — 資料を開く
13. **信越半導体（米国特許 US9776340）**「ワイヤの巻き数に関する記述」 — 資料を開く
14. **GRINM（北京有色金属研究総院）ほか**「ECS 第201回大会 講演要旨 No.565（2002年）：ワイヤソーと内周刃によるダメージ層の比較」 — 資料を開く
15. **Siltronic（米国特許 US6861360）**「300 mmウェハの工程と両面研磨の実施例」 — 資料を開く
16. **信越半導体（米国特許 US6239039）**「酸とアルカリのエッチングの比較」 — 資料を開く
17. **Siltronic（米国特許 US6530826）**「研磨とヘイズフリー研磨に関する記述」 — 資料を開く
18. **W. Kern**「Citation Classic（1983年）：Kern & Puotinen, RCA Review 31, 187（1970）の回想」 — 資料を開く
19. **ITRS**「2011 Edition, Front End Processes」 — 資料を開く
20. **SUMCO（米国特許 US8753962）**「300 mmエピタキシャル成長の温度域に関する記述」 — 資料を開く
21. **SUMCO（米国特許 US9631297）**「エピタキシャル成長の条件の実施例」 — 資料を開く
22. **Siltronic（米国特許 US7875115B2）**「エピタキシャルウェハのCOPと膜厚に関する記述」 — 資料を開く
23. **SEH America（信越半導体の米国子会社。米国特許 US6346460B1）**「p/p+構造とラッチアップ・ゲッタリングに関する記述」 — 資料を開く
24. **MIT OpenCourseWare 6.152J（2005年）**「Chemical Vapor Deposition（講義資料）」 — 資料を開く
25. **Semitracks**「Newsletter 2017年3月号（エピタキシャル成長の装置とオートドーピング）」 — 資料を開く
26. **SEMI**「SEMI Reports 2025 Annual Worldwide Silicon Wafer Shipments and Revenue Results（2026年2月10日）」 — 資料を開く
27. **Soitec**「White paper: FD-2D substrates（FD-SOIの層の厚さ）」 — 資料を開く
28. **Soitec**「White paper: Planar fully-depleted silicon technology to design competitive SOC at 28nm and beyond」 — 資料を開く
29. **Soitec**「RF-SOI」 — 資料を開く
30. **Soitec**「Smart Cut™」 — 資料を開く
31. **Soitec**「Photonics-SOI」 — 資料を開く
32. **K. Izumi, M. Doken, H. Ariyoshi**「C.M.O.S. devices fabricated on buried SiO_2 layers formed by oxygen implantation into silicon, Electronics Letters 14, 593（1978年）」 — 資料を開く
33. **CEA（米国特許 US5374564A、発明者 M. Bruel）**「Smart Cutの基本特許」 — 資料を開く
34. **N. M. Forhan ほか（サンパウロ大学）**「水素打ち込みによるSOIの層転写に関する論文」 — 資料を開く
35. **M. Bruel**「History, Physics, and Applications of the Smart-Cut® Process, MRS Bulletin 23(12), 35（1998年）」 — 資料を開く
36. **imec**「How to power chips from the backside」 — 資料を開く
37. **Soitec**「Soitec activity（ライセンスの経緯）」 — 資料を開く
38. **特許文献 EP1335420A1**「Wafer shape evaluating method and device（SFQRの定義）」 — 資料を開く

14. 主張と出典の対応表（監査）

本文の主張	根拠	区分
外周研削、内周刃またはワイヤソーで1 mm程度にスライス、アルミナでラッピング、化学エッチングでダメージ除去、コロイダルシリカのメカノケミカル研磨、洗浄・検査。エピは約1,200 ℃で$SiCl_4$・$SiHCl_3$、抵抗率の異なる多層構造。SOIは酸化膜をつけて貼り合わせ・熱処理・研削研磨、高集積化・低消費電力化など	SUMCO [1]	事実
アニールウェハ：水素またはアルゴンで高温熱処理し表面近くの酸素を除去	SUMCO [2]	事実
ワイヤソーでインゴットを一度に数百枚に切る、単結晶シリコンはもろく縁を丸める（面取り）、ラッピングで片面約10 μm除去	Siltronic [3]	事実
エピタキシャルウェハは研磨ウェハに単結晶層を積んだもの、300 mmは主にIC、小口径はパワー、イメージセンサー	Siltronic [4]	事実
エピは枚葉・複数枚の炉でトリクロロシラン、基板と異なる組成・電気的性質、欠陥がない	GlobalWafers [5]	事実
20 nmはキーム湖の葉1枚の高さ、テニスコートの細菌1匹	Siltronic [6]（p.19）	事実
$W = k_1 \lambda / NA$、$DOF = k_2 \lambda / NA^2$、係数は工程依存。本稿のDOF概算は$k_2 = 0.5〜1.0$	Kirchauer [7]	事実
EUVの計算例は13.5 nm・NA 0.33、ArF液浸はNA 1.35・26×33 mmのフィールド	ASML [8] [9]	事実
SFQRの定義：サイト内の最小二乗基準面からの高さの範囲	特許文献 [38]	事実
SFQR（26×8 mm）の目標 65→45→25→16→11 nm、DRAMハーフピッチと同値、粒子サイズ65 nm以上→16 nm以上	ITRS 2007 [10]（Table FEP2a/2b）	事実
ワイヤ0.16 mm・砥粒11.5 μm→0.14 mm・8.0 μm、切り代はワイヤ径＋砥粒径の約2〜3倍	信越半導体特許 [11]	事実
300 mmの遊離砥粒切断は20〜25時間、固定砥粒ワイヤは約0.1 mmの芯線	信越半導体特許 [12]	事実
ワイヤをローラーに300〜400回巻く	信越半導体特許 [13]	事実
ダメージ層：ワイヤソー約11 μm、内周刃約22 μm、遊離砥粒と機械的力の違い	ECS講演要旨 [14]	事実

本文の主張	根拠	区分
300 mmの工程例（ワイヤソー→面取り→両面研削→硝酸・フッ酸エッチング→縁研磨→両面研磨）、15枚同時、シリカ3%・pH 11.5、30 μm除去、775 μm、SFQRmax 0.13 μm以下	Siltronic特許 [15]	事実
酸とアルカリのエッチングの長所・短所、アルカリ約20 μm＋酸約10 μmの実施例	信越半導体特許 [16]	事実
研磨で約10〜20 μm、ヘイズフリー研磨は1.5 μm以下、柔らかい布、pH 9.0〜10.5	Siltronic特許 [17]	事実
RCA洗浄：SC-1（過酸化水素水＋アンモニア、75〜85 ℃、有機物の酸化と重金属の錯体化）、SC-2（過酸化水素水＋塩酸、無機物）、研究は1961年に開始、社内で広く使用、1970年に発表	Kern [18]	事実
最近の工程の熱処理は低温・短時間で、ゲッタリング用の酸素析出物ができにくい	ITRS 2011 [19]（p.27）	事実
300 mmのエピはトリクロロシランで、供給律速の1,100〜1,130 ℃、反応律速の領域では高温ほど速い	SUMCO特許 [20]	事実
300 mm、1,130 ℃、2.2 μm/分、膜厚2 μmの実施例	SUMCO特許 [21]	事実
エピの表面にCOPがない、1,100 ℃以上で成長、膜厚は0.5 μm超・20 μm以下が好ましい	Siltronic特許 [22]	事実
p+基板が埋め込み層となり寄生トランジスタの増幅率を下げラッチアップを防ぐ、ゲッタリングの場	SEH America特許 [23]	事実
Groveモデル：$J_1 = h_g(C_g - C_s)$、$J_2 = k_s C_s$、輸送律速・反応律速、アレニウス型、$SiCl_4$の水素還元	MIT OCW [24]（p.6, 10, 11, 14, 17）	事実
枚葉式に移行、赤外線ランプで両面加熱、壁は600 ℃以下、外方拡散とオートドーピング、その対策	Semitracks [25]（p.2–5）	事実
2025年の出荷の伸びはロジック向け先端エピとHBM向け研磨ウェハ	SEMI [26]	事実
FD-SOI 28 nm世代：上のシリコン約12 nm・BOX約25 nm、300 mmで0.3 nmの範囲	Soitec [27]（p.4）	事実
SOIはソース・ドレイン容量が小さく、漏れ電流が少なく、ラッチアップが起きない。バルクのボディバイアスは±300 mV程度まで、FD-SOIは広い範囲	Soitec [28]（p.6, 14）	事実
RF-SOIの4層（トラップリッチ層）、5Gスマートフォンのすべてに搭載（同社の主張）	Soitec [29]	事実

本文の主張	根拠	区分
Smart Cutは軽いイオンの打ち込みと分子の力による貼り合わせ、CEA-Letiが起源、ドナー基板は再利用可能	Soitec [30]	事実
フォトニクスSOIはデータセンターの高速光通信向け	Soitec [31]	事実
1978年、酸素打ち込みで作った埋め込み酸化膜上のCMOS（Izumiら）	Izumi ほか [32]（書誌はCrossrefで確認）	事実
Smart Cutの3段階（打ち込み・密着・熱処理）、約5×10¹⁶ cm⁻²、臨界温度約500 ℃、1991年の仏出願を優先権	CEA特許 [33]	事実
室温で貼り合わせ、400〜600 ℃で分離、1,000 ℃超で接合強化、最終研磨	サンパウロ大学の論文 [34]（p.1–2）	事実
割れの駆動力は微小空洞のガス圧と層の応力、空洞がつながる割れ、貼り合わせなければブリスター	Bruel [35]（抄録）	事実
裏面電源：裏返してキャリアウェハに貼り合わせ、シリコンを数百nmまで薄くする	imec [36]	事実
信越半導体が1997年にSoitecからライセンス、関係は現在も継続	Soitec [37]	事実
焦点深度の表（約53〜106 nm、約62〜124 nm）、カーフロス0.156〜0.164 mm・約14%・1 mあたり約860枚、0.3 nmは原子層約2層分、775 µm→数百nmで数千分の1	上記の出典値と、本文に明記した前提・式による計算	本稿の計算
貼り合わせの平らさと削った後の厚さの均一さが歩留まりに響く	本稿の推測	推測
オリフラとノッチの役割、面取りの理由、平らさの評価がサイトごとになる理由、酸とアルカリの溶け方の違いのしくみ、メカノケミカル研磨のしくみとプレストンの式、検査項目の説明、アニールウェハの考え方、エピタキシャルの意味と反応式、供給律速を使う利点、SOIの構造と寄生容量、貼り合わせ法の限界、水素による劈開のしくみ（空洞の形成、横に割れる理由）	一般的な原理と業界の一般的な説明	解説

最終更新：2026年11月4日／加工・エピタキシャル成長・SOIは、ウェハメーカー各社（SUMCO・Siltronic・GlobalWafers）とSoitecの公式情報、各社の特許、原論文、大学の講義資料、ITRS（国際半導体技術ロードマップ）、imec・ASMLの公式情報を出典としています。特許の数値は、その特許の実施例や説明に書かれた値で、各社の現在の量産条件を示すものではありません。物理の一般原理の説明と、本稿の計算・推測は、本文中のタグで区別しています。図7点はImage Genで作成した学習用の模式図です。装置の構成や層の厚さは簡略化しています。写真はWikimedia Commonsの自由ライセンス画像で、各キャプションに作者とライセンスを記載しています。

© 2026 Troy Technical
当サイトの文章・図版・動画のうち、著作権法で保護される部分の無断転載・再配布・再アップロードを禁じます。ただし、法令上認められる引用等を除きます。
引用資料・商標等の権利は各権利者に帰属します。記事へのリンクによるご紹介は歓迎します。転載・二次利用についてはお問い合わせください。