

TROY TECHNICAL

光通信・フotonics ウィークリーレポート

2026年10月17日-10月23日 | Issue 2026-W42

リンク予算、実装、熱信頼性、供給能力を束ねた導入

12

分析対象

10

重点テーマ

発行 2026-10-23 | 日本語版 | 承認済み固定表紙



光通信・ フォトニクス:個別発表から認定証拠へ境界が移動

日本語記事12件を棚卸しし、意思決定に重要なテーマを選定した。

シグナル 01 | 光源

NVIDIA Rubin Ultra NVL576|576基のGPUを光接続する構成とCPO採用の狙い

NVIDIAがOCP 2026にて、576基のGPUを光接続で束ねる「Vera Rubin Ultra NVL576 CPO」の構成を公開した。8ラックに分散したGPUをNVLink 7対応のCPOスイッチトレイで結び、10兆超のパラメータを持つ巨大AIモデルへの対応と電力当たり性能の向上を目指す。これにより、単一ラックの制約を超えた大規模な計算資源を一つのNVLinkドメインとして一体的に運用することが可能になる。

シグナル 02 | 光デバイス

Linktel 1.6T LPO|次世代AIネットワーク向け光接続の低消費電力化と性能

Linktel TechnologiesがOCP 2026にて、次世代AIコンピューティングネットワーク向けの1.6T LPO(Linear Pluggable Optics)ソリューションを披露した。特に1.6T LPO 2DR4は、消費電力を10Wまで低減し、超低遅延とサプライチェーンの回復力を実現している。これにより、AIデータセンターが直面する帯域密度の向上と、電力・熱予算の制約という課題への解決策を提示した。

シグナル 03 | 実装

Celestica DS6005|CPO採用の102.4Tbpsスイッチ、仕様と冷却方式

Celesticaが、共パッケージ光学(CPO)を採用したデータセンター向けスイッチ「DS6005」を発表しました。本製品は102.4Tbpsのスイッチング容量と64個の1.6TbEポートを備え、1.5OUの完全液冷シャーシに実装されています。AI/MLのスケールアップおよびスケールアウト・ファブリック向けに設計されており、電力効率と低遅延の両立を目指しています。

シグナル 04 | ネットワーク

NVIDIA|次世代CPO技術「OOI」のプロトタイプ公開、2028年Feynmanへの導入時期

NVIDIAが次世代の共封装光学(CPO)技術である「OOI(Optics-on-Interposer)」のプロトタイプチップを公開しました。光学エンジンを従来の有機基板からシリコン中介層(シリコンインターポーザ)へ移行させることで、伝送帯域のボトルネック解消と低消費電力化を実現します。この技術は2028年に投入予定の「Feynman」プラットフォームへの統合を目指しており、超巨大AI計算センターの基盤となる高速伝送の実現を目的としています。

編集判断

今週の経営判断は リンク予算、実装、熱信頼性、供給能力を束ねた導入 に集中する。自社条件で関連証拠を再現できる場合だけ次へ進む。

経営の3アクション

1. 事業会社: 距離、電力、遅延、相互運用、保守で光方式を比較する。
2. 供給企業: 光性能を実装歩留まり、試験、熱ドリフト、認定能力と組み合わせる。
3. 経営層: 歩留まり、結合損失、温度ドリフト、相互運用、量、コスト。

証拠の読み方

FACTは収集記事に書かれた内容、事業への読みとACTIONは編集判断、UNKNOWNは記事だけでは確定しない項目を示す。リンク先があることだけで、全主張が独立検証済みとは扱わない。

条件と一緒に読む主要数値・証拠5件

10兆

A09

数値の条件

NVIDIAがOCP 2026にて、576基のGPUを光接続で束ねる「Vera Rubin Ultra NVL576 CPO」の構成を公開した。8ラックに分散したGPUをNVLink 7対応のCPOスイッチトレイで結び、10兆超のパラメーターを持つ巨大AIモデルへの対応と電力当たり性能の向上を目指す。これにより、単一ラックの制約を超えた大規模な計算資源を一つのNVLinkドメインとして一体的に運用することが可能になる。

10W

A10

数値の条件

Linktel TechnologiesがOCP 2026にて、次世代AIコンピューティングネットワーク向けの1.6T LPO(Linear Pluggable Optics)ソリューションを披露した。特に1.6T LPO 2DR4は、消費電力を10Wまで低減し、超低遅延とサプライチェーンの回復力を実現している。これにより、AIデータセンターが直面する帯域密度の向上と、電力・熱予算の制約という課題への解決策を提示した。

2028年

A01

数値の条件

NVIDIAが次世代の共封装光学(CPO)技術である「OOI(Optics-on-Interposer)」のプロトタイプチップを公開しました。光学エンジンを従来の有機基板からシリコン中介層(シリコンインターポーザ)へ移行させることで、伝送帯域のボトルネック解消と低消費電力化を実現します。

2.75GHz

A07

数値の条件

イリノイ大学アーバナ・シャンペーン校の研究チームが、GaN(窒化ガリウム)青色マイクロLEDにおいて世界記録となる2.75GHzの変調帯域幅を達成しました。直径5μmのデバイスを用いることで、極めて高い電流密度下でも優れた線形性と安定性を維持することに成功しています。

400 G

A08

数値の条件

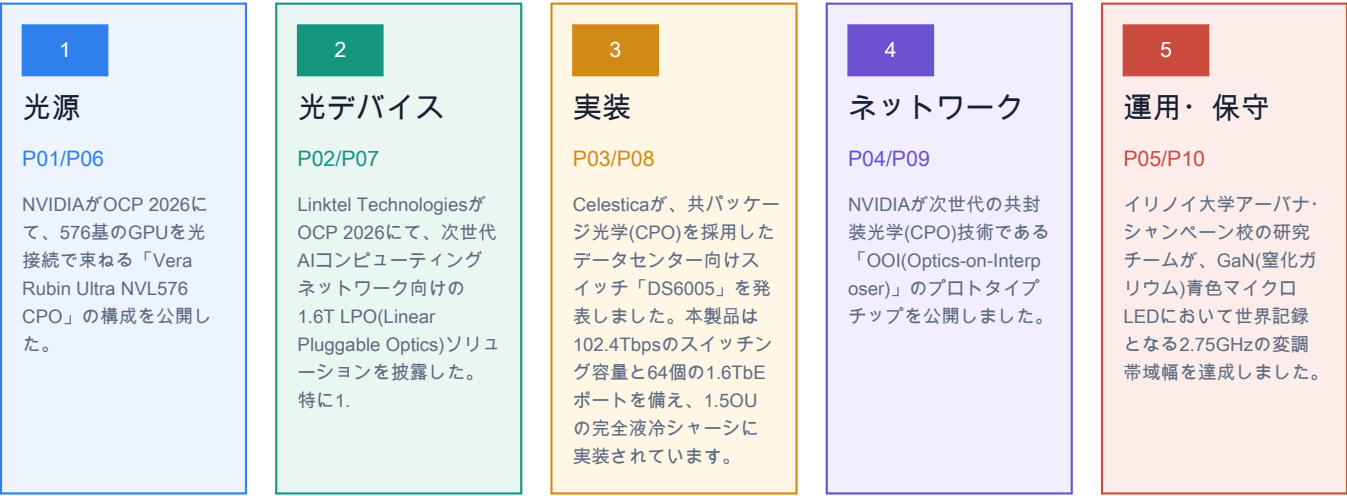
NVIDIAとCiscoが、次世代AI工場向けの新光トランシーバ形状「USFP(Ultra-Dense Small Form Factor Pluggable)」を共同開発しました。1レーンあたり400 Gb/sの接続をサポートし、最大12.8 Tb/sの容量と、従来の200 Gb/s/レーン製品の4倍の帯域幅密度を実現します。これにより、ネットワークの複雑性や消費電力を抑えつつ、AIインフラのスケールアップが可能になります。

数値の読み方

数値は収集記事が示した条件と一緒に掲載する。試験法、寸法、温度、商用段階が異なる値を、条件補正なしで比較しない。

バリューチェーンはどこで動いたか

各段階に主テーマと補助テーマを接続する。矢印は装飾ではなく、次工程へ渡す証拠を示す。



各受渡しに必要な証拠

光源 → 光デバイス	試験条件、受入基準、故障データ、担当、判断日を渡し、再確認する: 歩留まり、結合損失、温度ドリフト、相互運用、量、コスト。
光デバイス → 実装	試験条件、受入基準、故障データ、担当、判断日を渡し、再確認する: 歩留まり、結合損失、温度ドリフト、相互運用、量、コスト。
実装 → ネットワーク	試験条件、受入基準、故障データ、担当、判断日を渡し、再確認する: 歩留まり、結合損失、温度ドリフト、相互運用、量、コスト。
ネットワーク → 運用・保守	試験条件、受入基準、故障データ、担当、判断日を渡し、再確認する: 歩留まり、結合損失、温度ドリフト、相互運用、量、コスト。

共通管理点

担当者が関連証拠を再現し、次を記録するまで商用判断に進めない: 歩留まり、結合損失、温度ドリフト、相互運用、量、コスト。

プライオリティマップ:実装成熟度と次の判断場所



再現可能な配置ルール

横軸は研究・試作・共同評価・製品採用・量産の5段階。縦の帯は次の判断場所を技術・工程、システム・導入、事業・制度・供給に分ける。まず記事見出しの根拠語を使い、見出しで判断できない場合だけ概要を参照する。上下は影響の大小を意味しない。円径は編集スコアを示す。

FACTは収集記事に接続し、事業への読み、ACTION、UNKNOWNは編集判断として分離する。

P01

NVIDIA Rubin Ultra NVL576|576基のGPUを光接続する構成とCPO採用の狙い

A09 | 光源 | 製品採用

日付未収録

FACT

NVIDIAがOCP 2026にて、576基のGPUを光接続で束ねる「Vera Rubin Ultra NVL576 CPO」の構成を公開した。8ラックに分散したGPUをNVLink 7対応のCPOスイッチトレイで結び、10兆超のパラメーターを持つ巨大AIモデルへの対応と電力当たり性能の向上を目指す。これにより、単一ラックの制約を超えた大規模な計算資源を一つのNVLinkドメインとして一体的に運用することが可能になる。

なぜ重要か

判断上の焦点は「リンク予算、実装、熱信頼性、供給能力を束ねた導入」である。見出しだけで採用せず、用途と運用条件で再現できるかを確認する。

事業への読み

事業会社は現在の認定・調達・製品ロードマップへの影響を比較する。材料・装置・技術企業は、光性能を実装歩留まり、試験、熱ドリフト、認定能力と組み合わせる。

ACTION

30日以内に、距離、電力、遅延、相互運用、保守で光方式を比較する。結果と担当者をP01の評価票へ記録する。

UNKNOWN

記事だけでは確定しない項目: 歩留まり、結合損失、温度ドリフト、相互運用、量、コスト。

編集スコア 19/25 | 成熟度 4/5 | 判断場所: システム・導入

P02

Linktel 1.6T LPO|次世代AIネットワーク向け光接続の低消費電力化と性能

A10 | 光デバイス | 研究

日付未収録

FACT

Linktel TechnologiesがOCP 2026にて、次世代AIコンピューティングネットワーク向けの1.6T LPO(Linear Pluggable Optics)ソリューションを披露した。特に1.6T LPO 2DR4は、消費電力を10Wまで低減し、超低遅延とサプライチェーンの回復力を実現している。これにより、AIデータセンターが直面する帯域密度の向上と、電力・熱予算の制約という課題への解決策を提示した。

なぜ重要か

判断上の焦点は「リンク予算、実装、熱信頼性、供給能力を束ねた導入」である。見出しだけで採用せず、用途と運用条件で再現できるかを確認する。

事業への読み

事業会社は現在の認定・調達・製品ロードマップへの影響を比較する。材料・装置・技術企業は、光性能を実装歩留まり、試験、熱ドリフト、認定能力と組み合わせる。

ACTION

30日以内に、距離、電力、遅延、相互運用、保守で光方式を比較する。結果と担当者をP02の評価票へ記録する。

UNKNOWN

記事だけでは確定しない項目: 歩留まり、結合損失、温度ドリフト、相互運用、量、コスト。

編集スコア 19/25 | 成熟度 1/5 | 判断場所: 事業・制度・供給

FACTは収集記事に接続し、事業への読み、ACTION、UNKNOWNは編集判断として分離する。

P03

Celestica DS6005|CPO採用の102.4Tbpsスイッチ、仕様と冷却方式

A02 | 実装 | 製品採用

日付未収録

FACT

Celesticaが、共パッケージ光学(CPO)を採用したデータセンター向けスイッチ「DS6005」を発表しました。本製品は102.4Tbpsのスイッチング容量と64個の1.6TbEポートを備え、1.5OUの完全液冷シャーシに実装されています。AI/MLのスケールアップおよびスケールアウト・ファブリック向けに設計されており、電力効率と低遅延の両立を目指しています。

なぜ重要か

判断上の焦点は「リンク予算、実装、熱信頼性、供給能力を束ねた導入」である。見出しだけで採用せず、用途と運用条件で再現できるかを確認する。

事業への読み

事業会社は現在の認定・調達・製品ロードマップへの影響を比較する。材料・装置・技術企業は、光性能を実装歩留まり、試験、熱ドリフト、認定能力と組み合わせる。

ACTION

30日以内に、距離、電力、遅延、相互運用、保守で光方式を比較する。結果と担当者をP03の評価票へ記録する。

UNKNOWN

記事だけでは確定しない項目: 歩留まり、結合損失、温度ドリフト、相互運用、量、コスト。

編集スコア 19/25 | 成熟度 4/5 | 判断場所: システム・導入

P04

NVIDIA|次世代CPO技術「OOI」のプロトタイプ公開、2028年Feynmanへの導入時期

A01 | ネットワーク | 製品採用

日付未収録

FACT

NVIDIAが次世代の共封装光学(CPO)技術である「OOI(Optics-on-Interposer)」のプロトタイプチップを公開しました。光学エンジンを従来の有機基板からシリコン中介層(シリコンインターポーザ)へ移行させることで、伝送帯域のボトルネック解消と低消費電力化を実現します。この技術は2028年に投入予定の「Feynman」プラットフォームへの統合を目指しており、超巨大AI計算センターの基盤となる高速伝送の実現を目的としています。

なぜ重要か

判断上の焦点は「リンク予算、実装、熱信頼性、供給能力を束ねた導入」である。見出しだけで採用せず、用途と運用条件で再現できるかを確認する。

事業への読み

事業会社は現在の認定・調達・製品ロードマップへの影響を比較する。材料・装置・技術企業は、光性能を実装歩留まり、試験、熱ドリフト、認定能力と組み合わせる。

ACTION

30日以内に、距離、電力、遅延、相互運用、保守で光方式を比較する。結果と担当者をP04の評価票へ記録する。

UNKNOWN

記事だけでは確定しない項目: 歩留まり、結合損失、温度ドリフト、相互運用、量、コスト。

編集スコア 18/25 | 成熟度 4/5 | 判断場所: システム・導入

FACTは収集記事に接続し、事業への読み、ACTION、UNKNOWNは編集判断として分離する。

P05

GaNマイクロLED|世界最高2.75GHzの変調帯域幅を達成、AI光インターコネクトの課題

A07 | 運用・保守 | 研究

日付未収録

FACT

イリノイ大学アーバナ・シャンペーン校の研究チームが、GaN(窒化ガリウム)青色マイクロLEDにおいて世界記録となる2.75GHzの変調帯域幅を達成しました。直径5μmのデバイスを用いることで、極めて高い電流密度下でも優れた線形性と安定性を維持することに成功しています。この成果は、データセンターや次世代AIコンピューティングにおける銅線リンクの帯域幅とエネルギーのボトルネックを解消する光インターコネクトの実現に向けたロードマップとなります。

なぜ重要か

判断上の焦点は「リンク予算、実装、熱信頼性、供給能力を束ねた導入」である。見出しだけで採用せず、用途と運用条件で再現できるかを確認する。

事業への読み

事業会社は現在の認定・調達・製品ロードマップへの影響を比較する。材料・装置・技術企業は、光性能を実装歩留まり、試験、熱ドリフト、認定能力と組み合わせる。

ACTION

30日以内に、距離、電力、遅延、相互運用、保守で光方式を比較する。結果と担当者をP05の評価票へ記録する。

UNKNOWN

記事だけでは確定しない項目: 歩留まり、結合損失、温度ドリフト、相互運用、量、コスト。

編集スコア 18/25 | 成熟度 1/5 | 判断場所: 技術・工程

P06

USFPとは|NVIDIAとCiscoが開発したAI工場向け光トランシーバの性能と規格

A08 | 光源 | 製品採用

日付未収録

FACT

NVIDIAとCiscoが、次世代AI工場向けの新光トランシーバ形状「USFP(Ultra-Dense Small Form Factor Pluggable)」を共同開発しました。1レーンあたり400 Gb/sの接続をサポートし、最大12.8 Tb/sの容量と、従来の200 Gb/s/レーン製品の4倍の帯域幅密度を実現します。これにより、ネットワークの複雑性や消費電力を抑えつつ、AIインフラのスケールアップが可能になります。

なぜ重要か

判断上の焦点は「リンク予算、実装、熱信頼性、供給能力を束ねた導入」である。見出しだけで採用せず、用途と運用条件で再現できるかを確認する。

事業への読み

事業会社は現在の認定・調達・製品ロードマップへの影響を比較する。材料・装置・技術企業は、光性能を実装歩留まり、試験、熱ドリフト、認定能力と組み合わせる。

ACTION

30日以内に、距離、電力、遅延、相互運用、保守で光方式を比較する。結果と担当者をP06の評価票へ記録する。

UNKNOWN

記事だけでは確定しない項目: 歩留まり、結合損失、温度ドリフト、相互運用、量、コスト。

編集スコア 18/25 | 成熟度 4/5 | 判断場所: 事業・制度・供給

FACTは収集記事に接続し、事業への読み、ACTION、UNKNOWNは編集判断として分離する。

P07

青色光集積レーザー|461nm帯の低位相ノイズと高速周波数可変性能の実現

A04 | 光デバイス | 試作

日付未収録

FACT

461nmで動作し、低位相ノイズと高速な周波数可変性能を両立した光集積青色レーザーが開発されました。GaNベースのレーザーダイオードと、伝搬損失約0.4dB cm⁻¹の低損失窒化シリコン(Si₃N₄)マイクロ共振器をハイブリッド統合し、30kHz未満の線幅と1mW超の出力を達成しています。これにより、水中通信や量子コンピューティング、光原子時計などの精密制御が必要なアプリケーションへの小型・堅牢な実装が可能になります。

なぜ重要か

判断上の焦点は「リンク予算、実装、熱信頼性、供給能力を束ねた導入」である。見出しだけで採用せず、用途と運用条件で再現できるかを確認する。

事業への読み

事業会社は現在の認定・調達・製品ロードマップへの影響を比較する。材料・装置・技術企業は、光性能を実装歩留まり、試験、熱ドリフト、認定能力と組み合わせる。

ACTION

30日以内に、距離、電力、遅延、相互運用、保守で光方式を比較する。結果と担当者をP07の評価票へ記録する。

UNKNOWN

記事だけでは確定しない項目: 歩留まり、結合損失、温度ドリフト、相互運用、量、コスト。

編集スコア 18/25 | 成熟度 2/5 | 判断場所: システム・導入

P08

MarvellのPFMA|光インターコネクトによるKVキャッシュ共有メモリの構成と性能

A11 | 実装 | 研究

日付未収録

FACT

Marvellが、AI推論におけるKVキャッシュのボトルネックを解消する「Photonic Fabric Memory Appliance (PFMA)」を提案した。この装置は16〜32 TBのDDR5メモリを最大16台のサーバーやAIプロセッサで共有し、光リンクを介して接続する。これにより、推論時の計算の重複を避け、同一の計算リソースで同時会話数を約6倍に増やすことが可能になる。

なぜ重要か

判断上の焦点は「リンク予算、実装、熱信頼性、供給能力を束ねた導入」である。見出しだけで採用せず、用途と運用条件で再現できるかを確認する。

事業への読み

事業会社は現在の認定・調達・製品ロードマップへの影響を比較する。材料・装置・技術企業は、光性能を実装歩留まり、試験、熱ドリフト、認定能力と組み合わせる。

ACTION

30日以内に、距離、電力、遅延、相互運用、保守で光方式を比較する。結果と担当者をP08の評価票へ記録する。

UNKNOWN

記事だけでは確定しない項目: 歩留まり、結合損失、温度ドリフト、相互運用、量、コスト。

編集スコア 18/25 | 成熟度 1/5 | 判断場所: 技術・工程

FACTは収集記事に接続し、事業への読み、ACTION、UNKNOWNは編集判断として分離する。

P09

Ge/SiGe-AIN結晶|光通信E-band発光を実現する新成長モデルの正体

A06 | ネットワーク | 共同評価

日付未収録

FACT

名古屋大学と韓国の共同研究グループが、Ge/SiGe-AINコア-シェル結晶を用いて光通信のE-band(波長1360〜1460nm)での発光を確認した。Plateau-Rayleigh不安定性が関与する独自の「shell-first」成長モデルを提案し、構造解析によって実証している。これにより、性質の異なる半導体材料を組み合わせた新たな光・電子デバイスへの応用が期待される。

なぜ重要か

判断上の焦点は「リンク予算、実装、熱信頼性、供給能力を束ねた導入」である。見出しだけで採用せず、用途と運用条件で再現できるかを確認する。

事業への読み

事業会社は現在の認定・調達・製品ロードマップへの影響を比較する。材料・装置・技術企業は、光性能を実装歩留まり、試験、熱ドリフト、認定能力と組み合わせる。

ACTION

30日以内に、距離、電力、遅延、相互運用、保守で光方式を比較する。結果と担当者をP09の評価票へ記録する。

UNKNOWN

記事だけでは確定しない項目: 歩留まり、結合損失、温度ドリフト、相互運用、量、コスト。

編集スコア 18/25 | 成熟度 3/5 | 判断場所: 技術・工程

P10

TDKの電圧制御フォトニックチップ|スマートグラス用レーザー走査の低消費電力化と性能

A05 | 運用・保守 | 試作

日付未収録

FACT

TDKが、電圧制御によってレーザー光を操作するフォトニックチップを開発し、スマートグラス向けディスプレイの効率を大幅に向上させた。薄膜二オプ酸リチウムを用いたこのチップは、変調帯域幅10GHzを達成し、4K以上の解像度に対応可能である。従来の電流制御方式に比べ消費電力を75%以上削減しており、ウェアラブルデバイスの小型化と高精細化を両立させる技術となる。

なぜ重要か

判断上の焦点は「リンク予算、実装、熱信頼性、供給能力を束ねた導入」である。見出しだけで採用せず、用途と運用条件で再現できるかを確認する。

事業への読み

事業会社は現在の認定・調達・製品ロードマップへの影響を比較する。材料・装置・技術企業は、光性能を実装歩留まり、試験、熱ドリフト、認定能力と組み合わせる。

ACTION

30日以内に、距離、電力、遅延、相互運用、保守で光方式を比較する。結果と担当者をP10の評価票へ記録する。

UNKNOWN

記事だけでは確定しない項目: 歩留まり、結合損失、温度ドリフト、相互運用、量、コスト。

編集スコア 18/25 | 成熟度 2/5 | 判断場所: 技術・工程

関係者別プレイブックと0-5年ロードマップ

関係者	NOW 0-30日	NEXT 1-12か月	LATER 1-5年
事業会社	距離、電力、遅延、相互運用、保守で光方式を比較する	量産相当条件で受入基準と停止基準を明示して評価する。	技術・供給者の変更を吸収できるポートフォリオと設計へ移る。
材料・装置・技術企業	光性能を実装歩留まり、試験、熱ドリフト、認定能力と組み合わせる	顧客と信頼性・工程窓・故障解析の共通データを作る。	界面、履歴、ライフサイクル支援、回収サービスを標準化する。
商社・投資・法務	Map 歩留まり、結合損失、温度ドリフト、相互運用、量、コスト。	能力、品質、変更通知、責任、代替、撤退を契約へ入れる。	地域・技術・顧客の集中リスクを分散する。

ロードマップ

NOW 0-30日 証拠台帳 担当: Strategy + quality 成果物: claim, source, condition, owner	NOW 0-30日 リスク選別 担当: Procurement + legal 成果物: unknowns, alternatives, stop	NEXT 1-12か月 共同認定 担当: R&D + supplier 成果物: 工程窓・故障データ
NEXT 1-12か月 商用ゲート 担当: Business + finance 成果物: 単位採算・供給能力	LATER 1-5年 プラットフォーム戦略 担当: 経営 成果物: ポートフォリオ・界面ロードマップ	LATER 1-5年 サービス層 担当: Operations + channel 成果物: 監視・保守・回復

Go / No-Goゲート

ゲート	担当	必要な証拠	中止条件
G1 証拠	品質	出典・試験条件・再現性	追跡可能な証拠なし
G2 統合	研究開発	界面・工程窓・故障解析	システム条件を満たさない
G3 商用	事業	能力・総原価・契約・代替	採算または供給が成立しない
G4 運用	運用	監視・保守・変更通知・撤退	責任ある運用計画なし

分析対象記事 | 01-12件目

全記事の正式タイトルと元記事URLを省略せず表示する。URLは折返しても全文を保持し、クリックできる。

ID	記事タイトル(全文)	元記事URL(全文・ クリック可能)
A01	NVIDIA 次世代CPO技術「OOI」のプロトタイプ公開、2028年 Feynmanへの導入時期	https://finance.technews.tw/2026/10/20/nvidia-unveils-prototype-silicon-interposer-optical-packaging-chip/
A02	Celestica DS6005 CPO採用の102.4Tbpsスイッチ、仕様と冷却方式	https://www.storagereview.com/news/celestica-ds6005-102-4tbps-co-packaged-optics-1-5ou-liquid-cooled-orv3-switch
A03	シリコンフォトンクス AIデータ通信を加速する3.2Tbpsの相互接続チップの性能	https://bioengineer.org/silicon-photonics-chip-hits-3-2-terabits-per-second-for-ai-data-traffic/
A04	青色光集積レーザー 461nm帯の低位相ノイズと高速周波数可変性能の実現	https://www.nature.com/articles/s41566-026-02040-9
A05	TDKの電圧制御フォトリックチップ スマートグラス用レーザー走査の低消費電力化と性能	https://optics.org/news/tdk-develops-voltage-led-photonic-chip-to-make-smart-glasses-more-efficient
A06	Ge/SiGe-AlN結晶 光通信E-band発光を実現する新成長モデルの正体	https://eetimes.itmedia.co.jp/ee/articles/2610/21/news028.html
A07	GaNマイクロLED 世界最高2.75GHzの変調帯域幅を達成、AI光インターコネクトの課題	https://compoundsemiconductor.net/article/125685/275GHz_record_bandwidth_for_GaN_microLED
A08	USFPとは NVIDIAとCiscoが開発したAI工場向け光トランシーバの性能と規格	https://www.eenewseurope.com/en/nvidia-and-cisco-unveil-usfp-optics-for-ai-factories/
A09	NVIDIA Rubin Ultra NVL576 576基のGPUを光接続する構成とCPO採用の狙い	https://xenospectrum.com/nvidia-rubin-ultra-nvl576-cpo/
A10	Linktel 1.6T LPO 次世代AIネットワーク向け光接続の低消費電力化と性能	https://www.thailand-business-news.com/pr-news/linktel-technologies-highlights-breakthrough-1-6t-lpo-performance-strong-market-pull-at-ocp-2026
A11	MarvellのPFMA 光インターコネクトによるKVキャッシュ共有メモリの構成と性能	https://convergedigest.com/pecc-summit-marvell-optical-memory-kv-cache/
A12	Aegiq NVIDIA Ising AIによる量子コンピュータ校正の効率化と性能向上	https://quantumzeitgeist.com/aegiqs-quantum-computer-reduces-engineering/

光通信・フォトリクス 採用記事全文集

出力日: 2026-10-24

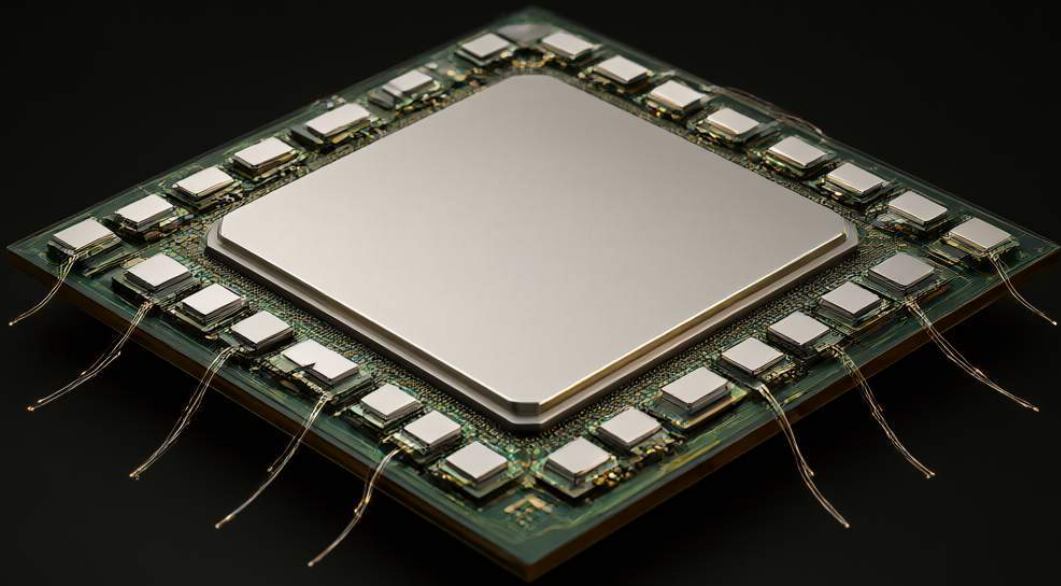
採用記事数: 12 件

収録記事一覧

- #01 NVIDIA | 次世代CPO技術「OOI」のプロトタイプ公開、2028年Feynmanへの導入時期
- #02 Celestica DS6005 | CPO採用の102.4Tbpsスイッチ、仕様と冷却方式
- #03 シリコンフォトンクス | AIデータ通信を加速する3.2Tbpsの相互接続チップの性能
- #04 青色光集積レーザー | 461nm帯の低位相ノイズと高速周波数可変性能の実現
- #05 TDKの電圧制御フォトニックチップ | スマートグラス用レーザー走査の低消費電力化と性能
- #06 Ge/SiGe-AlN結晶 | 光通信E-band発光を実現する新成長モデルの正体
- #07 GaNマイクロLED | 世界最高2.75GHzの変調帯域幅を達成、AI光インターコネクトの課題
- #08 USFPとは | NVIDIAとCiscoが開発したAI工場向け光トランシーバの性能と規格
- #09 NVIDIA Rubin Ultra NVL576 | 576基のGPUを光接続する構成とCPO採用の狙い
- #10 Linktel 1.6T LPO | 次世代AIネットワーク向け光接続の低消費電力化と性能
- #11 MarvellのPFMA | 光インターコネクトによるKVキャッシュ共有メモリの構成と性能
- #12 Aegiq | NVIDIA Ising AIによる量子コンピュータ校正の効率化と性能向上

#01 NVIDIA | 次世代CPO技術「OOI」のプロトタイプ公開、2028年Feynmanへの導入時期

公開日 2026年10月20日 TechNews 科技新報 台湾



概要

NVIDIAが次世代の共封装光学（CPO）技術である「OOI（Optics-on-Interposer）」のプロトタイプチップを公開しました。光学エンジンを従来の有機基板からシリコン中介層（シリコンインターポザ）へ移行させることで、伝送帯域のボトルネック解消と低消費電力化を実現します。この技術は2028年に投入予定の「Feynman」プラットフォームへの統合を目指しており、超巨大AI計算センターの基盤となる高速伝送の実現を目的としています。

詳細

主要成果

NVIDIAはSEMICON West 2026において、「次世代AIの光学統合」をテーマに、次世代の共封光学（CPO）および光ファイバー技術のプロトタイプチップを発表しました。同社は、光学エンジン（OE）を従来の有機基板からシリコン中介層（シリコンインターポザー）上に配置する新技術「OOI（Optics-on-Interposer）」を開発し、理論段階から実体のあるプロトタイプへと移行させたことを明らかにしました。

技術・詳細

OOI技術の核心は、電気信号の伝送を完全にシリコン中介層内部に限定することにあります。これにより、より短く高密度な相互接続導線を用いた高速通信が可能となり、GPUと高帯域幅メモリ（HBM）を極めて近接して配置する現在のパッケージング構造と同様のロジックで光通信を実現します。

具体的な性能向上として、200T ASICのパッケージング比較では、従来型の有機基板方案で光学コンポーネントの配置範囲が100 mmに及んでいたのに対し、OOI技術ではこれをわずか8 mmのシリコン中介層構造内に集中させています。有機基板を直接排除することで、帯域幅密度の著しい向上とエネルギー消費の大幅な削減を達成しました。

また、研究段階にある「高密度波長分複用（DWDM）」技術も展示されました。実機デモンストレーションでは、8つの光波長を使用し、1波長あたり32 Gb/sの伝送速度を実現。これにより、単一の光ファイバーパスで最大256 Gb/sの伝送帯域幅を達成しています。さらに、GPUとスイッチ間の接続において、マイクロバンプ技術と低容量インターフェースを統合し、AIシステムの拡張時に発生する伝送ボトルネックの緩和を図っています。

背景・業界の文脈

今回の成果は、NVIDIAの首席研究科学者であるNikola Nedovic氏が主導したものです。Nedovic氏は2023年に、光学素子をシリコン中介層に組み込む動機と手法に関する学術論文を発表しており、今回のOOIはその後継となる実装形態です。NVIDIAは現在、CPO技術の開発において業界をリードしており、BlueField-5、NVLink 8 CPO、Spectrum 7 204T CPO、およびCX10といった製品ラインナップを通じて、AIプラットフォームのチップ構成を継続的にアップグレードしています。

今後の展望

NVIDIAは、2028年に「Rosa Feynman」ソリューションを投入する計画を立てています。次世代のFeynmanアーキテクチャGPUでは、CPO光学技術の統合をさらに進め、現行のRubin Ultraアーキテクチャを超える性能を目指します。これにより、2028年以降の超巨大AI計算センターに向けた、新たな超高速伝送の基盤を構築する方針です。

元記事: <https://finance.technews.tw/2026/10/20/nvidia-unveils-prototype-silicon-interposer-optical-packaging-chip/>

収集日: 2026年10月24日 | 自動記事収集・翻訳システム (AI使用)

#02 Celestica DS6005 | CPO採用の102.4Tbpsスイッチ、仕様と冷却方式

公開日 2026年10月15日 StorageReview アメリカ



概要

Celesticaが、共パッケージ光学（CPO）を採用したデータセンター向けスイッチ「DS6005」を発表しました。本製品は102.4Tbpsのスイッチング容量と64個の1.6TbEポートを備え、1.5OUの完全液冷シャーシに実装されています。AI/MLのスケールアップおよびスケールアウト・ファブリック向けに設計されており、電力効率と低遅延の両立を目指しています。

主要成果

CelesticaがOCP Global Summitで発表した「DS6005」は、102.4Tbpsのスイッチング容量と64個の1.6TbE光学ポートを、1.50Uのコンパクトな筐体に凝縮したデータセンター向けスイッチです。本機はOpen Rack v3（ORv3）向けに設計されており、冷却方式には完全液冷を採用しています。AIおよび機械学習（ML）のインフラストラクチャにおける帯域幅需要の増大に応えるため、電力効率の向上と熱管理の最適化を追求した構成となっています。

技術・詳細

本製品の核となるのは、Broadcom製のCPO版スイッチASIC「Tomahawk 6 Davisson」です。CPO（Co-Packaged Optics）技術により、光学エンジンをスイッチパッケージ上に直接統合しています。これにより、従来のプラグ可能なトランシーバーで必要だった個別のデジタル信号処理（DSP）や、ASICからモジュール間の長い銅線配線を排除し、リンクレベルの消費電力と遅延を削減しています。

光学系の構成については、以下の仕様となっています。

- 前面パネルに16個のELSFP外部レーザーモジュールを搭載し、フィールドでの交換が可能。これによりレーザー故障時にスイッチ全体を停止させることなく修理が行えます。
- 64個の1.6TbEポートは、16個のMMC-16ファイバーコネクタに集約されています。

ハードウェア面では、AMD Ryzen x86ホストCPU、BMC、TPM 2.0、ハードウェアルートオブトラスト、およびポスト量子暗号（PQC）サポートを搭載しています。また、タイミングハードウェアとしてIEEE 1588およびSyncEに対応しています。OSにはSONiCを採用し、インストールにはONIEを使用します。

背景・業界の文脈

AIインフラの拡大に伴い、帯域幅への需要が前例のないレベルに達する一方で、電力、熱管理、遅延、到達距離が重要な制約となっています。DS6005が採用するORv3-HPR（OCP高電力ラック）向けの設計では、背面パネルに冷却液のクイックディスコネクトと、46～56V DC（76A）の入力端子を備えています。液冷の採用によりスイッチ温度を安定させ、サーマルスロットリングを防止することで、ラックの高密度化と信頼性の向上を図っています。

今後の展望

BroadcomのManish Mehta氏は、今回のパートナーシップがシリコン、光学エンジン、パッケージング、熱設計、製造、システム統合に及ぶものであると述べています。また、Dell'Oro GroupのSameh Boujelbene氏は、エコシステムの成熟に伴い、プラグ型、ニアパッケージ型、共パッケージ型（CPO）の光学技術が共存することになると指摘しています。なお、DS6005の具体的なサンプル提供日や出荷日、詳細な消費電力および遅延の数値については、現時点では公開されていません。

元記事: <https://www.storagereview.com/news/celestica-ds6005-102-4tbps-co-packaged-optics-1-5ou-liquid-cooled-orv3-switch>

収集日: 2026年10月24日 | 自動記事収集・翻訳システム (AI使用)

#03 シリコンフォトニクス | AIデータ通信を加速する 3.2Tbpsの相互接続チップの性能

公開日 2026年10月18日 Bioengineer.org（論文紹介サイト。原論文はPhotonix Synergy掲載とされる） 中国



概要

浙江大学の研究チームが、AIデータトラフィック向けに合計帯域幅3.2テラビット/秒（Tbps）を達成するスケーラブルなシリコンフォトニクス相互接続アーキテクチャを開発しました。Oバンドの波長ウィンドウを用い、ハイブリッド波長・ポート多重化と適応的な波長安定化などを組み合わせたトランシーバー回路を実現しています。これにより、従来の銅線による電氣的相互接続のボトルネックを解消し、次世代AIコンピューティングにおけるデータ転送の電力効率と帯域幅の課題を解決することが期待されます。

主要成果

浙江大学の研究チームは、AIコンピューティングシステム向けの次世代光入出力（I/O）に向けた、スケーラブルなシリコンフォトニクス相互接続アーキテクチャを開発しました。このシステムは、光通信で重視されるOバンドにおいて、合計帯域幅3.2テラビット/秒（Tbps）という極めて高いデータ転送速度を達成しています。本研究成果は、学術誌『PhotoniX Synergy』に掲載されました。

技術・詳細

本アーキテクチャは、帯域幅、物理的なフットプリント、挿入損失、およびチャネル間のクロストークという相反する要求をバランスさせるため、送信側と受信側で異なる設計を採用したヘテロジニアスなマルチプレクサ（多重化器）およびデマルチプレクサ（分波器）を導入しています。

- **送信側：**広帯域の格子フィルタベースのマルチプレクサを採用。カスケード接続された干渉計ステージにより、広い動作許容範囲と制御されたパスバンドで多くの波長を結合させます。
- **受信側：**コンパクトなバーニア・デュアルマイクロリング・デマルチプレクサを採用。ペアになったリング共振器の自由スペクトル範囲のわずかな不一致を利用することで、従来のフィルタバンクよりも少ないチップ面積でチャネルを分離します。

さらに、容量を拡大するために「ハイブリッド波長・ポート多重化」戦略を導入しました。これは、1つの波導路に異なる波長の光を重ねる「波長多重化」と、チップ上の複数の物理的な波導路ポートにこの手法を複製する「ポート多重化」を同時に行う手法です。合計帯域幅は「1ポートあたりの波長数 × ポート数」の積としてスケールするため、単一の波導路に過剰な数の波長を詰め込むことなく、テラビット級の容量を実現しています。また、温度や製造誤差による波長変動を抑えるための波長安定化機能も設計に組み込まれています。

背景・業界の文脈

現代のAIクラスターでは、プロセッサ、メモリバンク、サーバー間で膨大なデータ移動が発生します。しかし、チップやボード間を接続する従来の銅線（電氣的相互接続）は、AIモデルの巨大化に伴うトラフィック増大に追いつかず、エネルギー消費と帯域幅の制約が深刻なボトルネックとなっています。シリコンフォトンクスは、データを光にエンコードしてシリコンチップ上の波導路で伝送するため、低損失かつ高密度な帯域幅を提供でき、AIインフラの性能と電力予算を改善する有力な代替手段とされています。

今後の展望

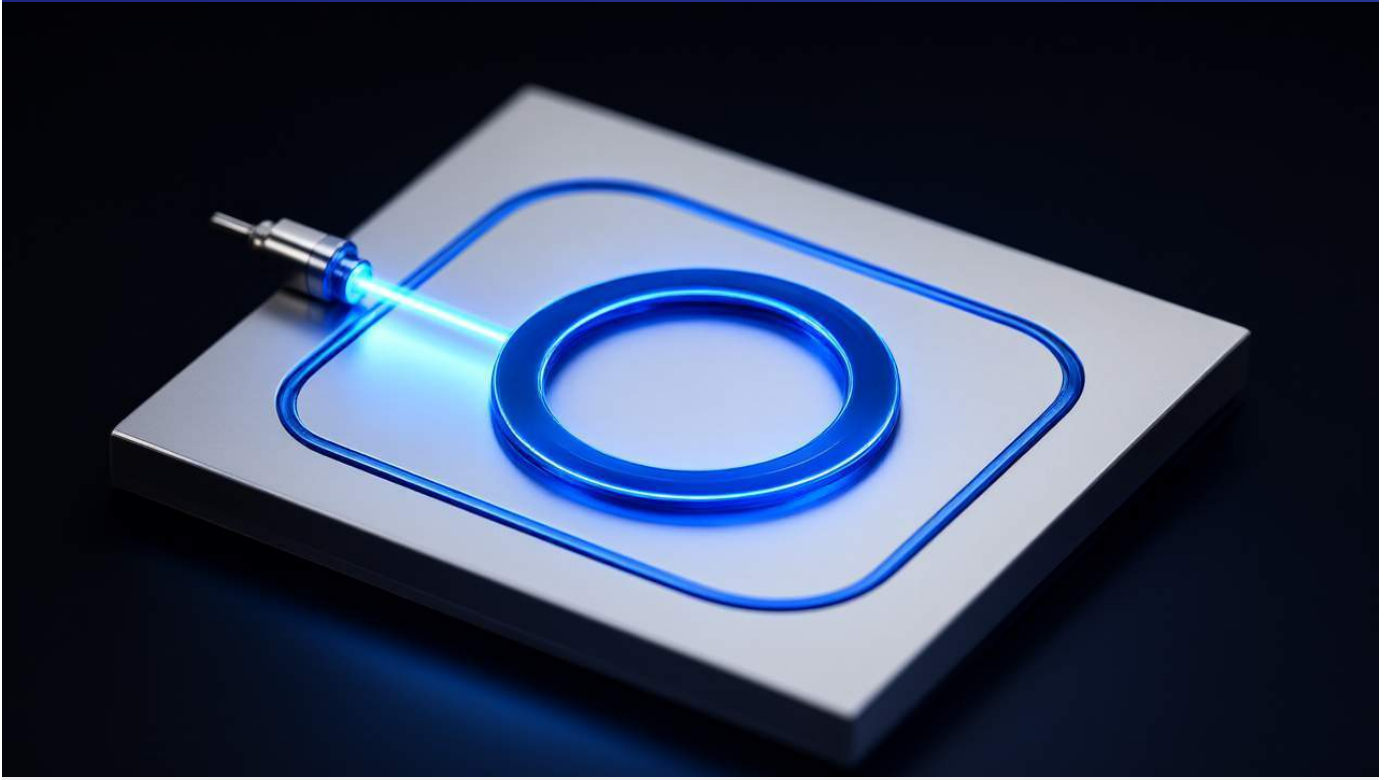
対応著者のJianyi Yang教授は、テラビット規模のシリコンフォトンクス相互接続をよりスケーラブルで堅牢にすることを目標としています。単に数値上の帯域幅を追求するのではなく、特殊なパッケージングや極端な温度制御を必要とせず、ハードウェアの増加に伴って比例的に容量を拡張できる設計を目指しています。これにより、次世代のAIコンピューティングシステムにおいて、実用的かつ管理可能な複雑さでテラビット級の光I/Oを実現する経路が提示されました。

元記事: <https://bioengineer.org/silicon-photonics-chip-hits-3-2-terabits-per-second-for-ai-data-traffic/>

収集日: 2026年10月24日 | 自動記事収集・翻訳システム (AI使用)

#04 青色光集積レーザー | 461nm帯の低位相ノイズと高速周波数可変性能の実現

公開日 2026年10月22日 Nature Photonics



概要

461nmで動作し、低位相ノイズと高速な周波数可変性能を両立した光集積青色レーザーが開発されました。GaNベースのレーザーダイオードと、伝搬損失約 0.4 dB cm^{-1} の低損失窒化シリコン (Si_3N_4) マイクロ共振器をハイブリッド統合し、30kHz未満の線幅と1mW超の出力を達成しています。これにより、水中通信や量子コンピューティング、光原子時計などの精密制御が必要なアプリケーションへの小型・堅牢な実装が可能になります。

主要成果

研究チームは、波長461nmで動作する光集積青色レーザーを開発し、低位相ノイズ（狭線幅）と高い周波数アジリティ（周波数可変性）を同時に実現しました。このレーザーは30kHz未満の線幅を達成し、1mWを超える光出力電力を提供します。さらに、窒化アルミニウム（AlN）圧電アクチュエータを光回路にモノリシック統合することで、屈折率の高速変調による周波数チューニングを可能にしました。これにより、繰り返し周波数最大1MHzにおいて、モードホップのない最大900MHzの線形周波数チャープを実現し、チューニングの非線形性は2%未満に抑えられています。

技術・詳細

本デバイスは、窒化ガリウム（GaN）ベースのレーザーダイオードと、低損失な窒化シリコン（Si₃N₄）フォトニックプラットフォーム上に作製された高Q値マイクロ共振器をハイブリッド統合し、自己注入同期（self-injection locking）させる構成をとっています。特に、導波路の厚さを25nmと薄く設計することで、従来の50nm厚の導波路よりも光閉じ込めを弱め、散乱損失を大幅に低減させました。その結果、伝搬損失は約0.4dB cm⁻¹まで抑えられ、固有品質係数（Q）は 2.5×10^6 を超える共振器を実現しています。また、従来の熱光学シフターが抱えていた帯域幅と消費電力の制限を克服するため、高速・低消費電力な圧電駆動メカニズムを採用したことが、高速な周波数フィードバックとチャープ性能の鍵となっています。

背景・業界の文脈

紫外・青色スペクトル領域（360–480nm）の周波数可変レーザーは、水中光通信、光原子時計、リドベルグ原子ベースの量子コンピューティングなど、幅広い技術で不可欠です。特にストロンチウム（Sr）やイッテルビウム（Yb）を用いた光原子時計では、461nm（Sr）などの特定の波長でのレーザー冷却や状態準備が必要となります。従来、これらの用途には半導体ダイオードレーザー（FPレーザー）が用いられてきましたが、単一周波数かつ狭線幅の性能を得るには外部共振器や回折格子による安定化が必要であり、システムの複雑化とアライメントへの敏感さが課題となり、携帯性や環境耐性が制限されていました。

今後の展望

本研究で実証された光集積レーザーは、従来の外部安定化システムを小型なチップ上に統合したものであり、量子技術に適した狭線幅と、コヒーレントセンシングや水中通信に不可欠な高速波長チューニング機能を併せ持っています。論文では、この集積レーザーの潜在的な応用例として、水中通信およびコヒーレントエアロゾルセンシング実験での活用を提示しています。

元記事: <https://www.nature.com/articles/s41566-026-02040-9>

収集日: 2026年10月24日 | 自動記事収集・翻訳システム (AI使用)

#05 TDKの電圧制御フォトニックチップ | スマートグラス用レーザー走査の低消費電力化と性能

公開日 2026年10月21日 optics.org アメリカ



概要

TDKが、電圧制御によってレーザー光を操作するフォトニックチップを開発し、スマートグラス向けディスプレイの効率を大幅に向上させた。薄膜ニオブ酸リチウムを用いたこのチップは、変調帯域幅10GHzを達成し、4K以上の解像度に対応可能である。従来の電流制御方式に比べ消費電力を75%以上削減しており、ウェアラブルデバイスの小型化と高精細化を両立させる技術となる。

主要成果

TDK株式会社の高木泰弘氏らの研究チームは、レーザー光の強度を電流ではなく電圧で制御するフォトニックチップを開発した。この新アプローチにより、従来の電流ベースのシステムよりも高速な色切り替えが可能となり、同時に消費電力を大幅に削減することに成功した。実験では、従来の方式と比較して全体の消費電力を75%以上削減できることが確認されている。

技術・詳細

本デバイスは、電氣的に光学特性を制御できる材料である「薄膜ニオブ酸リチウム」を用いて製作されている。チップ内部には、光の三原色（赤・緑・青）に対応する3つのマッハ・ツェンダー干渉計が組み込まれており、適用される電圧によって各チャンネルを通過する光の強度を調整する。その後、ニオブ酸リチウム導波路で構成されたマルチプレクサによって、3色の光が1つの出力ビームに統合される。

性能面では、10GHzの変調帯域幅を達成した。研究チームは、この速度が4K解像度およびそれ以上の高精細な映像表示に十分なレベルであると報告している。また、本デバイスをMEMS走査ミラーと統合し、レーザービーム走査システムにおけるフルカラー画像生成の可能性を実証した。

背景・業界の文脈

スマートグラスなどのウェアラブルデバイスには、低消費電力で詳細な画像を生成できる小型ディスプレイが不可欠である。レーザービーム走査方式は、固定ピクセル配列ではなく、レーザー光を走査させて点描的に画像を構築するため、光学部品を大型化せずに高解像度化できる手法として注目されている。

しかし、従来のシステムではレーザーダイオードに供給する電流を直接変化させて色強度を制御していた。この「直接電流変調」は、外部光学変調に比べて帯域幅が制限されるため、色の切り替え速度（＝解像度）に限界があった。また、十分な強度を得るためにレーザーダイオードをしきい値電流以上の状態で動作させる必要があり、消費電力が増大することや、過剰な出力を抑えるためのニュートラル密度フィルタが必要になることが課題となっていた。

今後の展望

今回の電圧制御設計は、切り替え速度、消費電力、部品点数という、レーザー走査ディスプレイの小型化における相互に関連した課題を同時に解決するものである。これにより、スマートグラスに求められる小型フォームファクタと高解像度映像の両立が現実的になった。

今後の改良点として、ニオブ酸リチウム導波路を光が通過する際や、3色の光を統合する際に発生する光学損失の低減に焦点が当てられる。損失を抑えることでシステム全体の効率がさらに向上し、コンパクトなウェアラブルディスプレイへの統合が加速すると期待される。

元記事: <https://optics.org/news/tdk-develops-voltage-led-photonic-chip-to-make-smart-glasses-more-efficient>

収集日: 2026年10月24日 | 自動記事収集・翻訳システム (AI使用)

#06 Ge/SiGe-AlN結晶 | 光通信E-band発光を実現する 新成長モデルの正体

公開日 2026年10月21日 EE Times Japan 日本



概要

名古屋大学と韓国の共同研究グループが、Ge/SiGe-AlNコア-シェル結晶を用いて光通信のE-band（波長1360～1460nm）での発光を確認した。Plateau-Rayleigh不安定性が関与する独自の「shell-first」成長モデルを提案し、構造解析によって実証している。これにより、性質の異なる半導体材料を組み合わせた新たな光・電子デバイスへの応用が期待される。

主要成果

名古屋大学、韓国電子通信研究院（ETRI）、国民大学校、国立韓国海洋大学校による日韓国際共同研究グループは、Ge（ゲルマニウム）／SiGe（シリコンゲルマニウム）系半導体とAlN（窒化アルミニウム）を組み合わせたコア-シェル結晶を形成し、これが光ファイバー通信で用いられるE-band（波長1360～1460nm）で発光することを確認した。室温でのフォトルミネッセンス測定において、約1372nm、1377nm、1381nm、1392nmに発光ピークが観測された。

技術・詳細

本研究では、中心部のコアを異なる材料のシェルで取り囲む「コア-シェル結晶」の形成過程と光学特性の解明に取り組んだ。研究グループは電子顕微鏡観察およびX線CTを用いた構造解析を行い、内部が空洞の構造や、Ge／SiGe系材料が部分的に取り込まれた構造、および完全なコア-シェル構造など、多様な結晶形態を特定した。

これらの解析結果に基づき、研究グループは「shell-first」成長モデルを提案している。これは、従来のコアが先に形成されるプロセスとは異なり、AlNを含むシェル状構造が先に形成され、その内部にGe／SiGe系材料が取り込まれるというメカニズムである。この特異な成長機構には、流体などの不安定性を示すPlateau-Rayleigh不安定性が関与していると考えられている。

背景・業界の文脈

光通信分野において、特定の波長帯で効率的に発光する材料の確保は極めて重要である。特にE-bandは光ファイバー通信の重要な帯域であり、ここに適合する発光材料の開発は通信容量の拡大やデバイスの高度化に直結する。性質の異なる半導体材料を組み合わせるコア-シェル構造は、次世代の光・電子デバイスへの応用が期待されているが、これまでその形成過程や光学的な特性については十分に解明されていなかった。

今後の展望

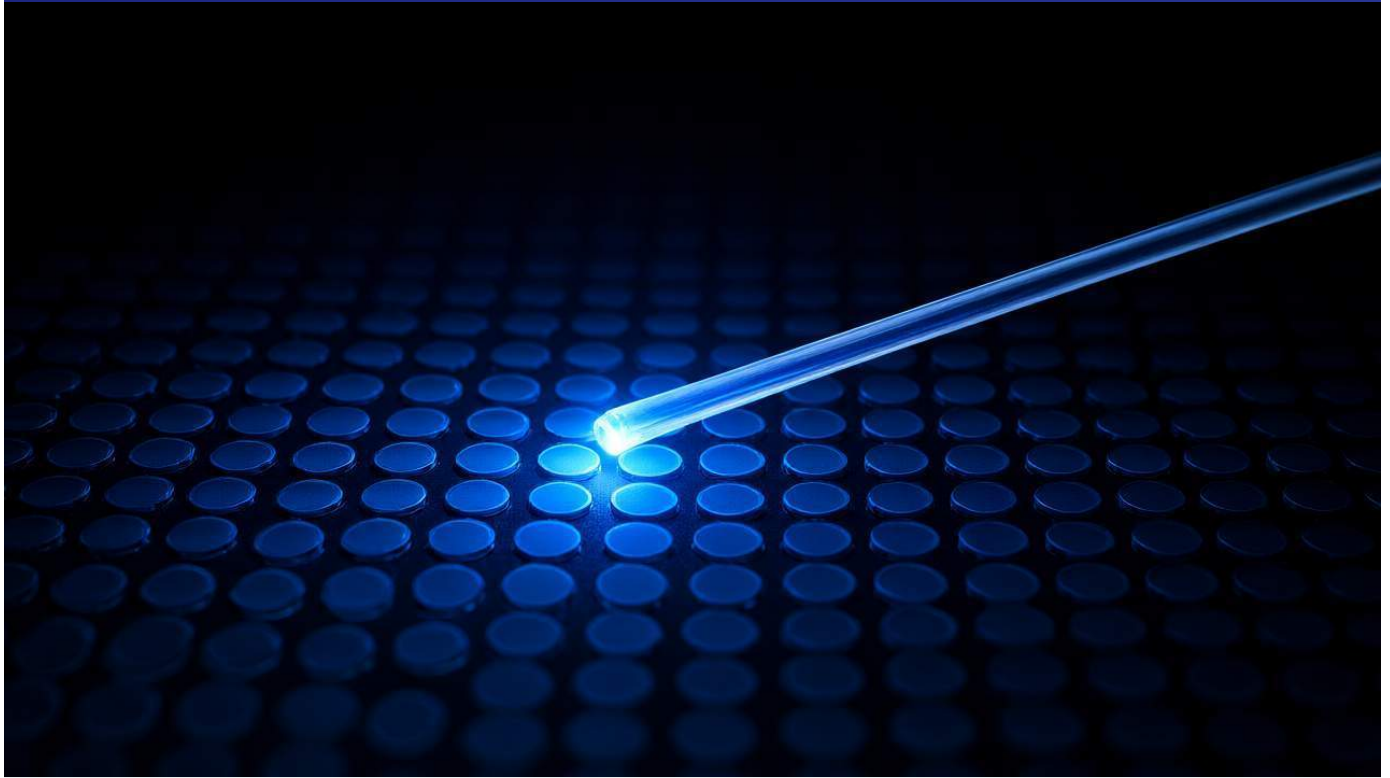
今回の研究により、Ge/SiGe-AlNコア-シェル結晶がE-bandで発光することが実証され、同時にそれを実現する「shell-first」という新たな成長モデルが提示された。この知見は、材料の組み合わせや成長プロセスの制御を通じて、特定の波長帯で動作する高効率な光デバイスを設計するための基礎的な指針になると考えられる。

元記事: <https://eetimes.itmedia.co.jp/ee/articles/2610/21/news028.html>

収集日: 2026年10月24日 | 自動記事収集・翻訳システム (AI使用)

#07 GaNマイクロLED | 世界最高2.75GHzの変調帯域幅を達成、AI光インターコネクトの課題

公開日 2026年10月22日 Compound Semiconductor アメリカ



概要

イリノイ大学アーバナ・シャンペーン校の研究チームが、GaN（窒化ガリウム）青色マイクロLEDにおいて世界記録となる2.75GHzの変調帯域幅を達成しました。直径5 μ mのデバイスを用いることで、極めて高い電流密度下でも優れた線形性と安定性を維持することに成功しています。この成果は、データセンターや次世代AIコンピューティングにおける銅線リンクの帯域幅とエネルギーのボトルネックを解消する光インターコネクトの実現に向けたロードマップとなります。

主要成果

イリノイ大学アーバナ・シャンペーン校のCan Bayram教授率いる研究チームは、GaN青色マイクロLEDにおいて、世界記録となる2.75GHzの変調帯域幅を達成しました。この成果はIEEE Electron Device Lettersに掲載されており、超小型の光エミッタが、データセンターや次世代AIコンピューティングにおける従来の電氣的な銅線リンクを代替し、エネルギー効率と帯域幅のボトルネックを打破する道筋を示しています。

技術・詳細

研究チームは、直径100 μm から2 μm まで、ほぼ2桁にわたる広範囲なサイズの青色マイクロLEDを設計・作製し、その特性を分析しました。その結果、デバイスの直径を1桁マイクロメートル領域まで積極的に縮小することが性能向上の鍵であることを突き止めました。具体的に直径5 μm のデバイスを用いた際に、前例のない2.75GHzという記録的な帯域幅を達成し、同時に極めて高い電流密度においても優れた線形性と安定性を維持することに成功しています。

技術的な分析において、チームはRF（高周波）電力供給のスミスチャート測定を実施しました。これにより、従来の大型マイクロLEDの速度が制限されていた主因が「接合容量（junction capacitance）」にあることを明らかにしました。デバイスの直径を縮小することでこの容量が大幅に減少したことが、記録的な高速通信を可能にした要因です。

背景・業界の文脈

AIやハイパフォーマンスコンピューティング（HPC）の需要増大に伴い、光インターコネクトへの期待が高まっています。特にマイクロLEDアレイは、そのコンパクトなフットプリントとスケーラブルな統合の可能性から、大量並列でエラーのない光データリンクを実現するための有望な候補とされています。しかし、コンパクトかつ高性能な光源を開発することは、これまで大きな技術的課題となっていました。

今後の展望

一方で、研究チームはさらなる小型化における新たな課題も特定しています。デバイス径を5 μ m未満にまで縮小すると、コンタクト抵抗および電流拡散抵抗が増加し、標準的な50 Ω のRFシステムとの間でインピーダンス不整合が生じることが分かりました。この知見に基づき、今後はpコンタクトの最適化やパッドエンジニアリングなどの改善を行うことで、さらなる性能向上を目指します。これにより、AI向けに高密度かつ低エネルギーな光チャネルを構築し、将来的な光ネットワークのパッケージングの複雑さを劇的に軽減できると考えています。

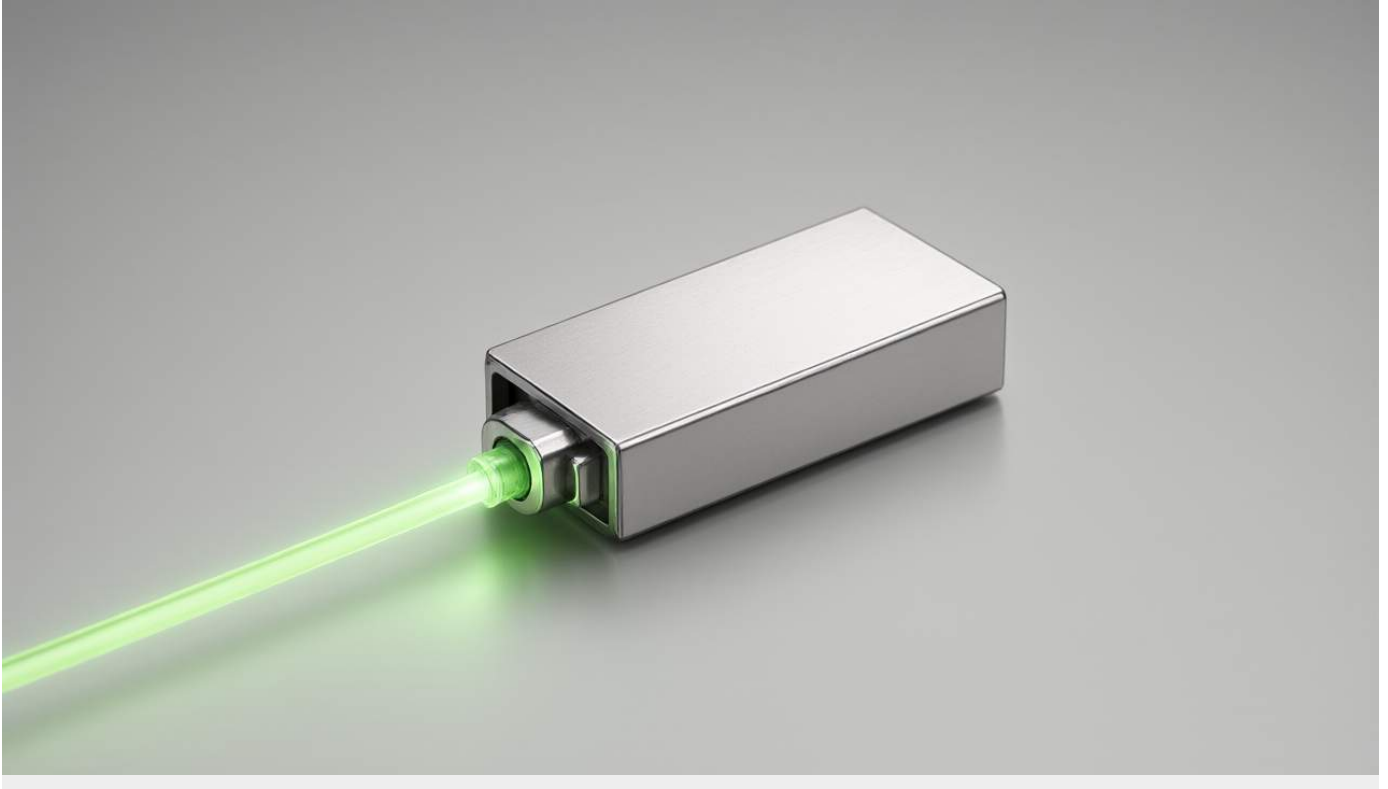
元記事:

https://compoundsemiconductor.net/article/125685/275GHz_record_bandwidth_for_GaN_microL

収集日: 2026年10月24日 | 自動記事収集・翻訳システム (AI使用)

#08 USFPとは | NVIDIAとCiscoが開発したAI工場向け光トランシーバの性能と規格

公開日 2026年10月21日 eeNews Europe イギリス



概要

NVIDIAとCiscoが、次世代AI工場向けの新光トランシーバ形状「USFP (Ultra-Dense Small Form Factor Pluggable)」を共同開発しました。1レーンあたり400 Gb/sの接続をサポートし、最大12.8 Tb/sの容量と、従来の200 Gb/s/レーン製品の4倍の帯域幅密度を実現します。これにより、ネットワークの複雑性や消費電力を抑えつつ、AIインフラのスケールアップが可能になります。

主要成果

NVIDIAとCiscoは、次世代のAI工場における接続性を向上させるため、新しい光トランシーバのフォームファクタ「USFP（Ultra-Dense Small Form Factor Pluggable）」を公開しました。この技術は、1レーンあたり400 Gb/sの接続をサポートし、最大で12.8 Tb/sの容量を提供します。特筆すべきは帯域幅密度で、現行の200 Gb/s/レーンのプラグ型光モジュールと比較して4倍の帯域幅およびフロントパネル帯域幅密度を実現し、電力効率は約1.3倍向上しています。

技術・詳細

USFPは、ネットワークのフットプリントを維持したまま、より多くのコンピューティングシステムを接続できるように設計されており、レイテンシやコスト、消費電力を増大させる追加のスイッチングレイヤーの導入を回避します。具体的な仕様と設計上の特徴は以下の通りです。

- **構成:** 初期のトランシーバは、OSFPサイズのフットプリントに16個のフルデュプレックスレーンを統合し、スイッチとSuperNICの両方をサポートします。将来的には32レーン以上への拡張が検討されています。
- **コネクタ設計:** 2段階の挿入メカニズムを備えた2次元アレイコネクタを採用しています。高速電気接点がモジュールの挿入後にのみ接触する仕組みにより、接点の摩耗低減、信号整合性の向上、および挿入力の予測可能性を高めています。
- **電気信号と冷却:** 1レーンあたり400 Gb/sの電気信号伝送をサポートし、同時に200 Gb/sでのパフォーマンスも向上させています。また、専用の組み込み冷却回路を必要とせずに最大100Wの放熱が可能であり、スイッチ設計の簡素化と信頼性向上が見込まれます。
- **低遅延化:** 信号処理を簡素化してレイテンシと消費電力を削減する光技術をサポートし、異なる接続距離にも対応しています。

背景・業界の文脈

AIインフラの拡大に伴い、データセンター運営者やネットワーク機器メーカー、光部品サプライヤーは、電力消費やネットワークの複雑さを増やすことなくインフラを拡張する手段を求めています。USFPの導入は、業界が高密度Ethernetネットワークへと移行する中で、接続メーカーに新たな機会を提供します。本取り組みは、NVIDIA Spectrum-X EthernetネットワーキングとCisco Silicon Oneベースのネットワーク間の既存の協力関係に基づいています。

今後の展望

NVIDIAとCiscoは、TE ConnectivityおよびAmphenolと協力してUSFPコネクタ、ケーシング、モジュールの開発を進めており、今後さらにパートナーを増やす計画です。また、コミュニティ主導のマルチソースプロジェクトを通じてオープンな業界規格を確立し、部品サプライヤーが相互運用可能な高密度光ハードウェアを開発できる共通プラットフォームを提供することを目指しています。これにより、エンタープライズ、ネオクラウドプロバイダー、ソブリンクラウド運営者などのAIインフラ展開において、プラグ型光モジュールの保守性と展開上の利点を維持したまま、より柔軟に高帯域幅ネットワークへ移行できる経路が提供されることになります。

元記事: <https://www.eenewseurope.com/en/nvidia-and-cisco-unveil-usfp-optics-for-ai-factories/>

収集日: 2026年10月24日 | 自動記事収集・翻訳システム (AI使用)

#09 NVIDIA Rubin Ultra NVL576 | 576基のGPUを光接続する構成とCPO採用の狙い

公開日 2026年10月22日 XenoSpectrum アメリカ



概要

NVIDIAがOCP 2026にて、576基のGPUを光接続で束ねる「Vera Rubin Ultra NVL576 CPO」の構成を公開した。8ラックに分散したGPUをNVLink 7対応のCPOスイッチトレイで結び、10兆超のパラメーターを持つ巨大AIモデルへの対応と電力当たり性能の向上を目指す。これにより、単一ラックの制約を超えた大規模な計算資源を一つのNVLinkドメインとして一体的に運用することが可能になる。

主要成果

NVIDIAは、OCP Global Summitにおいて、576基のGPUを光接続によって統合する「Vera Rubin Ultra NVL576 CPO」の構成を明らかにした。このシステムは、72基のRubin Ultra GPUを搭載したMGX NVLラックを8台組み合わせる設計となっており、2層の全対全接続トポロジーを用いることで、合計576基のGPUを一つのNVLinkドメインにまとめる。これにより、10兆（10T+）を超えるパラメーターを持つ超大規模AIモデルの処理において、電力当たりの性能を最大化させることを狙っている。

技術・詳細

本構成の核心となるのが「NVLink 7 CPO Switch Tray」の導入である。CPO（Co-Packaged Optics）は、電気信号と光信号を変換する光エンジンをスイッチチップと同じパッケージ内に配置する技術で、電気配線を短縮することで高速通信に伴う電力消費と信号伝送の制約を軽減できる。NVL576では、銅配線と直接光接続を併用し、8ラックにまたがるGPU群を高速に連携させる。

また、本システムは以下の点において他の構成と区別される：

- **NVLinkドメインとEthernetの差：** NVL576の「576」は密接な連携を行うスケールアップ型のNVLinkドメイン規模を指すが、AIファクトリー全体を繋ぐスケールアウト型のEthernetネットワーク（Spectrum-X Photonics Multiplane Ethernet）では、最大512K基のGPU接続を想定している。
- **試作機との違い：** GB200を使用したマルチラック試作機「Polyphe」や、1ラックに144基を収める「Kyber NVL144」とは異なる設計である。

背景・業界の文脈

大規模AIモデルの分散処理では、個々のGPUの演算力だけでなく、GPU間のデータ転送効率が全体の性能を左右する。NVIDIAはMGXアーキテクチャを通じて、液冷システムや電源・冷却インターフェースの共通化（MGX 1.2）を進めており、製造時の組み立てや導入後の保守作業の簡素化を図っている。あわせて、Spectrum-Xにおいて「電力効率5倍」という数値が示されており、インフラ全体の効率化が急務となっている背景がある。

今後の展望

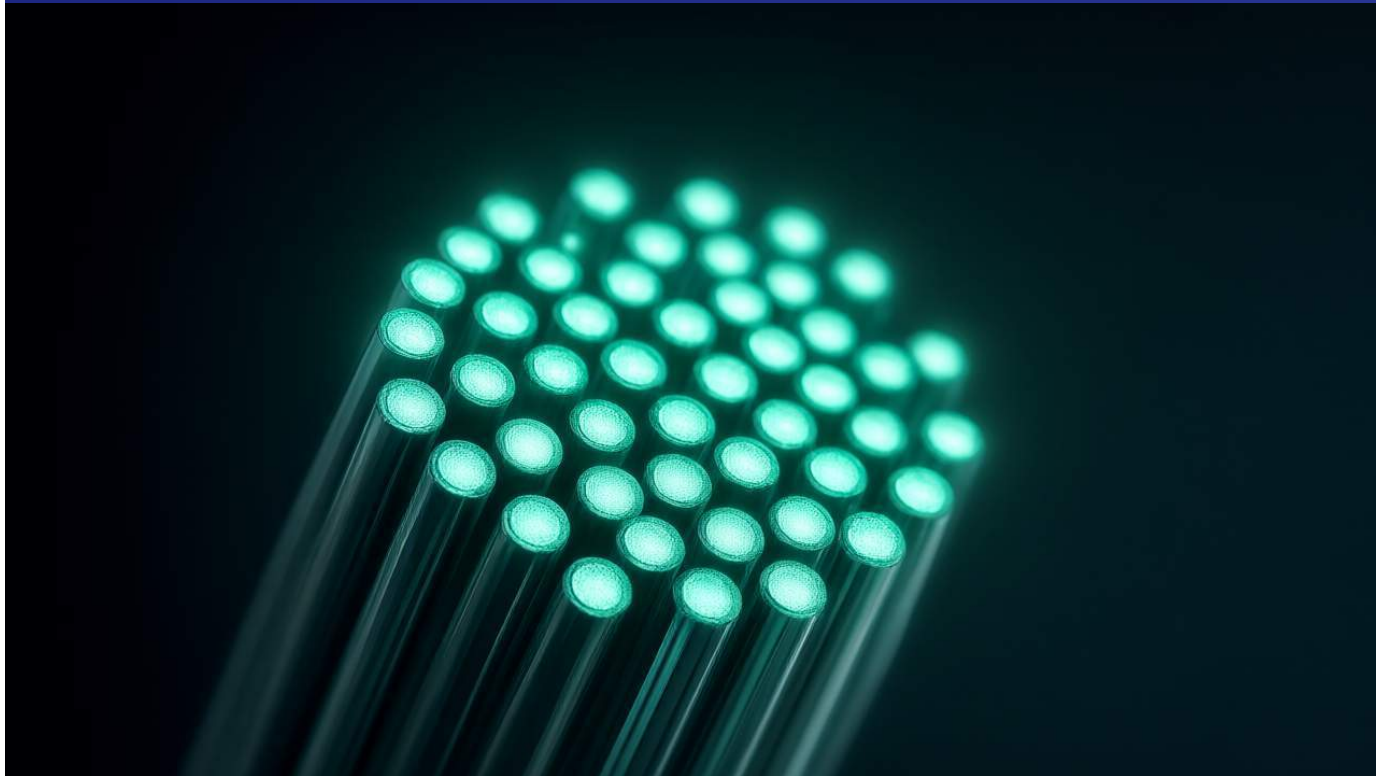
製品の登場は2027年が示唆されているが、量産時の最終仕様は確定していない。光エンジンの実装方式について、CPO以外にチップ近傍の基板上に配置するNPO（Near-Packaged Optics）を検討する余地も残されている。今後の評価ポイントは、モデルや演算精度を揃えた実測性能に加え、光部品が故障した際の交換作業やシステム停止範囲といった「保守性」が、大規模運用の効率にどう影響するかが焦点となる。

元記事: <https://xenospectrum.com/nvidia-rubin-ultra-nvl576-cpo/>

収集日: 2026年10月24日 | 自動記事収集・翻訳システム (AI使用)

#10 Linktel 1.6T LPO | 次世代AIネットワーク向け光接続の低消費電力化と性能

公開日 2026年10月18日 Thailand Business News (PR Newswire配信の転載) アメリカ



概要

Linktel TechnologiesがOCP 2026にて、次世代AIコンピューティングネットワーク向けの1.6T LPO (Linear Pluggable Optics) ソリューションを披露した。特に1.6T LPO 2DR4は、消費電力を10Wまで低減し、超低遅延とサプライチェーンの回復力を実現している。これにより、AIデータセンターが直面する帯域密度の向上と、電力・熱予算の制約という課題への解決策を提示した。

主要成果

Linktel Technologiesは、OCP 2026 Global Summitにおいて、AIコンピューティングネットワーク向けの最先端光インターコネクトポートフォリオを公開した。中でも注目を集めたのが1.6T LPO（Linear Pluggable Optics）ソリューションであり、特に「1.6T LPO 2DR4」は、前例のないエネルギー効率と超低遅延を実現している。同社はこの製品の量産体制を既に整えており、急増する高密度1.6T接続の市場需要に対応可能な状態にある。

技術・詳細

1.6T LPOソリューションの具体的な性能指標は以下の通りである。

- **超低消費電力**：消費電力を10Wという低水準まで抑えており、データセンターにおける冷却負荷と電力負荷を大幅に軽減する。
- **低遅延の実現**：リニア光アーキテクチャを採用することで信号処理の遅延を削減しており、ハイパフォーマンスなAIスケールアウト・ファブリックにおいて不可欠な資産となる。
- **サプライチェーンの回復力**：光DSP（デジタル信号処理装置）を排除した設計により、コンポーネントのボトルネックを解消し、大規模展開における堅牢な拡張性を確保している。
- **相互運用性の実証**：2026年9月初旬に開催された「1.6T LPO-MSA Plugfest」において、複数のスイッチプラットフォームとの相互運用性と突破的な性能を確認しており、波長あたり200Gのエコシステムに向けた強固な基盤を構築した。

その他の技術展開

LPO以外にも、AIノードの高密度化に対応する複数の高速アーキテクチャを展示した。液冷方式を採用した「12.8T Liquid-Cooled XPO」では、高度な液冷統合による安定動作を実演した。また、6.4T/7.2T NPOモジュールについては、ELSおよびILS構成をサポートする内部設計を公開し、低電力・低遅延かつコンパクトな高密度設計を実現している。

さらに、DMD (Dispersion Managed Transceiver) 技術についても発表があった。OCS SuperPODアーキテクチャ向けに、コスト効率の高い800G (20km) および1.6T (10km) ソリューションを提示し、波長あたり400G (3km) の実現可能性についても言及した。DMD製品ラインは既に量産段階にあり、業界全体の普及を加速させるため、米国で出願済みの特許を共有する意向を示している。

今後の展望

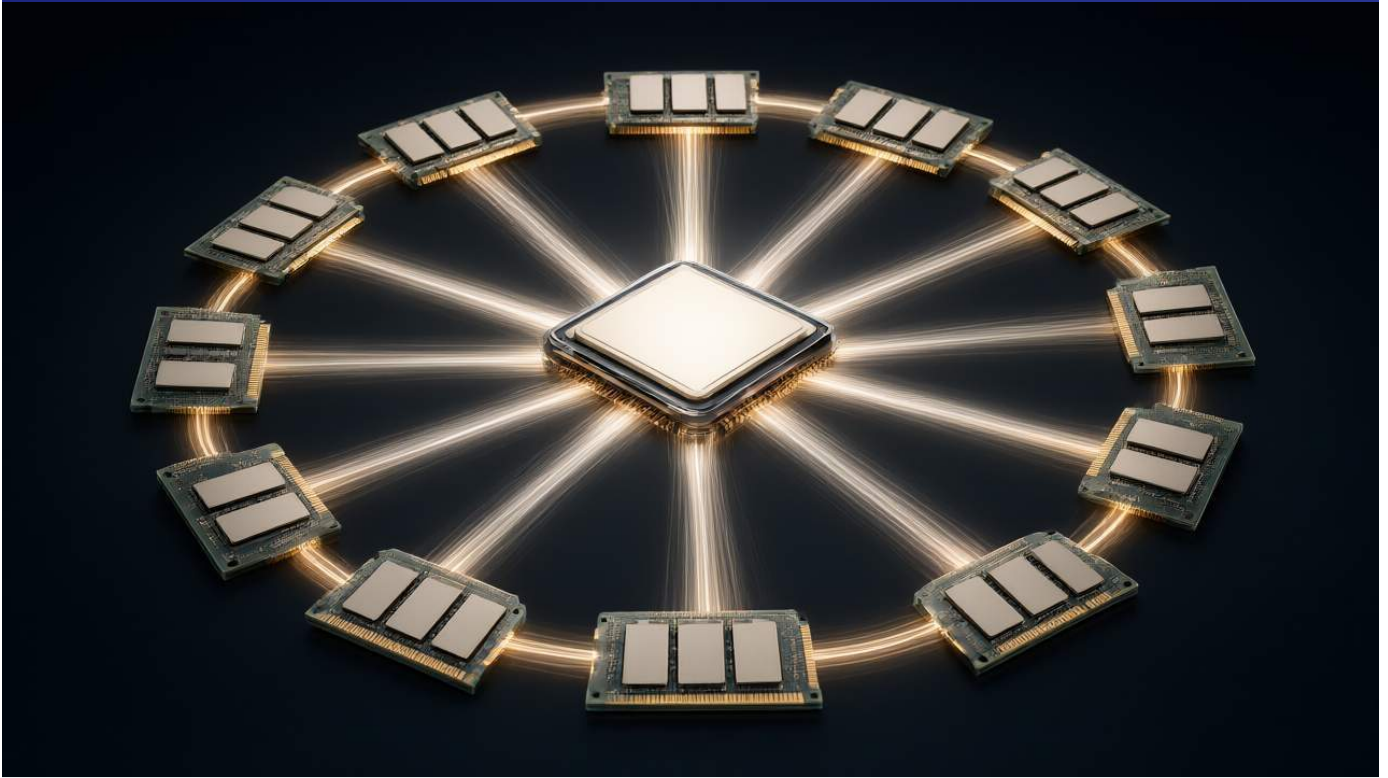
AIデータセンターのスケールアップに伴い、より高い帯域密度と厳しい熱・電力予算の両立が求められている。Linktelは、LPO、LRO、FROといった多様なバリエーションを展開するXPOシリーズの拡張を通じて、スケールアップ、スケールアウト、スケールアクロスの包括的なフレームワーク構築を目指している。同社はエコシステムパートナーとの共同開発を呼びかけており、次世代AIファブリックの標準化と普及を推進する構えだ。

元記事: <https://www.thailand-business-news.com/pr-news/linktel-technologies-highlights-breakthrough-1-6t-lpo-performance-strong-market-pull-at-ocp-2026>

収集日: 2026年10月24日 | 自動記事収集・翻訳システム (AI使用)

#11 MarvellのPFMA | 光インターコネクトによるKVキャッシュ共有メモリの構成と性能

公開日 2026年10月22日 Converge Digest アメリカ



概要

Marvellが、AI推論におけるKVキャッシュのボトルネックを解消する「Photonic Fabric Memory Appliance (PFMA)」を提案した。この装置は16~32 TBのDDR5メモリを最大16台のサーバーやAIプロセッサで共有し、光リンクを介して接続する。これにより、推論時の計算の重複を避け、同一の計算リソースで同時会話数を約6倍に増やすことが可能になる。

主要成果

Marvellは、AI推論におけるKVキャッシュ（過去のコンテキストを保持し、再計算を避けるためのメモリ）の制約を解決するため、光インターコネクトを用いた共有メモリ装置「Photonic Fabric Memory Appliance (PFMA)」を開発した。シミュレーションベースの分析によると、この共有メモリ構成を採用することで、同一の計算リソースを用いながら、最初のトークン出力までの時間（time-to-first-token）を同等に維持したまま、同時会話数を約6倍に拡大できるとしている。

技術・詳細

PFMAはラックマウント型の装置で、128個の標準DDR5 DIMMスロットと、大容量DDR5プールのキャッシュとして機能する約1 TBのHBM3eを搭載している。16個のPhotonic Fabricメモリモジュールがパッシブファイバーシャッフルを通じて接続され、接続されたシステムに統合された共有アドレス空間を提供する。物理的な分離と伝搬遅延のバランスを考慮し、ラックをまたいだメモリ共有の実用的な光到達距離は25～30メートルと定義されている。

システムへの統合パスは以下の2種類が提供される：

- PF-NICカード：PCIe Gen6 x16およびCXL 3.xを用いてサーバーに接続する。
- PF-Chiplet：XPUパッケージに直接統合する。

Marvellは、チップレット接続のPFMAをローカルGPU HBMの下位にあたる「G1.5ティア」、サーバー接続のPFMAをシステムDRAMとストレージの間にある「G2.5ティア」として位置づけている。

背景・業界の文脈

推論モデルやエージェントアプリケーションにおいて会話が長期化するにつれ、メモリは単一コンポーネントではなく、クラスター全体で管理されるリソースである必要性が高まっている。KVキャッシュをSSDベースのオフロードよりも計算リソースに近い場所に保持することで、推論ソフトウェアはワークロードを処理するプロセッサをより柔軟に選択できるようになる。また、共有プールを利用することで、キャッシュを生成した元のGPUにワークロードを固定し続ける必要性が軽減される。

今後の展望

本提案は、KVキャッシュの配置をクラスターアーキテクチャの決定事項へと変化させる。ただし、実際の性能はキャッシュヒット率、DDR帯域幅、アクセスパターン、ファイバー長、同時要求数に依存する。また、提示された初ワード遅延のターゲットはプリシリコン（回路設計段階）の見積もりであり、変更される可能性がある。Marvellは、2026年2月に買収したCelestial AIの技術を統合し、従来のCXL拡張やストレージコントローラーを超えた、ラックをまたぐ光共有メモリ戦略を推進している。

元記事: <https://convergedigest.com/pecc-summit-marvell-optical-memory-kv-cache/>

収集日: 2026年10月24日 | 自動記事収集・翻訳システム (AI使用)

#12 Aegiq | NVIDIA Ising AIによる量子コンピュータ校正の効率化と性能向上

公開日 2026年10月22日 Quantum Zeitgeist イギリス



概要

Aegiq社は、同社の光量子コンピュータ「Artemis」の校正ワークフローにNVIDIA Ising AIモデルを統合した。これにより、週あたりのエンジニアリング時間を3分の1に削減し、専門知識のない担当者による校正を可能にした。AIによる自動化でシステムの安定性と稼働率が向上し、将来的なフォールトトレラント（耐故障性）量子コンピュータへの道が開かれる。

主要成果

Aegiq社は、イギリスの国立量子コンピューティングセンター（NQCC）に導入されている光量子コンピュータ「Artemis」において、NVIDIA Ising AIモデルを校正ワークフローに直接統合した。この実装により、週あたりのエンジニアリング時間を3分の1に削減することに成功した。これにより、専門エンジニアが開発業務に集中できるようになると同時に、量子コンピューティングの専門知識を持たないスタッフでも校正作業が行える体制が整った。

技術・詳細

本システムでは、NVIDIA Ising AIが、光量子コンピュータの性能指標である「輝度（brightness）」「純度（purity）」「不可識別性（indistinguishability）」のバランスを自動的に最適化する。従来、これらの調整には専門家による手動の校正が必要であり、多大な時間とシステム稼働率の低下が課題となっていた。

技術的な実装の詳細は以下の通りである：

- **VLMの活用：** NVIDIA Ising Calibration Vision-Language Model (VLM) を採用。このモデルは複数の量子コンピューティング・モダリティで学習済みであるため、追加の専門トレーニングなしにAegiqの校正タスクに即座に適用された。
- **低遅延制御：** VLMはNVIDIA DGX Spark上でローカルに動作し、量子コンピュータのリアルタイム制御に必要な低遅延推論を実現している。
- **エージェントベース構造：** エージェントベースのアーキテクチャを採用し、専用エージェントが実験のオーケストレーションやハードウェアのパラメータ制約の適用を担う。
- **自然言語インターフェース：** ユーザーは「単一光子源の性能を確認せよ」や「性能指標の最適バランスを実現するレーザー出力、波長、ソースバイアスの値を見つけよ」といった自然言語のプロンプトを通じて指示を出す。エージェントはこれに基づき、校正計画の策定、実行、結果分析、アプローチの適応を自律的に行う。

背景・業界の文脈

光量子コンピュータにおいて、単一光子源の性能維持は極めて重要だが、手動校正はボトルネックとなっていた。今回のAI駆動型校正の導入は、単なるパラメータ設定の自動化に留まらず、「現在のハードウェア設定周辺でターゲットスイープを行い、性能向上の可能性を探る」といった柔軟な操作を可能にした。これにより、第一世代の量子コンピュータにおいて目標とする性能指標を達成したとしている。

今後の展望

Aegiq社は、AIによる校正の自動化を通じて顧客への安定性と稼働率を提供するとともに、現在開発中のフォールトトレラント量子コンピュータへのスケールアップを目指している。また、校正以外への応用として、同社のQGATEアーキテクチャ内での量子誤り訂正に向けた「NVIDIA Isingデコーディング」の活用も検討しており、AIを基盤としたスケーラブルな光量子コンピューティングの実現を戦略的に推進している。

元記事: <https://quantumzeitgeist.com/aegiqs-quantum-computer-reduces-engineering/>

収集日: 2026年10月24日 | 自動記事収集・翻訳システム (AI使用)