

TROY TECHNICAL

半導体後工程 ウィークリーレポート

2026年9月26日-10月2日 | Issue 2026-W39

パッケージ性能、工程歩留まり、検査、認定能力

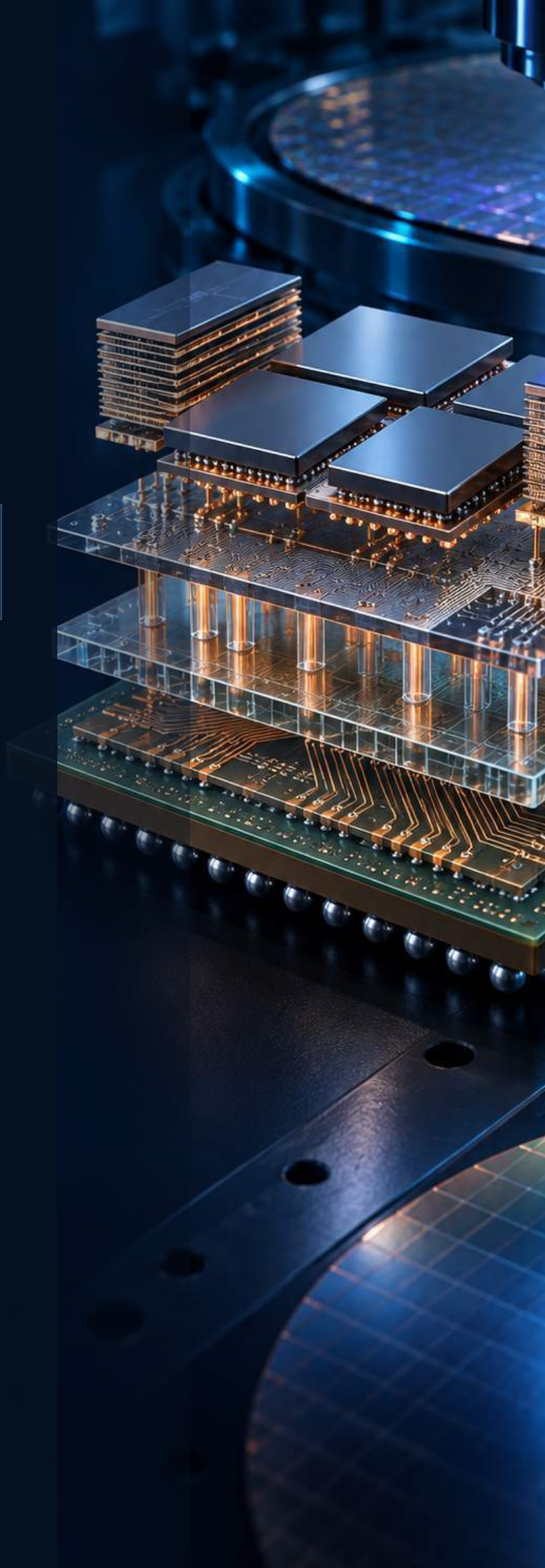
11

分析対象

10

重点テーマ

発行 2026-10-02 | 日本語版 | 承認済み固定表紙



半導体後工程:個別発表から認定証拠へ境界が移動

日本語記事11件を棚卸しし、意思決定に重要なテーマを選定した。

シグナル 01 | 材料

12インチSiC単結晶基板|Resonacが日本初製造、AIサーバーへの応用

Resonac Holdingsは2026年9月15日、300mm(12インチ)のSiC(炭化ケイ素)単結晶の製造と基板加工を完了したと発表しました。これは日本企業としては初の快挙であり、SiC基板の大口径化と高品質化における重要な技術的マイルストーンとなります。AIデータセンターの台頭により、SiCは熱放散基板やAIサーバー・HPC半導体向けの先端パッケージング基板として新たな応用分野を切り開いています。

シグナル 02 | 接合・組立

Brewer Scienceのレーザー剥離材料|250～350℃高温プロセスの課題解決

Brewer Scienceは、第59回国際マイクロエレクトロニクスシンポジウム(IMAPS 2026)において、先端パッケージングの一時ボンディング/デボンディング(TBDB)アプリケーション向け高温耐性レーザー剥離材料に関する新しいデータを発表しました。この新材料は、プラズマ強化化学気相成長、ハイブリッドボンディング、銀焼結、熱圧縮ボンディングといった250℃から350℃の高温プロセスにおいて、従来のTBDB材料が抱える熱安定性、密着性、洗浄性の課題に対応するために開発されました。

シグナル 03 | 先端PKG

ERS electronicのPLPシステム|AI・チップレット向け自動化の性能

ERS electronicは、AIおよびチップレットアーキテクチャを強化する、完全自動のパネルレベルパッケージング(PLP)システムを発表しました。この革新的なシステムは、310x310mm基板に対応し、一時的なキャリアボンディング、デボンディング、およびデレーピングという3つの熱的に重要なプロセスステップを単一の自動プラットフォームに統合しています。最初のユニットはすでに大手半導体メーカーに出荷され、そのパネル生産ラインに組み込まれており、3D IC、HBM、2.

シグナル 04 | 試験・検査

Samsung zHBMとは|HBM4次世代機の性能・電力効率と価格戦略

Samsung Electronicsは、高性能HBM4製品の供給能力に自信を示し、AIアクセラレータの性能向上を背景に、来年度の大幅な価格上昇と交渉力強化を予測しています。メモリ、ファウンドリ、先進パッケージングの全てを自社で手掛ける同社は、次世代HBM向けにこれらの技術を積極的に融合。特に、AIアクセラレータにメモリを垂直積層する3Dアーキテクチャ「zHBM」を開発中で、HBM5と比較して最大8倍の性能と3倍の電力効率を目指しています。

編集判断

今週の経営判断は **パッケージ性能、工程歩留まり、検査、認定能力** に集中する。自社条件で関連証拠を再現できる場合だけ次へ進む。

経営の3アクション

- 事業会社: 熱・電気・歩留まり・修理・供給の同一条件で方式を比較する。
- 供給企業: 材料、接合、検査、信頼性の工程窓を顧客と共同設計する。
- 経営層: 歩留まり、反り、熱サイクル、試験時間、能力、原価、認定。

証拠の読み方

FACTは収集記事に書かれた内容、事業への読みとACTIONは編集判断、UNKNOWNは記事だけでは確定しない項目を示す。リンク先があることだけで、全主張が独立検証済みとは扱わない。

条件と一緒に読む主要数値・証拠5件

2026年

A10

数値の条件

Resonac Holdingsは2026年9月15日、300mm(12インチ)のSiC(炭化ケイ素)単結晶の製造と基板加工を完了したと発表しました。これは日本企業としては初の快挙であり、SiC基板の大口径化と高品質化における重要な技術的マイルストーンとなります。AIデータセンターの台頭により、SiCは熱放散基板やAIサーバー・HPC半導体向けの先端パッケージング基板として新たな応用分野を切り開いています。

8倍

A02

数値の条件

Samsung Electronicsは、高性能HBM4製品の供給能力に自信を示し、AIアクセラレータの性能向上を背景に、来年度の大幅な価格上昇と交渉力強化を予測しています。メモリ、ファウンドリ、先進パッケージングの全てを自社で手掛ける同社は、次世代HBM向けにこれらの技術を積極的に融合。

3倍

A05

数値の条件

Samsungは、HBMをプロセッサの直上に積層する革新的な3Dアーキテクチャ「zHBM」コンセプトを発表しました。このアーキテクチャは、データ経路を大幅に短縮し、専用の冷却構造によって熱問題を解決することで、HBM5と比較して最大8倍の性能向上と3倍の電力効率達成を目指します。これは、AIデータ処理におけるメモリ、ロジック、パッケージングのシステム全体最適化競争において、Samsungの包括的な技術力を際立たせるものです。

15%

A06

数値の条件

Micronは、NVIDIA向けに開発したカスタムHBM製品「NVHBM」(HBM4Eベース)において、ベースダイの外部製造委託を決定し、これにより収益性の向上を見込んでいます。NVHBMはメモリコントローラをベースダイに移動させることで、消費電力を15%削減し、メモリ帯域幅を最大30%向上させます。I/O用のカスタマイズされた物理層(PHY)も統合され、I/O PHYのパッケージ面積を最大67%縮小します。

15年

A03

数値の条件

AMDは、宇宙ミッション向けに設計されたVersal AI Core XQRVC1902アダプティブSoCのサンプリングを、強化された宇宙グレード蓋なし有機パッケージで開始しました。この新規パッケージは、15年にも及ぶ長期宇宙ミッションに対応するために、熱的および機械的ストレスを軽減する保守的な設計規則と強化された有機基板材料を採用しています。

数値の読み方

数値は収集記事が示した条件と一緒に掲載する。試験法、寸法、温度、商用段階が異なる値を、条件補正なしで比較しない。

バリューチェーンはどこで動いたか

各段階に主テーマと補助テーマを接続する。矢印は装飾ではなく、次工程へ渡す証拠を示す。



各受渡しに必要な証拠

材料 → 接合・組立	試験条件、受入基準、故障データ、担当、判断日を渡し、再確認する: 歩留まり、反り、熱サイクル、試験時間、能力、原価、認定。
接合・組立 → 先端PKG	試験条件、受入基準、故障データ、担当、判断日を渡し、再確認する: 歩留まり、反り、熱サイクル、試験時間、能力、原価、認定。
先端PKG → 試験・検査	試験条件、受入基準、故障データ、担当、判断日を渡し、再確認する: 歩留まり、反り、熱サイクル、試験時間、能力、原価、認定。
試験・検査 → 量産供給	試験条件、受入基準、故障データ、担当、判断日を渡し、再確認する: 歩留まり、反り、熱サイクル、試験時間、能力、原価、認定。

共通管理点

担当者が関連証拠を再現し、次を記録するまで商用判断に進めない: 歩留まり、反り、熱サイクル、試験時間、能力、原価、認定。

プライオリティマップ:実装成熟度と次の判断場所



再現可能な配置ルール
横軸は研究・試作・共同評価・製品採用・量産の5段階。縦の帯は次の判断場所を技術・工程、システム・導入、事業・制度・供給に分ける。まず記事見出しの根拠語を使い、見出しで判断できない場合だけ概要を参照する。上下は影響の大小を意味しない。円径は編集スコアを示す。

FACTは収集記事に接続し、事業への読み、ACTION、UNKNOWNは編集判断として分離する。

P01

12インチSiC単結晶基板|Resonacが日本初製造、AIサーバーへの応用

A10 | 材料 | 研究

日付未収録

FACT

Resonac Holdingsは2026年9月15日、300mm(12インチ)のSiC(炭化ケイ素)単結晶の製造と基板加工を完了したと発表しました。これは日本企業としては初の快挙であり、SiC基板の大口径化と高品質化における重要な技術的マイルストーンとなります。AIデータセンターの台頭により、SiCは熱放散基板やAIサーバー・HPC半導体向けの先端パッケージング基板として新たな応用分野を切り開いています。Resonacは、AI関連のバックエンド半導体材料が2桁のCAGRで成長すると予測しており、高純度溶剤から基板材料、NCF、熱界面材料まで幅広いポートフォリオを提供しています。

なぜ重要か

判断上の焦点は「パッケージ性能、工程歩留まり、検査、認定能力」である。見出しだけで採用せず、用途と運用条件で再現できるかを確認する。

事業への読み

事業会社は現在の認定・調達・製品ロードマップへの影響を比較する。材料・装置・技術企業は、材料、接合、検査、信頼性の工程窓を顧客と共同設計する。

ACTION

30日以内に、熱・電気・歩留まり・修理・供給の同一条件で方式を比較する。結果と担当者をP01の評価票へ記録する。

UNKNOWN

記事だけでは確定しない項目: 歩留まり、反り、熱サイクル、試験時間、能力、原価、認定。

編集スコア 18/25 | 成熟度 1/5 | 判断場所: 技術・工程

P02

Brewer Scienceのレーザー剥離材料|250～350℃高温プロセスの課題解決

A11 | 接合・組立 | 試作

日付未収録

FACT

Brewer Scienceは、第59回国際マイクロエレクトロニクスシンポジウム(IMAPS 2026)において、先端パッケージングの一時ボンディング/デボンディング(TBDB)アプリケーション向け高温耐性レーザー剥離材料に関する新しいデータを発表しました。この新材料は、プラズマ強化化学気相成長、ハイブリッドボンディング、銀焼結、熱圧縮ボンディングといった250℃から350℃の高温プロセスにおいて、従来のTBDB材料が抱える熱安定性、密着性、洗浄性の課題に対応するために開発されました。この技術は、AI駆動型半導体成長によるサプライチェーン圧力への対応にも貢献します。

なぜ重要か

判断上の焦点は「パッケージ性能、工程歩留まり、検査、認定能力」である。見出しだけで採用せず、用途と運用条件で再現できるかを確認する。

事業への読み

事業会社は現在の認定・調達・製品ロードマップへの影響を比較する。材料・装置・技術企業は、材料、接合、検査、信頼性の工程窓を顧客と共同設計する。

ACTION

30日以内に、熱・電気・歩留まり・修理・供給の同一条件で方式を比較する。結果と担当者をP02の評価票へ記録する。

UNKNOWN

記事だけでは確定しない項目: 歩留まり、反り、熱サイクル、試験時間、能力、原価、認定。

編集スコア 18/25 | 成熟度 2/5 | 判断場所: 事業・制度・供給

FACTは収集記事に接続し、事業への読み、ACTION、UNKNOWNは編集判断として分離する。

P03

ERS electronicのPLPシステム|AI・チップレット向け自動化の性能

A09 | 先端PKG | 研究

日付未収録

FACT

ERS electronicは、AIおよびチップレットアーキテクチャを強化する、完全自動のパネルレベルパッケージング(PLP)システムを発表しました。この革新的なシステムは、310x310mm基板に対応し、一時的なキャリアボンディング、デボンディング、およびデテーピングという3つの熱的に重要なプロセスステップを単一の自動プラットフォームに統合しています。最初のユニットはすでに大手半導体メーカーに出荷され、そのパネル生産ラインに組み込まれており、3D IC、HBM、2.5D ICパッケージングにおけるデュアルキャリアワークフローの課題を解決します。

なぜ重要か

判断上の焦点は「パッケージ性能、工程歩留まり、検査、認定能力」である。見出しだけで採用せず、用途と運用条件で再現できるかを確認する。

事業への読み

事業会社は現在の認定・調達・製品ロードマップへの影響を比較する。材料・装置・技術企業は、材料、接合、検査、信頼性の工程窓を顧客と共同設計する。

ACTION

30日以内に、熱・電気・歩留まり・修理・供給の同一条件で方式を比較する。結果と担当者をP03の評価票へ記録する。

UNKNOWN

記事だけでは確定しない項目: 歩留まり、反り、熱サイクル、試験時間、能力、原価、認定。

編集スコア 18/25 | 成熟度 1/5 | 判断場所: システム・導入

P04

Samsung zHBMとは|HBM4次世代機の性能・電力効率と価格戦略

A02 | 試験・検査 | 製品採用

日付未収録

FACT

Samsung Electronicsは、高性能HBM4製品の供給能力に自信を示し、AIアクセラレータの性能向上を背景に、来年度の大幅な価格上昇と交渉力強化を予測しています。メモリ、ファウンドリ、先進パッケージングの全てを自社で手掛ける同社は、次世代HBM向けにこれらの技術を積極的に融合。特に、AIアクセラレータにメモリを垂直積層する3Dアーキテクチャ「zHBM」を開発中で、HBM5と比較して最大8倍の性能と3倍の電力効率を目指しています。

なぜ重要か

判断上の焦点は「パッケージ性能、工程歩留まり、検査、認定能力」である。見出しだけで採用せず、用途と運用条件で再現できるかを確認する。

事業への読み

事業会社は現在の認定・調達・製品ロードマップへの影響を比較する。材料・装置・技術企業は、材料、接合、検査、信頼性の工程窓を顧客と共同設計する。

ACTION

30日以内に、熱・電気・歩留まり・修理・供給の同一条件で方式を比較する。結果と担当者をP04の評価票へ記録する。

UNKNOWN

記事だけでは確定しない項目: 歩留まり、反り、熱サイクル、試験時間、能力、原価、認定。

編集スコア 18/25 | 成熟度 4/5 | 判断場所: 技術・工程

FACTは収集記事に接続し、事業への読み、ACTION、UNKNOWNは編集判断として分離する。

P05

Samsung zHBMとは|3Dアーキテクチャの性能・電力効率の目標

A05 | 量産供給 | 研究

日付未収録

FACT

Samsungは、HBMをプロセッサの直上に積層する革新的な3Dアーキテクチャ「zHBM」コンセプトを発表しました。このアーキテクチャは、データ経路を大幅に短縮し、専用の冷却構造によって熱問題を解決することで、HBM5と比較して最大8倍の性能向上と3倍の電力効率達成を目指します。これは、AIデータ処理におけるメモリ、ロジック、パッケージングのシステム全体最適化競争において、Samsungの包括的な技術力を際立たせるものです。

なぜ重要か

判断上の焦点は「パッケージ性能、工程歩留まり、検査、認定能力」である。見出しだけで採用せず、用途と運用条件で再現できるかを確認する。

事業への読み

事業会社は現在の認定・調達・製品ロードマップへの影響を比較する。材料・装置・技術企業は、材料、接合、検査、信頼性の工程窓を顧客と共同設計する。

ACTION

30日以内に、熱・電気・歩留まり・修理・供給の同一条件で方式を比較する。結果と担当者をP05の評価票へ記録する。

UNKNOWN

記事だけでは確定しない項目: 歩留まり、反り、熱サイクル、試験時間、能力、原価、認定。

編集スコア 18/25 | 成熟度 1/5 | 判断場所: システム・導入

P06

NVHBMとは|MicronのNVIDIA向けカスタムHBM、性能と電力削減

A06 | 材料 | 製品採用

日付未収録

FACT

Micronは、NVIDIA向けに開発したカスタムHBM製品「NVHBM」(HBM4Eベース)において、ベースダイの外部製造委託を決定し、これにより収益性の向上を見込んでいます。NVHBMはメモリコントローラをベースダイに移動させることで、消費電力を15%削減し、メモリ帯域幅を最大30%向上させます。I/O用のカスタマイズされた物理層(PHY)も統合され、I/O PHYのパッケージ面積を最大67%縮小します。

なぜ重要か

判断上の焦点は「パッケージ性能、工程歩留まり、検査、認定能力」である。見出しだけで採用せず、用途と運用条件で再現できるかを確認する。

事業への読み

事業会社は現在の認定・調達・製品ロードマップへの影響を比較する。材料・装置・技術企業は、材料、接合、検査、信頼性の工程窓を顧客と共同設計する。

ACTION

30日以内に、熱・電気・歩留まり・修理・供給の同一条件で方式を比較する。結果と担当者をP06の評価票へ記録する。

UNKNOWN

記事だけでは確定しない項目: 歩留まり、反り、熱サイクル、試験時間、能力、原価、認定。

編集スコア 18/25 | 成熟度 4/5 | 判断場所: 事業・制度・供給

FACTは収集記事に接続し、事業への読み、ACTION、UNKNOWNは編集判断として分離する。

P07

AMD Versal AI Core|宇宙グレード有機パッケージの性能と寿命

A03 | 接合・組立 | 製品採用

日付未収録

FACT

AMDは、宇宙ミッション向けに設計されたVersal AI Core XQRVC1902アダプティブSoCのサンプリングを、強化された宇宙グレード蓋なし有機パッケージで開始しました。この新規パッケージは、15年にも及ぶ長期宇宙ミッションに対応するために、熱的および機械的ストレスを軽減する保守的な設計規則と強化された有機基板材料を採用しています。この成果は、宇宙飛行部品の最高レベルの品質と信頼性を示すClass Y認証に向けた重要なマイルストーンとなります。

なぜ重要か

判断上の焦点は「パッケージ性能、工程歩留まり、検査、認定能力」である。見出しだけで採用せず、用途と運用条件で再現できるかを確認する。

事業への読み

事業会社は現在の認定・調達・製品ロードマップへの影響を比較する。材料・装置・技術企業は、材料、接合、検査、信頼性の工程窓を顧客と共同設計する。

ACTION

30日以内に、熱・電気・歩留まり・修理・供給の同一条件で方式を比較する。結果と担当者をP07の評価票へ記録する。

UNKNOWN

記事だけでは確定しない項目: 歩留まり、反り、熱サイクル、試験時間、能力、原価、認定。

編集スコア 18/25 | 成熟度 4/5 | 判断場所: 事業・制度・供給

P08

Samsung HBM4E|HCB・HPBによる熱管理と2027年量産時期

A01 | 先端PKG | 量産

日付未収録

FACT

AI半導体インターポーザが最大40倍に拡大すると予測される中、Samsung Electronicsは次世代HBM4Eの熱管理を強化するため、ハイブリッド銅ボンディング(HCB)とヒートパスブロック(HPB)技術を開発しています。HBM4Eは2027年に量産開始予定で、同社はパッケージレベルやサーバーシステムレベルでの冷却ソリューションも模索し、装置メーカーや後工程パートナーと協力しています。これは、AIチップの性能向上と安定稼働に不可欠な取り組みです。

なぜ重要か

判断上の焦点は「パッケージ性能、工程歩留まり、検査、認定能力」である。見出しだけで採用せず、用途と運用条件で再現できるかを確認する。

事業への読み

事業会社は現在の認定・調達・製品ロードマップへの影響を比較する。材料・装置・技術企業は、材料、接合、検査、信頼性の工程窓を顧客と共同設計する。

ACTION

30日以内に、熱・電気・歩留まり・修理・供給の同一条件で方式を比較する。結果と担当者をP08の評価票へ記録する。

UNKNOWN

記事だけでは確定しない項目: 歩留まり、反り、熱サイクル、試験時間、能力、原価、認定。

編集スコア 18/25 | 成熟度 5/5 | 判断場所: システム・導入

FACTは収集記事に接続し、事業への読み、ACTION、UNKNOWNは編集判断として分離する。

P09

新光電気とFICTのJDI茂原工場取得|AI半導体拠点の量産時期は2028年度

A08 | 試験・検査 | 量産

日付未収録

FACT

新光電気工業とFICTは、ジャパンディスプレイ(JDI)の茂原工場(千葉県)を取得し、AI半導体向け先端パッケージングの中核工場として2028年度の稼働開始を予定している。この戦略的買収は、生成AIやデータセンター向け半導体の需要が拡大する中で、国内の先端パッケージング能力を強化し、サプライチェーンの安定化に貢献する。新たな工場は、高密度実装技術の開発と量産を担う。

なぜ重要か

判断上の焦点は「パッケージ性能、工程歩留まり、検査、認定能力」である。見出しだけで採用せず、用途と運用条件で再現できるかを確認する。

事業への読み

事業会社は現在の認定・調達・製品ロードマップへの影響を比較する。材料・装置・技術企業は、材料、接合、検査、信頼性の工程窓を顧客と共同設計する。

ACTION

30日以内に、熱・電気・歩留まり・修理・供給の同一条件で方式を比較する。結果と担当者をP09の評価票へ記録する。

UNKNOWN

記事だけでは確定しない項目: 歩留まり、反り、熱サイクル、試験時間、能力、原価、認定。

編集スコア 18/25 | 成熟度 5/5 | 判断場所: システム・導入

P10

銅-銅ハイブリッドボンディング|半導体後工程の高密度接続と課題

A07 | 量産供給 | 研究

日付未収録

FACT

半導体製造において、パッケージング、特に「垂直方向の競争」としてのピッチ微細化が性能向上とコスト削減の鍵を握っている。銅-銅ハイブリッドボンディングは、従来のマイクロバンプを超える高密度接続を実現し、この競争の主要なブレークスルーとして期待されている。インターポーザー、ボンディング、熱経路、検査を単一の歩留まり学習システムとして共同設計できる能力が、持続的な競争優位性をもたらすと強調されている。

なぜ重要か

判断上の焦点は「パッケージ性能、工程歩留まり、検査、認定能力」である。見出しだけで採用せず、用途と運用条件で再現できるかを確認する。

事業への読み

事業会社は現在の認定・調達・製品ロードマップへの影響を比較する。材料・装置・技術企業は、材料、接合、検査、信頼性の工程窓を顧客と共同設計する。

ACTION

30日以内に、熱・電気・歩留まり・修理・供給の同一条件で方式を比較する。結果と担当者をP10の評価票へ記録する。

UNKNOWN

記事だけでは確定しない項目: 歩留まり、反り、熱サイクル、試験時間、能力、原価、認定。

編集スコア 18/25 | 成熟度 1/5 | 判断場所: システム・導入

関係者別プレイブックと0-5年ロードマップ

関係者	NOW 0-30日	NEXT 1-12か月	LATER 1-5年
事業会社	熱・電気・歩留まり・修理・供給の同一条件で方式を比較する	量産相当条件で受入基準と停止基準を明示して評価する。	技術・供給者の変更を吸収できるポートフォリオと設計へ移る。
材料・装置・技術企業	材料、接合、検査、信頼性の工程窓を顧客と共同設計する	顧客と信頼性・工程窓・故障解析の共通データを作る。	界面、履歴、ライフサイクル支援、回収サービスを標準化する。
商社・投資・法務	Map 歩留まり、反り、熱サイクル、試験時間、能力、原価、認定。	能力、品質、変更通知、責任、代替、撤退を契約へ入れる。	地域・技術・顧客の集中リスクを分散する。

ロードマップ

NOW 0-30日 証拠台帳 担当: Strategy + quality 成果物: claim, source, condition, owner	NOW 0-30日 リスク選別 担当: Procurement + legal 成果物: unknowns, alternatives, stop	NEXT 1-12か月 共同認定 担当: R&D + supplier 成果物: 工程窓・故障データ
NEXT 1-12か月 商用ゲート 担当: Business + finance 成果物: 単位採算・供給能力	LATER 1-5年 プラットフォーム戦略 担当: 経営 成果物: ポートフォリオ・界面ロードマップ	LATER 1-5年 サービス層 担当: Operations + channel 成果物: 監視・保守・回復

Go / No-Goゲート

ゲート	担当	必要な証拠	中止条件
G1 証拠	品質	出典・試験条件・再現性	追跡可能な証拠なし
G2 統合	研究開発	界面・工程窓・故障解析	システム条件を満たさない
G3 商用	事業	能力・総原価・契約・代替	採算または供給が成立しない
G4 運用	運用	監視・保守・変更通知・撤退	責任ある運用計画なし

分析対象記事 | 01-11件目

全記事の正式タイトルと元記事URLを省略せず表示する。URLは折返しても全文を保持し、クリックできる。

ID	記事タイトル(全文)	元記事URL(全文・クリック可能)
A01	Samsung HBM4E HCB・HPBによる熱管理と2027年量産時期	https://finance.biggo.com/news/fbd1df40-4a0b-4577-b566-8613c560068c
A02	Samsung zHBMとは HBM4次世代機の性能・電力効率と価格戦略	https://www.mk.co.kr/en/business/12167424
A03	AMD Versal AI Core 宇宙グレード有機パッケージの性能と寿命	https://newsroom.amd.com/news/amd-sampling-versal-ai-core-adaptive-soc/
A04	Samsung HBM4E HCB・HPB導入による冷却性能と課題解決	https://biz.chosun.com/en/en-it/2026/10/02/6IRHMQAOHVFIbMEHDWSP4XRSQQ/?outputType=amp
A05	Samsung zHBMとは 3Dアーキテクチャの性能・電力効率の目標	https://www.remio.ai/post/samsung-sk-hynix-pim-chips-were-not-a-new-2026-reveal-but-the-race-has-moved-on
A06	NVHBMとは MicronのNVIDIA向けカスタムHBM、性能と電力削減	https://www.thelec.net/news/articleView.html?idxno=14372
A07	銅-銅ハイブリッドボンディング 半導体後工程の高密度接続と課題	https://www.geninnov.ai/blog/the-real-loops-of-innovation
A08	新光電気とFICTのJDI茂原工場取得 AI半導体拠点の量産時期は2028年度	https://news.mynavi.jp/techplus/article/20261001-5056105/
A09	ERS electronicのPLPシステム AI・チップレット向け自動化の性能	https://chiplet-marketplace.com/insights/news/ers-electronic-310-x-310-mm-panel-level-packaging
A10	12インチSiC単結晶基板 Resonacが日本初製造、AIサーバーへの応用	https://www.semicone.com/article-542.html
A11	Brewer Scienceのレーザー剥離材料 250～350℃高温プロセスの課題解決	https://www.brewerscience.com/news-imaps-2026/

半導体後工程 採用記事全文集

出力日: 2026-10-04

採用記事数: 11 件

収録記事一覧

- #01 Samsung HBM4E | HCB・HPBによる熱管理と2027年量産時期
- #02 Samsung zHBMとは | HBM4次世代機の性能・電力効率と価格戦略
- #03 AMD Versal AI Core | 宇宙グレード有機パッケージの性能と寿命
- #04 Samsung HBM4E | HCB・HPB導入による冷却性能と課題解決
- #05 Samsung zHBMとは | 3Dアーキテクチャの性能・電力効率の目標
- #06 NVHBMとは | MicronのNVIDIA向けカスタムHBM、性能と電力削減
- #07 銅-銅ハイブリッドボンディング | 半導体後工程の高密度接続と課題
- #08 新光電気とFICTのJDI茂原工場取得 | AI半導体拠点の量産時期は2028年度
- #09 ERS electronicのPLPシステム | AI・チップレット向け自動化の性能
- #10 12インチSiC単結晶基板 | Resonacが日本初製造、AIサーバーへの応用
- #11 Brewer Scienceのレーザー剥離材料 | 250～350℃高温プロセスの課題解決

#01 Samsung HBM4E | HCB・HPBによる熱管理と2027年量産時期

公開日 2026年10月02日 BigGo Finance 韓国



概要

AI半導体インターポーザが最大40倍に拡大すると予測される中、Samsung Electronicsは次世代HBM4Eの熱管理を強化するため、ハイブリッド銅ボンディング（HCB）とヒートパスブロック（HPB）技術を開発しています。HBM4Eは2027年に量産開始予定で、同社はパッケージレベルやサーバーシステムレベルでの冷却ソリューションも模索し、装置メーカーや後工程パートナーと協力しています。これは、AIチップの性能向上と安定稼働に不可欠な取り組みです。

主要成果

Samsung Electronicsは、AI半導体インターポーザが最大で従来の40倍にまで拡大すると予測される中で、次世代HBM4Eの熱管理を抜本的に強化するため、ハイブリッド銅ボンディング（HCB）とヒートパスブロック（HPB）技術の開発を進めています。この取り組みは、AIチップの高密度化と高性能化に伴う発熱問題に対応し、HBM4Eの安定した量産と性能発揮に不可欠となります。

技術・臨床詳細

HBM4Eは、来年にも量産が予定されており、その性能を最大限に引き出すためには革新的な熱管理ソリューションが不可欠です。Samsungが開発中の主要技術は以下の通りです。

- **ハイブリッド銅ボンディング（HCB）**：従来のマイクロバンプを排除し、チップ間の直接銅接続を実現する技術です。これにより、熱が移動する距離が大幅に短縮され、熱抵抗が低減されます。加えて、より微細なピッチでの接続が可能となり、データ帯域幅の向上にも寄与します。
- **ヒートパスブロック（HPB）**：ハイブリッドボンディングに依存せず、パッケージ内部の熱伝導経路を最適化することで熱性能を向上させる技術です。これにより、HBMスタック内の温度を均一化し、ホットスポットの発生を抑制します。

これらの技術は、HBM4Eの各ダイからの発熱を効率的に外部に排出することを目的としています。AI半導体におけるインターポーザの劇的な大型化は、より多くのHBMスタックやロジックチップを統合できることを意味しますが、同時に発生する総熱量も増大します。HCBとHPBは、この熱問題を解決し、AIチップの継続的な性能向上を可能にするための重要な要素です。

背景・業界文脈

AIの発展は、半導体業界に未曾有の計算需要をもたらしており、それに伴いHBMのような高性能メモリの需要が急増しています。HBMは高密度に積層されるため、発熱が深刻な課題となっており、従来の冷却手法では限界が見え始めています。特に、AI半導体インターポーザが最大で40倍に拡大するという予測は、インターコネクト面積の増大と電力密度の向上を意味し、より高度な熱管理技術が喫緊の課題であることを示しています。Samsungのこの取り組みは、AI時代の半導体設計において、熱管理が性能とコスト効率を決定する中心的な要素となっている現状を反映しています。

今後の展望

Samsung Electronicsは、HCBとHPBをHBM4Eに導入することで、高性能AIチップ市場における競争力を大幅に強化することを目指しています。同社は、HBMスタックだけでなく、パッケージ全体およびサーバーシステムレベルでの包括的な冷却ソリューションの開発にも着手しており、装置メーカーや後工程パートナーとの協業を通じて、次世代AIインフラの熱管理基準を確立しようとしています。この戦略的なアプローチは、今後のAI技術の進化を支える上で不可欠であり、SamsungがAI半導体エコシステム全体をリードする可能性を秘めています。

参考技術解説：HBM：<https://troy-technical.jp/semiconductor-back-end-term-hbm/>

参考技術解説：インターポーザ：<https://troy-technical.jp/semiconductor-back-end-term-interposer/>

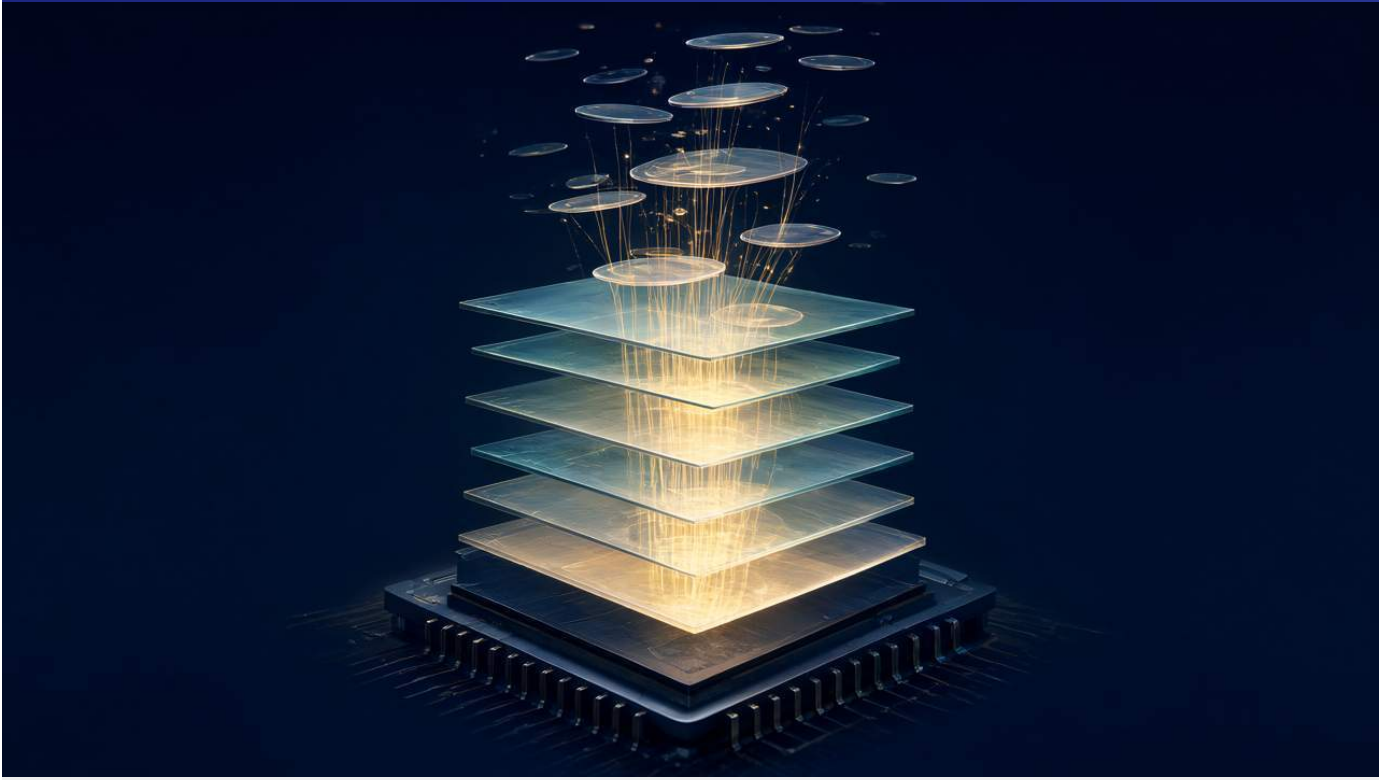
参考技術解説：ボンディング：<https://troy-technical.jp/semiconductor-back-end-term-bonding/>

参考企業解説：Samsung Electronics：<https://troy-technical.jp/semiconductor-back-end-company-samsung-electronics/>

元記事: <https://finance.biggo.com/news/fbd1df40-4a0b-4577-b566-8613c560068c>

#02 Samsung zHBMとは | HBM4次世代機の性能・電力効率と価格戦略

公開日 2026年10月02日 MK (Maeil Business Newspaper) 韓国



概要

Samsung Electronicsは、高性能HBM4製品の供給能力に自信を示し、AIアクセラレータの性能向上を背景に、来年度の大幅な価格上昇と交渉力強化を予測しています。メモリ、ファウンドリ、先進パッケージングの全てを自社で手掛ける同社は、次世代HBM向けにこれらの技術を積極的に融合。特に、AIアクセラレータにメモリを垂直積層する3Dアーキテクチャ「zHBM」を開発中で、HBM5と比較して最大8倍の性能と3倍の電力効率を目指しています。

主要成果

Samsung Electronicsは、高性能なHBM4製品の供給能力に強い自信を持っており、AIアクセラレータの性能が急速に向上している現状を背景に、来年度の大幅な価格上昇と市場での交渉力強化を見込んでいます。同社は、メモリ製造、ファウンドリ、先進パッケージングといった包括的な能力を自社で保有している点を最大限に活用し、次世代HBM向けにこれらの技術の統合を積極的に進めています。

技術・臨床詳細

Samsungは、次世代HBM技術として、特に「zHBM」と呼ばれる3Dアーキテクチャの開発に注力しています。zHBMは、AIアクセラレータ上にメモリを垂直に積層するという革新的なアプローチを採用しています。この設計は、チップとメモリ間のデータ転送距離を劇的に短縮し、これによりデータ帯域幅とレイテンシを大幅に改善します。

Samsungの目標は、zHBMによって以下のような飛躍的な性能向上を達成することです。

- **最大8倍の性能向上:** 従来のHBM5と比較して、AIワークロード処理能力を最大8倍に引き上げることを目指しています。これは、AIモデルのトレーニング時間を短縮し、より複雑なモデルの実行を可能にする上で極めて重要です。
- **3倍の電力効率:** データ転送距離の短縮と最適化されたインターコネクトにより、HBM5と比較して消費電力を3分の1に削減することを目指します。AIデータセンターの運用コスト削減と持続可能性向上に大きく貢献します。

このzHBMは、Samsungが持つメモリ製造、ロジックファウンドリ、そして先進パッケージング（例えば、I-Cubeのような異種統合パッケージング技術）のシナジー効果によって実現されるものです。特に、先進パッケージング技術は、複数のチップを効果的に統合し、高速かつ低消費電力な接続を構築する上で不可欠です。

背景・業界文脈

AIの爆発的な発展は、高性能なHBMに対する需要をかつてないレベルにまで高めています。AIアクセラレータの性能は、その隣接するメモリの帯域幅と効率に大きく依存するため、HBMはAIチップのボトルネックを解消する鍵となります。Samsungがメモリ、ファウンドリ、パッケージングの三位一体の能力を持つことは、競合他社にはない大きな強みであり、次世代HBMの設計と製造において独自の優位性を確立しています。この垂直統合型ビジネスモデルは、AI時代における半導体競争の新たな基準を提示しています。

今後の展望

SamsungのzHBM開発は、AI半導体市場における同社のリーダーシップをさらに強固にするものです。最大8倍の性能向上と3倍の電力効率という目標は、AI技術の次のフロンティアを開拓する可能性を秘めています。この革新的な3Dアーキテクチャは、データセンター、エッジAI、自動運転など、多岐にわたるAIアプリケーションにおいて、新たな高性能・低消費電力ソリューションの実現を促進するでしょう。HBM4およびzHBMの成功は、SamsungがAI時代の半導体市場において、価格プレミアムを維持しつつ、技術的優位性を確立するための重要なマイルストーンとなります。

参考技術解説：HBM：<https://troy-technical.jp/semiconductor-back-end-term-hbm/>

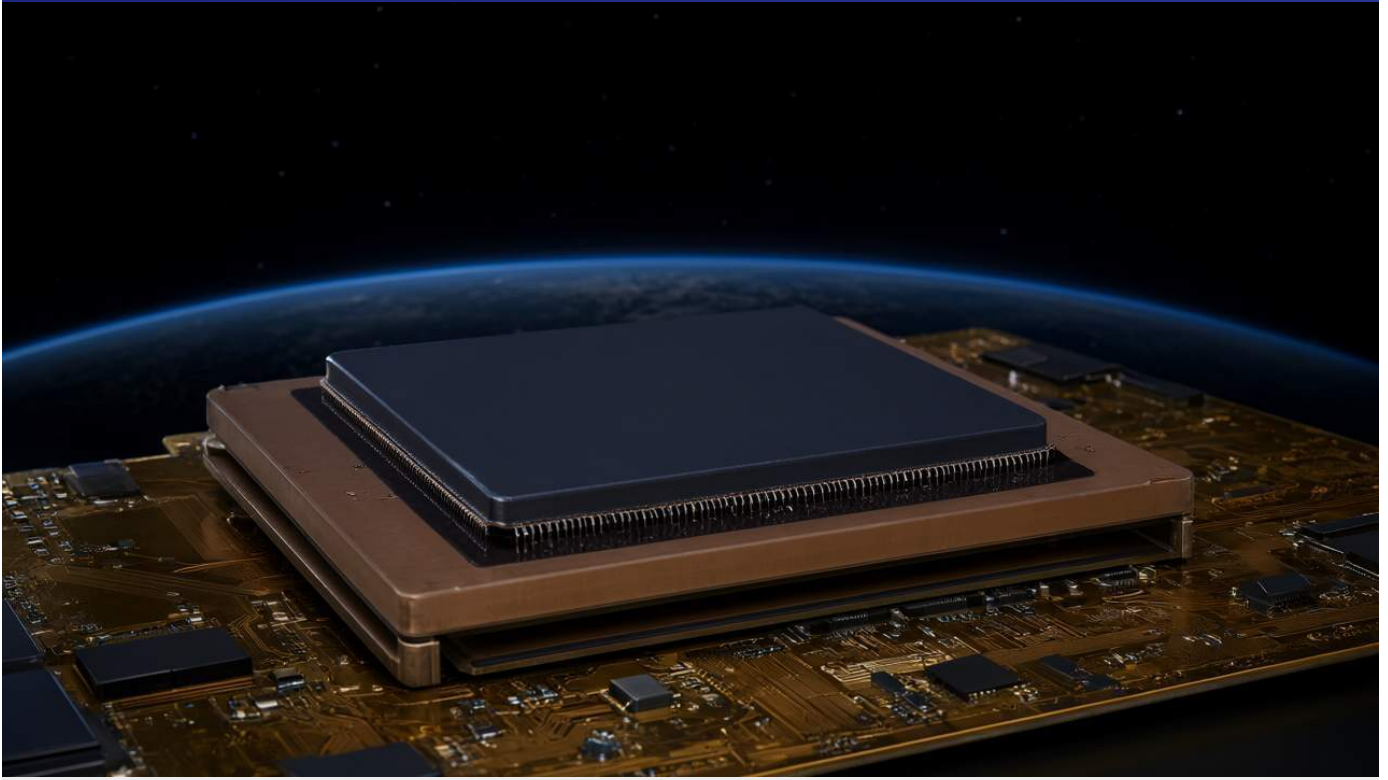
参考技術解説：インターコネクト：<https://troy-technical.jp/semiconductor-back-end-term-interconnect/>

参考企業解説：Samsung Electronics：<https://troy-technical.jp/semiconductor-back-end-company-samsung-electronics/>

元記事: <https://www.mk.co.kr/en/business/12167424>

#03 AMD Versal AI Core | 宇宙グレード有機パッケージの性能と寿命

公開日 2026年10月01日 AMD Newsroom アメリカ



概要

AMDは、宇宙ミッション向けに設計されたVersal AI Core XQRVC1902アダプティブSoCのサンプリングを、強化された宇宙グレード蓋なし有機パッケージで開始しました。この新規パッケージは、15年にも及ぶ長期宇宙ミッションに対応するために、熱的および機械的ストレスを軽減する保守的な設計規則と強化された有機基板材料を採用しています。この成果は、宇宙飛行部品の最高レベルの品質と信頼性を示すClass Y認証に向けた重要なマイルストーンとなります。

主要成果: AMD、長期宇宙ミッション向け強化パッケージのVersal AI Core Adaptive SoCサンプリング開始

AMDは、最先端のVersal AI Core XQRVC1902アダプティブSoCを、強化された宇宙グレード蓋なし有機パッケージでサンプリング開始したと発表しました。この革新的なパッケージは、最長15年間にわたる長期宇宙ミッションの過酷な環境に耐えるよう特別に設計されています。熱的および機械的ストレスを効果的に緩和するため、保守的な設計規則と先進的な有機基板材料を組み合わせています。この進展は、宇宙飛行部品の最高レベルの品質と信頼性を保証するClass Y認証に向けた重要な節目となるものです。

技術・臨床詳細: 蓋なし有機パッケージの信頼性と性能

- **宇宙環境への対応:** 宇宙空間では、極端な温度変化、放射線、真空といった過酷な環境条件に半導体はさらされます。特に、長期ミッションにおいては、これらの要因による部品の劣化や故障リスクを最小限に抑えることが不可欠です。AMDの新しいパッケージは、これらの課題に対応するために特別に設計されています。
- **強化された蓋なし有機パッケージ:** 従来のセラミックパッケージと比較して、有機パッケージは軽量でありながら優れた熱特性と電気特性を提供します。今回の「蓋なし (lidless)」設計は、パッケージ全体の熱抵抗を低減し、チップからヒートシンクへの熱伝導パスを最適化することで、効率的な放熱を可能にします。また、「強化された有機基板材料」の採用は、熱膨張係数のミスマッチによるストレスを低減し、パッケージとチップ間の接合信頼性を向上させます。
- **保守的な設計規則:** 長期信頼性を確保するため、AMDは回路設計およびパッケージ設計において、より広いマージンと厳格な規則を適用しています。これにより、製造ばらつきや環境ストレスに対するロバスト性が高められ、15年という長期にわたる運用寿命が実現可能となります。
- **Class Y認証へのマイルストーン:** Class Y認証は、宇宙飛行部品にとって最も厳格な品質基準の一つであり、極めて高い信頼性と耐久性が求められます。今回のサンプリング開始は、AMDがこの最高レベルの認証取得に向けて大きく前進したことを示しており、将来の宇宙ミッションにおける同社製品の採用を促進するでしょう。

背景・業界文脈: 宇宙産業における高性能コンピューティングの需要

近年、人工衛星や探査機には、より高度なオンボード処理能力が求められるようになってきました。エッジAI、リアルタイムデータ処理、高度な通信機能などを宇宙空間で実現するためには、高性能かつ高信頼性のFPGAやSoCが不可欠です。AMDのVersal AI Core adaptive SoCは、これらの要求を満たすために設計された製品であり、AIエンジンと適応型コンピューティングファブリックを統合することで、柔軟性と処理能力を両立します。

今後の展望: 宇宙領域でのAIコンピューティングの拡大

今回のAMDの発表は、宇宙産業における高性能コンピューティングとAIの統合を加速させる重要な一歩です。Class Y認証の取得が進めば、AMDのVersal AI Core adaptive SoCは、次世代の通信衛星、地球観測衛星、深宇宙探査ミッションなど、幅広い宇宙アプリケーションでの採用が期待されます。宇宙空間でのリアルタイムデータ解析や自律システムの進化に貢献し、人類の宇宙活動の可能性をさらに広げることになるでしょう。

参考技術解説：熱膨張係数：<https://troy-technical.jp/semiconductor-back-end-term-cte/>

参考企業解説：AMD：<https://troy-technical.jp/semiconductor-back-end-company-amd/>

元記事: <https://newsroom.amd.com/news/amd-sampling-versal-ai-core-adaptive-soc/>

収集日: 2026年10月02日 | 自動記事収集・翻訳システム (Gemini API使用)

#04 Samsung HBM4E | HCB・HPB導入による冷却性能と課題解決

公開日 2026年10月02日 CHOSUNBIZ 韓国



概要

Samsung Electronicsは、AI半導体向けインターポザーの劇的な大型化とHBM4Eの発熱増大に対応するため、冷却技術の強化に注力しています。同社は、マイクロバンブを除去し銅配線を直接接合することで厚さを低減し放熱性を向上させるHybrid Copper Bonding (HCB)と、ハイブリッドボンディングなしで熱を緩和するHeat Path Block (HPB)を採用。さらに、パッケージレベルおよびサーバーシステムレベルでの冷却技術開発のため、装置および後工程パートナーとの協業も推進しています。

主要成果: Samsung、HBM4E向け冷却技術を強化し、大型インターポーターの発熱課題に対応

Samsung Electronicsは、AI半導体におけるインターポーターの劇的な大型化と、次世代HBMであるHBM4Eの発熱量増大という喫緊の課題に対し、冷却技術の強化を加速させています。同社は、熱伝導パスを最適化する二つの革新的な技術、Hybrid Copper Bonding (HCB)とHeat Path Block (HPB)を採用し、これによりパッケージの厚さを削減し放熱性を向上させることを目指しています。また、パッケージレベルからサーバーシステムレベルに至る冷却ソリューションの包括的な開発のため、装置メーカーや後工程パートナーとの協業を積極的に推進しています。

技術・臨床詳細: HCBとHPBによる熱管理戦略

- **インターポーター大型化の課題:** AI半導体では、より多くのGPUコア、HBMスタック、さらには追加のチップレットを統合するために、シリコンインターポーターのサイズが拡大しています。インターポーターの面積が増加すると、それに伴い搭載されるチップの総発熱量も増大し、効率的な熱管理が極めて重要になります。特にHBM4Eのような次世代メモリは、高いデータレートと帯域幅を実現するため、さらに大きな発熱を伴います。
- **Hybrid Copper Bonding (HCB):** HCBは、従来のマイクロバンプを介した接合に代わり、銅配線を直接接合する技術です。これにより、接合部の厚さを大幅に低減し、熱伝導効率を向上させます。銅は優れた熱伝導体であるため、HCBはHBM4E内部で発生する熱をより効率的に外部へ排出することを可能にし、積層されたDRAMダイの過熱を防ぎます。これは、チップの信頼性向上と性能維持に直結します。
- **Heat Path Block (HPB):** HPBは、ハイブリッドボンディングを使用しない場合でも熱緩和を実現するための技術です。具体的な実装方法は記事中で詳述されていませんが、一般的にこれはパッケージ内の熱抵抗の高い経路を特定し、その部分に熱伝導性の高い材料を挿入したり、構造を最適化したりすることで、熱の流れを効率化するアプローチを指します。これにより、特定のホットスポットにおける温度上昇を抑制し、チップ全体の均一な温度分布を促進します。

- **包括的な協業戦略:** Samsungは、単一の技術に依存するのではなく、装置メーカーとは製造プロセスの最適化を、後工程パートナーとはパッケージ構造設計や材料選定を協業することで、熱管理ソリューションを統合的に開発しています。この協業は、チップからパッケージ、そしてサーバーシステム全体に至るまでの熱経路全体を最適化することを目指しており、包括的な冷却性能向上に不可欠です。

背景・業界文脈: AI半導体競争と熱設計の重要性

AI半導体市場は、NVIDIA、Intel、AMD、そしてSamsungのような企業が熾烈な競争を繰り広げています。この競争の重要な要素の一つが、チップの性能を最大限に引き出すための熱設計です。HBM技術の進化は、AIチップの性能を飛躍的に向上させてきましたが、同時に発熱という新たな物理的限界をもたらしめています。効率的な熱管理は、チップの安定動作、消費電力、そして寿命に直接影響を与えるため、今後のAI半導体開発における最重要課題の一つとなっています。

今後の展望: 熱管理が次世代AIチップの成否を分ける

SamsungのHCBおよびHPB技術、そして包括的な協業戦略は、次世代AI半導体の量産と性能向上において極めて重要な役割を果たすでしょう。熱管理技術の革新は、HBM4Eだけでなく、将来のHBM世代やより複雑な異種集積パッケージングの実現可能性を左右します。AI技術がさらに進化し、より高い演算密度が求められるにつれて、放熱技術の優位性が半導体企業の競争力を決定する決定的な要因となることは間違いありません。

参考技術解説：HBM：<https://troy-technical.jp/semiconductor-back-end-term-hbm/>

参考技術解説：ボンディング：<https://troy-technical.jp/semiconductor-back-end-term-bonding/>

参考技術解説：バンブ：<https://troy-technical.jp/semiconductor-back-end-term-bump/>

参考企業解説：Samsung Electronics：<https://troy-technical.jp/semiconductor-back-end-company-samsung-electronics/>

参考企業解説：NVIDIA：<https://troy-technical.jp/semiconductor-back-end-company-nvidia/>

参 考 企 業 解 説 : Intel : <https://troy-technical.jp/semiconductor-back-end-company-intel/>

元記事: <https://biz.chosun.com/en/en-it/2026/10/02/6IRHMQAOHVFIbMEHDWSP4XRSQQ/?outputType=amp>

収集日: 2026年10月02日 | 自動記事収集・翻訳システム (Gemini API使用)

#05 Samsung zHBMとは | 3Dアーキテクチャの性能・電力効率の目標

公開日 2026年09月25日 PhotonCap 韓国



概要

Samsungは、HBMをプロセッサの直上に積層する革新的な3Dアーキテクチャ「zHBM」コンセプトを発表しました。このアーキテクチャは、データ経路を大幅に短縮し、専用の冷却構造によって熱問題を解決することで、HBM5と比較して最大8倍の性能向上と3倍の電力効率達成を目指します。これは、AIデータ処理におけるメモリ、ロジック、パッケージングのシステム全体最適化競争において、Samsungの包括的な技術力を際立たせるものです。

主要成果

Samsungは、HBM（High Bandwidth Memory）をAIプロセッサの直上に積層する、提案段階の革新的な3Dアーキテクチャ「zHBM」を発表しました。この設計は、データ経路を劇的に短縮し、専用の冷却構造を統合することで、従来の熱制限を克服することを目指しています。Samsungは、zHBMがHBM5に比べて約8倍の性能、10倍以上のメモリ密度、最大3倍のエネルギー効率向上、そして50%以上の熱抵抗削減を実現する可能性を提示しています。

技術・臨床詳細

zHBMアーキテクチャは、コンピューティングとメモリ間の物理的距離を最小化するために、Hybrid Copper BondingやMulti-Wafer Bondingといった先進的な技術を活用し、極めて高密度な垂直接続を実現します。これにより、データ転送速度が飛躍的に向上し、AIワークロードにおけるボトルネックを解消します。また、このアーキテクチャには、顧客固有のIPを組み込むためのカスタマイズ可能なインターレイヤーが含まれる可能性もあり、汎用性と高性能を両立します。専用冷却構造は、高密度積層による発熱問題を効果的に管理し、持続的な高性能動作を可能にします。

背景・業界文脈

AIの進化に伴い、チップ上のデータ処理能力だけでなく、メモリとプロセッサ間のデータ転送速度がシステム全体の性能を決定する主要因となっています。既存のHBM技術は高性能ですが、プロセッサとの物理的距離や熱問題が課題でした。SamsungのzHBMは、この課題に対し、メモリとロジックの統合をさらに一歩進めることで、抜本的な解決策を提示するものです。AIメモリ市場における競争は、単なるメモリ仕様の優位性から、データ移動、保存、処理を統合した完全なシステムソリューションへとシフトしており、Samsungはこの分野でメモリ、ロジック製造、先進パッケージングにわたる包括的な能力を強みとしています。

今後の展望

zHBMのような革新的な3D積層技術は、将来のAIアクセラレータの設計に大きな影響を与える可能性があります。実現すれば、データセンターやエッジAIデバイスの性能を劇的に向上させ、より複雑で大規模なAIモデルの実行を可能にするでしょう。この技術は、AI半導体市場におけるSamsungのリーダーシップをさらに強化し、業界全体の技術革新を加速させる触媒となることが期待されます。

参考技術解説：HBM：<https://troy-technical.jp/semiconductor-back-end-term-hbm/>

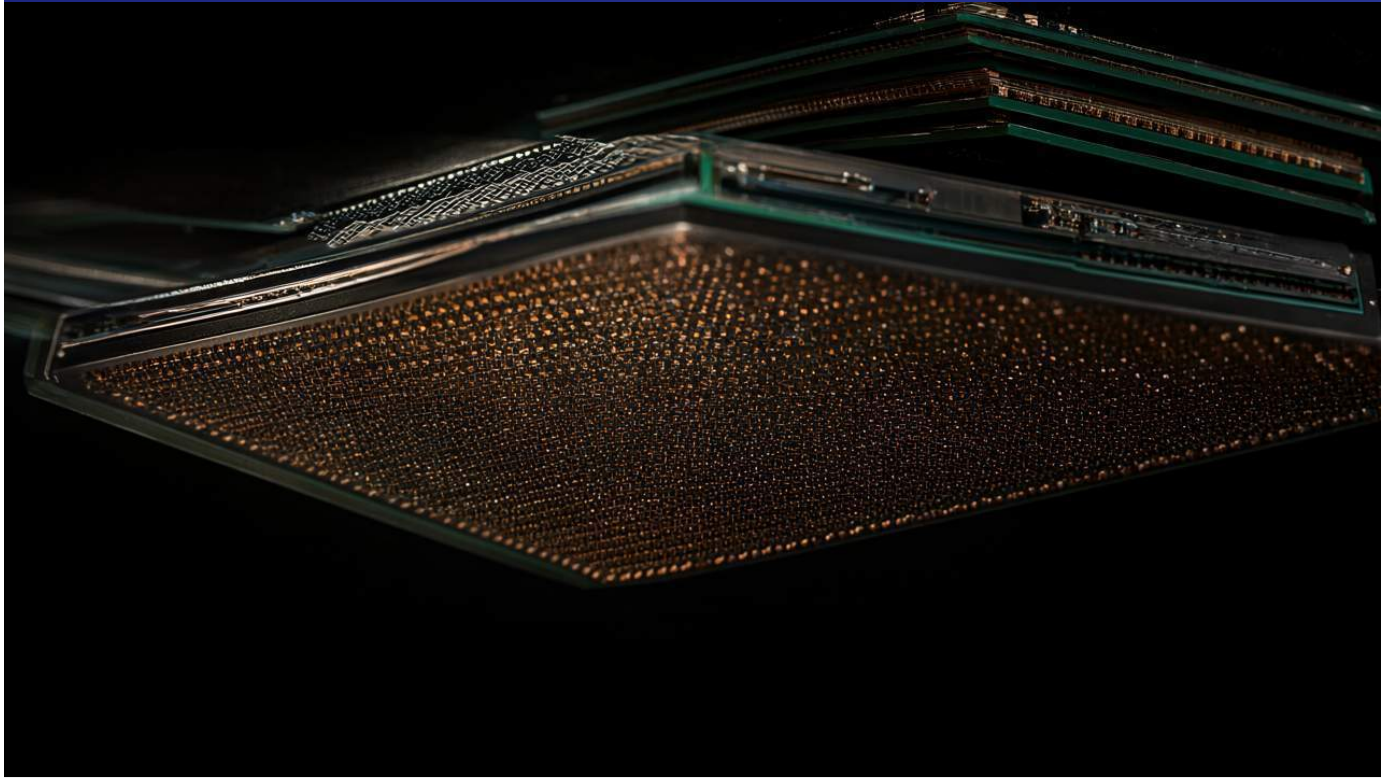
参考技術解説：ボンディング：<https://troy-technical.jp/semiconductor-back-end-term-bonding/>

参考企業解説：Samsung Electronics：<https://troy-technical.jp/semiconductor-back-end-company-samsung-electronics/>

元記事: <https://www.remio.ai/post/samsung-sk-hynix-pim-chips-were-not-a-new-2026-reveal-but-the-race-has-moved-on>

#06 NVHBMとは | MicronのNVIDIA向けカスタムHBM、性能と電力削減

公開日 2026年10月01日 The Elec Inc. 韓国



概要

Micronは、NVIDIA向けに開発したカスタムHBM製品「NVHBM」（HBM4Eベース）において、ベースダイの外部製造委託を決定し、これにより収益性の向上を見込んでいます。NVHBMはメモリコントローラをベースダイに移動させることで、消費電力を15%削減し、メモリ帯域幅を最大30%向上させます。I/O用のカスタマイズされた物理層（PHY）も統合され、I/O PHYのパッケージ面積を最大67%縮小します。

主要成果

Micronは、NVIDIA向けに特別に開発されたカスタムHBM製品「NVHBM」において、ベースダイの製造を外部委託する戦略を採用しました。この決定は、同社の収益性を大幅に向上させることが期待されています。HBM4EをベースとするNVHBMは、メモリコントローラをベースダイに統合することで、消費電力を15%削減し、メモリ帯域幅を最大30%増加させる画期的な進歩を遂げています。

技術・臨床詳細

NVHBMの主要な技術革新は、メモリコントローラをベースダイ内に直接組み込む点にあります。これにより、データがメモリチップからプロセッサへと移動する際の経路が最適化され、信号伝送効率が向上し、結果的に電力消費が15%削減されます。さらに、この統合はメモリ帯域幅を最大30%向上させることを可能にし、AIアクセラレータがより高速に大量のデータを処理できるようになります。また、NVHBMはI/O（入出力）用のカスタマイズされた物理層（PHY）を統合しており、これによりI/O PHYのパッケージ面積を最大67%も縮小できるため、全体としてのチップフットプリントの削減とシステム設計の柔軟性が向上します。

背景・業界文脈

HBM市場は、AI技術の爆発的な成長により急速に拡大しており、NVIDIAのような主要AIチップメーカーからの需要が極めて高まっています。HBM4Eは、次世代AIアクセラレータの性能要件を満たすために不可欠な技術です。Micronがベースダイの製造をTSMCなどの外部ファウンドリ（おそらく3nmクラスの先進プロセスを使用）に委託する戦略は、自社開発のベースダイよりも先進的なプロセスを活用し、コスト効率と技術的優位性を両立させるためのものです。これは、半導体業界におけるファブレス化またはファウンドリとの協業強化のトレンドを示しており、各社が最も得意とする分野に注力することで、競争力を高める動きと言えます。

今後の展望

MicronのNVHBMは、NVIDIAとの協業を通じて、AIデータセンター市場における同社のHBM事業の成長をさらに加速させるでしょう。外部委託による先進プロセスの利用と設計革新の組み合わせは、高性能かつ電力効率の高いAIメモリソリューションを提供し、今後のAIチップ設計におけるデファクトスタンダードとなる可能性があります。この戦略は、MicronのHBM分野での競争力を強化し、収益性の向上に大きく貢献することが期待されます。将来的には、このようなカスタムHBM製品がAIエコシステムの基盤を形成していくと考えられます。

参考技術解説：HBM：<https://troy-technical.jp/semiconductor-back-end-term-hbm/>

参考企業解説：NVIDIA：<https://troy-technical.jp/semiconductor-back-end-company-nvidia/>

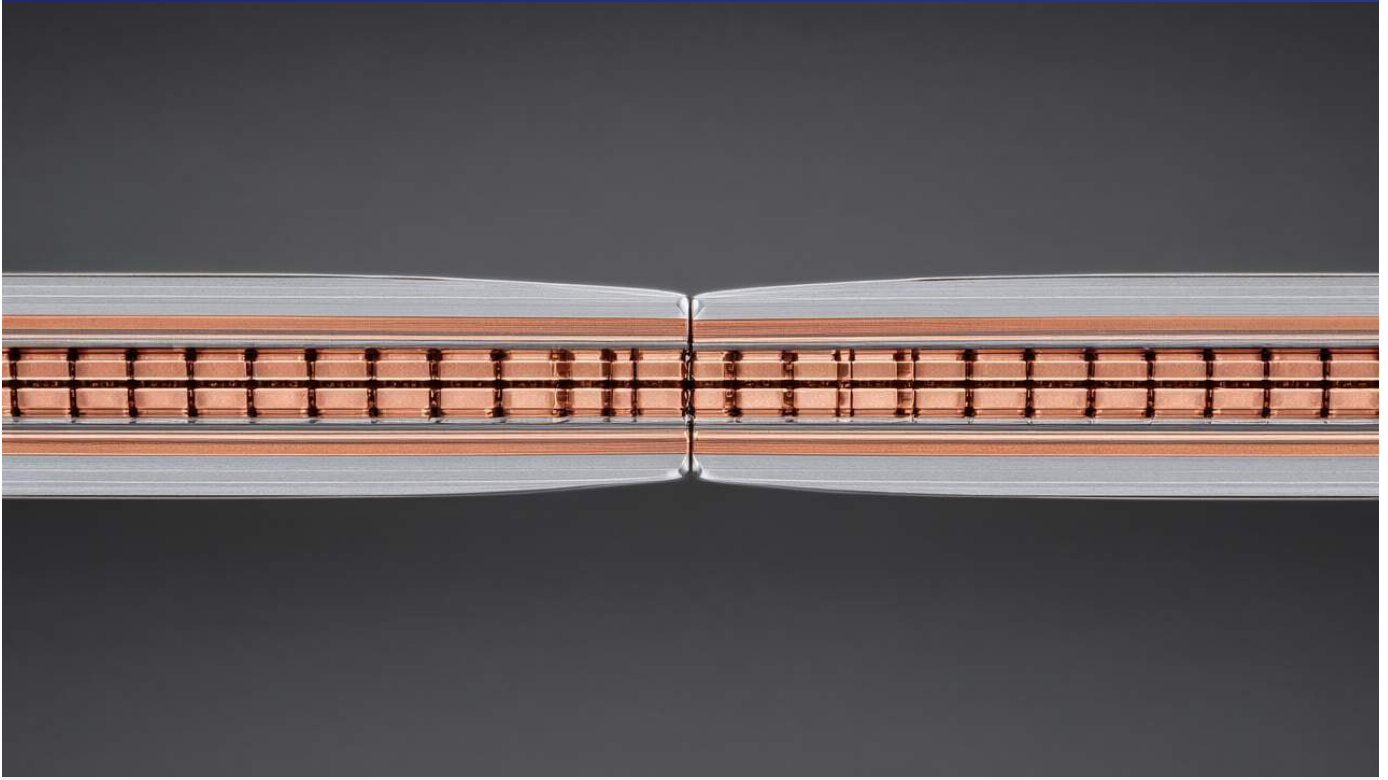
参考企業解説：TSMC：<https://troy-technical.jp/semiconductor-back-end-company-tsmc/>

元記事: <https://www.thelec.net/news/articleView.html?idxno=14372>

収集日: 2026年10月02日 | 自動記事収集・翻訳システム (Gemini API使用)

#07 銅-銅ハイブリッドボンディング | 半導体後工程の高密度接続と課題

公開日 2026年09月27日 GenInnov アメリカ



概要

半導体製造において、パッケージング、特に「垂直方向の競争」としてのピッチ微細化が性能向上とコスト削減の鍵を握っている。銅-銅ハイブリッドボンディングは、従来のマイクロバンプを超える高密度接続を実現し、この競争の主要なブレークスルーとして期待されている。インターポーザー、ボンディング、熱経路、検査を単一の歩留まり学習システムとして共同設計できる能力が、持続的な競争優位性をもたらすと強調されている。

主要成果

半導体製造において、パッケージング技術の重要性が飛躍的に高まっており、特に「垂直方向の競争」と称されるピッチの微細化が、次世代チップの性能向上とコスト効率化の鍵となっている。この中で、銅-銅ハイブリッドボンディングは、従来のマイクロバンプ技術を凌駕する高密度接続を可能にする主要な技術ブレークスルーとして位置づけられている。

技術・臨床詳細

銅-銅ハイブリッドボンディングは、ダイやウェーハ間の直接接続を可能にし、従来の半田マイクロバンプと比較して、より微細なピッチ（サブミクロンレベル）と高い電気的性能、優れた熱伝導性を実現する。この技術は、高密度接続と、それに伴う表面品質および組み立て精度の極めて高い要求を満たす必要がある。記事では、インターポーザーの設計、ボンディングプロセスの最適化、効果的な熱経路の構築、そして精密な検査プロセスを、単一の統合された歩留まり学習システムとして共同設計する能力が重要であると強調されている。これにより、各工程間の連携が強化され、全体としての製造歩留まりと信頼性が最大化される。

背景・業界文脈

ムーアの法則の限界が近づくにつれて、トランジスタのスケーリングによる性能向上はますます困難かつ高コストになっている。これに対し、パッケージング技術、特に3D積層やチップレットを用いたヘテロジニアス統合は、半導体性能を向上させる新たなフロンティアとして浮上している。銅-銅ハイブリッドボンディングは、この新しいパラダイムの中心にあり、AI、高性能コンピューティング、モバイルアプリケーションなどの進化を支える上で不可欠な技術となっている。

今後の展望

銅-銅ハイブリッドボンディングは、高密度パッケージングの未来を形作る上で不可欠な技術であり続けるだろう。この技術のさらなる普及と進化は、インターポーザー、ボンディング装置、熱管理ソリューション、検査システムといったエコシステム全体の共同設計能力に依存する。このような統合的アプローチは、半導体メーカーに持続的な競争優位性をもたらし、次世代の革新的なAIチップや高性能デバイスの実現を加速させる。

参考技術解説：ボンディング：<https://troy-technical.jp/semiconductor-back-end-term-bonding/>

参考技術解説：バンプ：<https://troy-technical.jp/semiconductor-back-end-term-bump/>

参考技術解説：チップレット：<https://troy-technical.jp/semiconductor-back-end-term-chiplet/>

元記事: <https://www.geninnov.ai/blog/the-real-loops-of-innovation>

収集日: 2026年10月02日 | 自動記事収集・翻訳システム (Gemini API使用)

#08 新光電気とFICTのJDI茂原工場取得 | AI半導体拠点の量産時期は2028年度

公開日 2026年10月01日 EE Times Japan 日本



概要

新光電気工業とFICTは、ジャパンディスプレイ（JDI）の茂原工場（千葉県）を取得し、AI半導体向け先端パッケージングの中核工場として2028年度の稼働開始を予定している。この戦略的買収は、生成AIやデータセンター向け半導体の需要が拡大する中で、国内の先端パッケージング能力を強化し、サプライチェーンの安定化に貢献する。新たな工場は、高密度実装技術の開発と量産を担う。

主要成果

新光電気工業とFICTは、ジャパンディスプレイ（JDI）の茂原工場（千葉県）を取得し、これをAI半導体向け先端パッケージングの新たな中核工場として位置付けることを発表した。この工場は2028年度の稼働開始を予定しており、生成AIやデータセンター向け半導体の爆発的な需要拡大に対応するための国内サプライチェーン強化に貢献する。

技術・ビジネス詳細

JDI茂原工場は、かつて液晶パネル製造で培われた高度なクリーンルーム設備やインフラ、熟練した技術人材が再活用される。新光電気工業とFICTは、この施設を改修し、AI半導体に不可欠な高密度実装技術、例えばフリップチップボンディングや3D積層技術、そして次世代のABF（Ajinomoto Build-up Film）基板を用いたパッケージングプロセスの開発・量産拠点とする。これにより、チップレット技術を活用した高性能プロセッサやHBM（高帯域幅メモリ）の需要に応えることが可能となる。この投資は、日本の半導体産業における後工程分野の競争力強化と、製造能力の国内回帰を象徴する動きである。

背景・業界文脈

近年、生成AIやデータセンターの急速な発展により、半導体チップの性能向上だけでなく、それを支えるパッケージング技術の重要性が飛躍的に増している。特に、複数のチップを一つのパッケージに集積する先端パッケージング技術は、AI半導体の処理能力と電力効率を最大化する上で不可欠である。世界的に半導体サプライチェーンの強靱化が求められる中、日本国内での先端パッケージング拠点の確保は、経済安全保障上の観点からも極めて重要となる。JDI茂原工場の再活用は、既存のインフラを最大限に生かしつつ、迅速な新技術導入と生産能力構築を目指す戦略的な選択だ。

今後の展望

2028年度の稼働開始は、AI半導体市場のさらなる成長期を見据えたタイミングであり、新光電気工業とFICTは、この新工場を通じて世界の先端パッケージング市場で主要な役割を担うことを目指す。この拠点から生み出される革新的なパッケージング技術は、AIの進化を加速させ、データセンターの高性能化に貢献するだけでなく、日本の半導体産業全体の国際的なプレゼンス向上にも繋がる。地域経済の活性化や新たな雇用創出効果も期待され、国内半導体エコシステムの中核を成す存在となるだろう。

参考技術解説：ボンディング：<https://troy-technical.jp/semiconductor-back-end-term-bonding/>

参考技術解説：ビルドアップフィルム：<https://troy-technical.jp/semiconductor-back-end-term-buildup-film/>

参考技術解説：チップレット：<https://troy-technical.jp/semiconductor-back-end-term-chiplet/>

参考企業解説：味の素：<https://troy-technical.jp/semiconductor-back-end-company-ajinomoto/>

元記事: <https://news.mynavi.jp/techplus/article/20261001-5056105/>

収集日: 2026年10月02日 | 自動記事収集・翻訳システム (Gemini API使用)

#09 ERS electronicのPLPシステム | AI・チップレット向け自動化の性能

公開日 2026年09月29日 Chiplet Marketplace ドイツ



概要

ERS electronicは、AIおよびチップレットアーキテクチャを強化する、完全自動のパネルレベルパッケージング（PLP）システムを発表しました。この革新的なシステムは、310x310mm基板に対応し、一時的なキャリアボンディング、デボンディング、およびデテーパーピングという3つの熱的に重要なプロセスステップを単一の自動プラットフォームに統合しています。最初のユニットはすでに大手半導体メーカーに出荷され、そのパネル生産ラインに組み込まれており、3D IC、HBM、2.5D ICパッケージングにおけるデュアルキャリアワークフローの課題を解決します。

主要成果

ERS electronicは、AIおよびチップレットアーキテクチャの性能向上に貢献する、完全自動のパネルレベルパッケージング（PLP）システムを発表しました。この画期的なシステムは、最大310x310mmの大型基板に対応し、これまで個別の装置で行われていた一時的なキャリアボンディング、デボンディング、およびデテーパーピングという3つの熱的に重要なプロセスステップを、単一の自動プラットフォームに統合することに成功しました。これにより、ツール間の転送に伴う時間ロスや品質リスクを排除し、生産効率と歩留まりを大幅に向上させます。最初のユニットはすでに大手半導体メーカーに出荷され、そのパネル生産ラインに組み込まれて稼働を開始しています。

技術・臨床詳細

このERS electronicの完全自動PLPシステムは、特に3D IC、高帯域幅メモリ（HBM）、2.5D ICパッケージングなど、デュアルキャリアボンディングおよびデボンディングワークフローの重要性が増している先端パッケージング技術に最適化されています。従来のプロセスでは、一時的なキャリアにウェハーまたはパネルを接合し、その後の高温プロセス（例：熱圧縮ボンディング、銀焼結）を経て、最終的にキャリアから剥離する際に、複数の異なる装置間での手動または半自動での搬送が必要でした。ERSの統合プラットフォームは、これらの工程をシームレスに連携させることで、

- **熱履歴の一貫性:** 全ての熱処理工程を同一プラットフォーム内で管理し、基板への熱ストレスを最小限に抑えます。
- **高精度な位置合わせ:** ツール間転送の排除により、パネルサイズでの位置合わせ精度が向上します。
- **生産スループットの向上:** プロセスステップ間のアイドルタイムを削減し、サイクルタイムを短縮します。
- **材料ハンドリングの簡素化:** 複雑なハンドリングが不要となり、異物混入や損傷のリスクを低減します。

といったメリットを提供します。これにより、微細なパッケージング構造の信頼性と歩留まりが飛躍的に向上します。

背景・業界文脈

AIや高性能コンピューティング（HPC）の進化に伴い、半導体パッケージングは、より多くのトランジスタを小型かつ効率的に集積するために、2.5Dおよび3D統合へと急速に移行しています。パネルレベルパッケージングは、生産効率とコスト効率の向上という点で、従来のウェハーレベルパッケージングの次のフロンティアと見なされています。しかし、パネルサイズの大型化に伴い、一時的なキャリアを用いたハンドリングの複雑さと、それに伴う熱管理や高精度アライメントの課題が増大していました。ERS electronicのシステムは、これらの課題に対し、統合された自動化ソリューションを提供することで、PLPの本格的な普及を加速させる重要な役割を担います。

今後の展望

ERS electronicの完全自動PLPシステムの発表と大手メーカーへの初期出荷は、先端パッケージング市場における大きなマイルストーンです。このシステムは、AIチップやHBMの高性能化に不可欠な3D集積技術の量産化を支援し、半導体サプライチェーン全体の効率化とコスト削減に寄与するでしょう。今後、さらなるパネルサイズの大型化やプロセス要件の高度化に対応するため、同社の技術革新が継続されることが期待されます。これにより、ERS electronicは、AI駆動のコンピューティング時代において、先端パッケージング装置市場における主要なプレイヤーとしての地位を確立していくと考えられます。

参考技術解説：PLP：<https://troy-technical.jp/semiconductor-back-end-term-plp/>

参考技術解説：ボンディング：<https://troy-technical.jp/semiconductor-back-end-term-bonding/>

参考技術解説：HBM：<https://troy-technical.jp/semiconductor-back-end-term-hbm/>

元記事: <https://chiplet-marketplace.com/insights/news/ers-electronic-310-x-310mm-panel-level-packaging>

#10 12インチSiC単結晶基板 | Resonacが日本初製造、AIサーバーへの応用

公開日 2026年09月25日 Semicon electronics 日本



概要

Resonac Holdingsは2026年9月15日、300mm（12インチ）のSiC（炭化ケイ素）単結晶の製造と基板加工を完了したと発表しました。これは日本企業としては初の快挙であり、SiC基板の大口径化と高品質化における重要な技術的マイルストーンとなります。AIデータセンターの台頭により、SiCは熱放散基板やAIサーバー・HPC半導体向けの先端パッケージング基板として新たな応用分野を切り開いています。Resonacは、AI関連のバックエンド半導体材料が2桁のCAGRで成長すると予測しており、高純度溶剤から基板材料、NCF、熱界面材料まで幅広いポートフォリオを提供しています。

主要成果

Resonac Holdings（レゾナック・ホールディングス）は、2026年9月15日に300mm（12インチ）のSiC（炭化ケイ素）単結晶の製造と、それに続く基板加工を成功裏に完了したことを発表しました。この成果は、日本企業としては初の快挙であり、次世代パワー半導体や高周波デバイスの基板として注目されるSiCにおいて、大口径化と高品質化に向けた極めて重要な技術的マイルストーンとなります。これにより、レゾナックはSiC基板市場におけるグローバルな競争力を大幅に強化しました。

技術・臨床詳細

SiCは、従来のシリコン（Si）に比べて優れた物理的・電気的特性を持つ化合物半導体材料であり、特に高耐圧、低損失、高速スイッチング能力が要求されるパワー半導体分野での応用が期待されています。今回の12インチSiC単結晶の製造成功は、

- **大口径化:** 従来の6インチや8インチ基板と比較して、一度に製造できるチップ数を大幅に増加させ、生産コストの削減と効率向上に貢献します。
- **高品質化:** 単結晶の欠陥密度を低減し、均一性を向上させることで、最終的な半導体デバイスの性能と信頼性を飛躍的に高めます。
- **熱放散特性:** SiCは熱伝導率が高いため、AIサーバーや高性能コンピューティング（HPC）半導体において発生する大量の熱を効率的に管理する熱放散基板としても優れています。
- **先端パッケージングへの応用:** 高出力・高発熱のAIチップを効率的にパッケージングするための先端パッケージング基板としての可能性も拡大します。

レゾナックの今回の成功は、これらの特性を大規模かつ高精度で実現できることを実証しています。

背景・業界文脈

AIデータセンターの急速な拡大と、それに伴うAIアクセラレータや高性能プロセッサの需要増は、半導体材料に新たな要件を課しています。特に、高電力消費に伴う発熱は深刻な課題であり、これを効率的に管理できる熱放散材料や、信頼性の高いパッケージング材料が不可欠です。SiCは、その優れた熱特性と電気特性から、パワー半導体だけでなく、AIサーバー・HPC半導体における熱放散基板や先端パッケージング基板として、新たな応用分野を切り開いています。レゾナックは、2026年ビジョンレポートでAI関連のバックエンド半導体材料が年平均2桁の成長率（CAGR）で拡大すると予測しており、高純度溶剤、基板材料、NCF（Non-Conductive Film）、熱界面材料（TIM）まで、幅広いポートフォリオでこの成長市場に対応しています。

今後の展望

レゾナックによる12インチSiC単結晶基板の製造成功は、SiC産業における生産性向上とコスト削減の道を大きく開くものです。これにより、SiCベースのパワー半導体やAI関連デバイスの普及が加速し、電気自動車、再生可能エネルギーシステム、そしてAIデータセンターなどの分野で革新的な進展が期待されます。レゾナックは、先端材料のリーディングカンパニーとして、今後もSiC技術のさらなる研究開発を進め、AI時代における持続可能な社会の実現に不可欠な高性能半導体材料の供給を担っていくでしょう。この成果は、日本の材料技術が世界の半導体産業をリードする可能性を示すものです。

参考技術解説：ビルドアップフィルム：<https://troy-technical.jp/semiconductor-back-end-term-buildup-film/>

元記事: <https://www.semicone.com/article-542.html>

収集日: 2026年10月02日 | 自動記事収集・翻訳システム (Gemini API使用)

#11 Brewer Scienceのレーザー剥離材料 | 250～350°C高温プロセスの課題解決

公開日 2026年09月24日 Brewer Science アメリカ



概要

Brewer Scienceは、第59回国際マイクロエレクトロニクスシンポジウム（IMAPS 2026）において、先端パッケージングの一時ボンディング/デボンディング（TBDB）アプリケーション向け高温耐性レーザー剥離材料に関する新しいデータを発表しました。この新材料は、プラズマ強化化学気相成長、ハイブリッドボンディング、銀焼結、熱圧縮ボンディングといった250°Cから350°Cの高温プロセスにおいて、従来のTBDB材料が抱える熱安定性、密着性、洗浄性の課題に対応するために開発されました。この技術は、AI駆動型半導体成長によるサプライチェーン圧力への対応にも貢献します。

主要成果

Brewer Scienceは、第59回国際マイクロエレクトロニクスシンポジウム（IMAPS 2026）において、先端パッケージングの一時ボンディング/デボンディング（TBDB）アプリケーション向けに特化した、革新的な高温耐性レーザー剥離材料に関する最新データを発表しました。この新開発材料は、プラズマ強化化学気相成長（PECVD）、ハイブリッドボンディング、銀焼結、熱圧縮ボンディング（TCB）といった、250℃から350℃という過酷な高温プロセス環境下で、従来のTBDB材料が直面していた熱安定性、密着性、および洗浄性に関する課題を根本的に解決するものです。これにより、次世代の高性能半導体パッケージングの実現に向けた重要な一歩となります。

技術・臨床詳細

従来のTBDB材料は、比較的低温のプロセスに最適化されており、250℃を超えるような高温環境下では、熱分解、密着性の低下、または剥離後の残留物といった問題が発生し、歩留まりや信頼性を損なうことが課題でした。Brewer Scienceが開発した新レーザー剥離材料は、独自の高分子設計と組成により、以下の優れた特性を実現します。

- **250℃～350℃での高い熱安定性:** 高温プロセス中も材料の劣化を最小限に抑え、接着層の完全性を維持します。
- **強力な一時密着性:** 高温下でのチップやウェハーの固定を確実にし、プロセスの安定性を向上させます。
- **レーザー剥離後の優れた洗浄性:** レーザー照射により容易に剥離可能で、残留物が少なく、後工程での洗浄負荷を大幅に軽減します。
- **低ストレス剥離:** デバイスに与える機械的・熱的ストレスを最小限に抑え、歩留まり向上に貢献します。

これらの特性は、特に3D IC、HBM、チップレット統合といった、より複雑で高集積な先端パッケージング構造の製造において、不可欠な要素となります。

背景・業界文脈

AI駆動型半導体技術の急速な進化は、より高い性能、集積度、および信頼性を備えたチップパッケージを要求しており、これが半導体サプライチェーン全体に前例のない圧力を与えています。特に、チップレット技術や3Dスタッキングにおいて、一時的なキャリアにデバイスを固定し、複数の高温プロセスを経てから剥離するというTBDB工程は、ボトルネックとなりがちです。Brewer Scienceは、IMAPS 2026でのパネルディスカッションにも参加し、このAI駆動型成長がもたらすサプライチェーン圧力と、それに対する材料ソリューションの重要性について議論しました。今回の新材料発表は、この業界の喫緊の課題に対し、具体的な解決策を提示するものです。

今後の展望

Brewer Scienceの高温耐性レーザー剥離材料は、先端パッケージングの技術ロードマップにおいて、重要なイネーブリング技術として位置づけられます。この材料の導入により、半導体メーカーは、より高温かつ複雑なプロセスを適用できるようになり、AIチップの性能をさらに向上させる新たなパッケージングアーキテクチャの開発が加速するでしょう。特に、ハイブリッドボンディングや銀焼結のような先進的な接合技術の普及に貢献し、次世代のAIアクセラレータやHBMの量産化を支援することが期待されます。Brewer Scienceは、材料科学の革新を通じて、AI時代における半導体製造の限界を押し広げる重要な役割を担っていくことになります。

参考技術解説：ボンディング：<https://troy-technical.jp/semiconductor-back-end-term-bonding/>

参考技術解説：HBM：<https://troy-technical.jp/semiconductor-back-end-term-hbm/>

参考技術解説：チップレット：<https://troy-technical.jp/semiconductor-back-end-term-chiplet/>

元記事: <https://www.brewerscience.com/news-imaps-2026/>