

半導体後工程

Weekly Intelligence Report

2026-08-08 | 12件 | 7カ国

troy-technical.jp

今週のキーワード

AI半導体PKG

ボトルネックとガラス基板競争激化

13万

ウェーハ/月
CoWoS能力

105億

ドル
ASE投資

5億

ユニット
チップレット出荷

18

社
中国GCS企業

今週的全12記事 — 5軸評価で読むべき記事を選ぶ

各列の見方 — 技術新規性：ブレイクスルー度合い 実用化距離：製品として使える近さ 市場インパクト：業界全体への影響規模
データ信頼性：定量データ・査読の有無 日本関連度：日本の企業・サプライチェーンとの直接的関連性

#	記事タイトル	種別	技術 新規性	実用化 距離	市場 インパクト	データ 信頼性	日本 関連度	一行サマリ
#01	SEMI APC 2026	市場概観						2026年の先端パッケージング会議はAI性能向上のため電力・相互接続革新に焦点、2.5D/3D、チップレット、先進基板、裏面電源供給など多岐にわたる技術動向を議論。
#02	ACM水平パネルめっき	新製品発表						ACM Researchが600x600mmパネル対応水平電解めっき装置で量産・評価受注。大型パネルパッケージングの生産性向上とコスト削減に貢献し、日本の装置・材料メーカーに影響。
#06	IMAPS DPC 2026	市場概観						IMAPS会議でチップレットとヘテロジニアス統合向け先端パッケージングが焦点。2D-3.5D統合、ブリッジ、RDL、ハイブリッドボンディングなど最新技術動向が集約。
#07	ガラス基板日中競争	市場競争分析						AIパッケージング向けガラス基板の量産化競争が日中で激化。優れた特性でゲームチェンジャーとなるが、歩留まり安定化が課題。日本の材料メーカーに大きな機会と脅威。
#08	ASPS 2026韓国	市場概観						2026年韓国で開催されるASPSは、AIチップ需要に対応する先端パッケージング、チップレット、HBM技術に焦点を当て、韓国半導体産業の最新動向とビジネス機会を提供。
#09	TSMC CoWoS OSAT委託	企業戦略/市場動向						TSMCがNVIDIA ASIC需要増に対応するためCoWoS前工程の一部をOSATに委託拡大。AIアクセラレータ供給ボトルネック緩和とサプライチェーン再編を促し、日本のOSATや材料・装置メーカーに影響。
#10	ASE設備投資105億ドル	企業戦略/市場動向						ASE Technologyが2026年設備投資を過去最高の105億ドルに引き上げ、2027年までに先端パッケージング売上2倍を目指す。AI/HPC向けCoWoS、HBM統合、チップレット生産能力を強化。
#11	韓国PKG国家投資	国家戦略						韓国政府が先端パッケージング分野で国家競争力強化へ大規模投資計画を発表。ヘテロジニアス統合、3Dスタッキング、チップレット、HBM統合に重点を置き、日本の半導体産業に影響。
#12	中国GCS存在感加速	市場競争分析						中国企業18社が先端パッケージング向けガラスコア基板市場で存在感を加速。米中技術競争の一環でR&D；と生産能力投資を強化し、日本の材料・装置メーカーに脅威。

#	記事タイトル	種別	技術 新規性	実用化 距離	市場 インパクト	データ 信頼性	日本 関連度	一行サマリ
#13	AIアクセラPKG重要性	解説記事	●●○○○ ○	●●●●● ○	●●●●● ○	●●●●○ ○	●●○○○ ○	Supercomputing NewsがAIアクセラレータ性能向上の鍵としてCoWoS、EMIB、T-AIといった先端パッケージング技術の重要性を強調。プロセッサとメモリ間のボトルネック解消に不可欠。
#14	Silicon Box 5億出荷	企業発表/ 製品紹介	●●●●○ ○	●●●●● ●	●●●●● ○	●●●●● ○	●●●●○ ○	Silicon Boxがシンガポールで5億ユニット以上のチップレットパッケージを出荷。AI、HPC、車載向けに独自技術で大規模生産を実証し、チップレットエコシステムの普及を加速。
#15	CoWoS供給ボトルネック	市場危機/ 市場動向	●●○○○ ○	●●●●● ●	●●●●● ●	●●●●○ ○	●●●●● ●	TSMCのCoWoS先端パッケージングがAIチップ供給の新たなボトルネックに。2026年末まで生産能力完売、ABF基板不足が深刻化。日本の材料・装置メーカーに大きな機会と脅威。

●●●●○ High ●●●○○ Med-High ●●○○○ Med ●○○○○ Low | 背景黄色 = 注目記事

今週、判断に影響する3つの問い

① CoWoS供給不足は、自社のAI製品ロードマップに影響するか？

TSMCのCoWoS生産能力は2026年末まで完売、NVIDIAがその60%を消費する見込みです。ABF基板の深刻な不足も指摘されており、AIチップの安定供給に懸念が生じています。自社のAI関連製品の設計・生産計画に遅延のリスクはないか、代替パッケージング戦略は検討されているか、早急な確認が必要です。

② ガラス基板の量産化競争で、日本企業は優位性を保てるか？

AIパッケージングのゲームチェンジャーと目されるガラスコア基板市場で、中国と日本が量産化競争を激化させています。中国からは18社が参入し、R&Dと生産投資を加速。日本の材料・装置メーカーは、歩留まり安定化や微細加工技術で優位性を確立し、この市場でリーダーシップを維持できるか、戦略的な投資と技術開発が求められます。

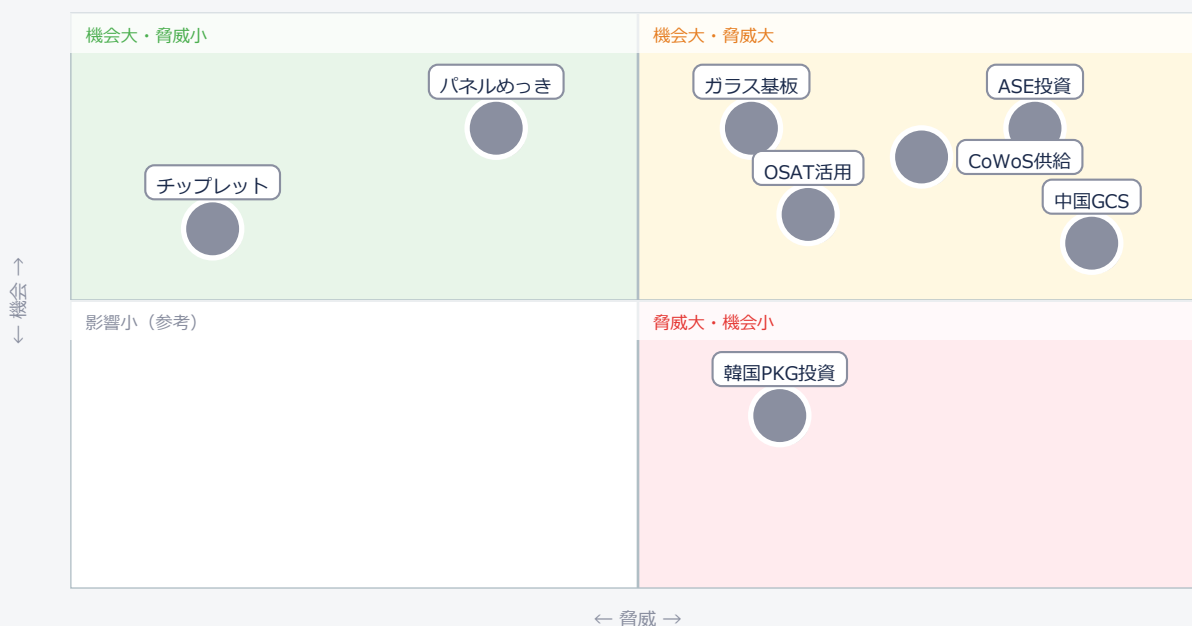
③

OSATへの先端パッケージング委託拡大は、自社のサプライチェーン戦略を見直すきっかけとなるか？

TSMCがCoWoS前工程の一部をOSATに委託拡大し、ASE Technologyは先端パッケージングに105億ドルを投資するなど、OSATの役割が急速に拡大しています。これは、ファウンドリのボトルネック解消とAIチップ供給増強のためですが、自社のサプライチェーンにおけるOSATの活用度、技術提携の可能性、そして品質・知的財産管理のリスクについて、再評価が必要な時期にきています。

日本企業にとっての「機会 vs 脅威」

日本企業にとっての「機会 vs 脅威」マトリクス



項目	象限	↑ 機会	↓ 脅威
● ガラス基板	注意	新材料市場開拓	日中競争激化
● 中国GCS	注意	なし	中国サプライ網構築
● OSAT活用	注意	OSATビジネス拡大	技術流出/競争激化
● ASE投資	注意	装置・材料需要増	競争力格差拡大
● CoWoS供給	注意	材料・装置需要増	AIチップ供給制約

● パネルめっき	機会大	大型PKG装置需要	競合技術の台頭
● チップレット	機会大	チップレット普及加速	新興OSAT台頭
● 韓国PKG投資	脅威大	なし	韓国勢の競争力強化

深掘り ① — ガラス基板、AIパッケージングの主役に

#07 | 日付不明 | The Economy | 技術新規性●●●●○ 実用化距離●●●○○ 市場インパクト●●●●● データ信頼性●●●○○
日本関連度●●●●●

AI半導体競争の焦点が微細化から先端パッケージングへと移行する中、次世代の要となるガラスコア基板の量産化競争が中国と日本で激化しています。ガラス基板は、従来の有機基板に比べ、優れた寸法安定性、低熱膨張率、低誘電損失という特性を持ち、より微細な再配線層と高密度な相互接続を可能にし、AIチップの性能と電力効率を向上させる「ゲームチェンジャー」と目されています。

しかし、ガラス材料の脆性、微細加工技術の難しさ、大型パネルでの反り制御など、量産化には複数の技術的課題が存在します。これらの課題を克服し、安定した歩留まりで製品を供給できるかが、市場リーダーシップを確立する上で決定的な要因となります。中国と日本の企業は、製造施設とサプライチェーン開発への投資を加速しており、この技術を制する者が次世代AI半導体市場を支配すると考えられています。

▶ 技術者の視点

ガラス基板の優位性は明確であり、AIチップの性能向上には不可欠な技術となるでしょう。ただし、歩留まり安定化の課題は依然として大きく、特に大型化に伴う反りや脆性への対策、微細配線形成技術の確立が鍵となります。日本企業はガラス材料技術や精密加工装置において強みを持つものの、中国勢の国家的な大規模投資と参入企業の増加は看過できません。日本の材料メーカーや装置メーカーは、この技術的障壁をいち早く克服し、量産技術を確立することで、大きな市場機会を掴むことができます。一方で、中国勢の台頭は価格競争の激化やサプライチェーンの再編を招く脅威となり得ます。R&D部門はガラス基板の特性を最大限に引き出すための材料開発とプロセス技術の確立を急ぎ、経営企画部門は中国勢の動向を注視し、戦略的な提携や投資を検討すべきです。

深掘り ② — CoWoS供給、AIチップの新たなボトルネックに

#15 | 2026/07/30 | Tech Times | 技術新規性●●○○○ 実用化距離●●●●● 市場インパクト●●●●●
データ信頼性●●●○○ 日本関連度●●●●●

AIチップ生産におけるボトルネックが、従来のシリコン製造から先端パッケージング、特にTSMCのCoWoS技術へと移行しています。2026年末までのCoWoS生産能力は既に完売しており、AIアクセラレーターなどの高機能半導体の供給が大幅に制約される事態が生じています。TSMCは2026年末までに月間CoWoS生産能力を現在の約3万ウェーハから13万ウェーハへと約4倍に拡大する計画ですが、Nvidiaがこの増強された能力の約60%を消費すると予測されており、需給ギャップは解消されない見込みです。

この供給ひっ迫の背景には、CoWoS技術の複雑性と製造プロセスの長さ、そして特にABF（Ajinomoto Build-up Film）基板といった主要材料の深刻な不足があります。ABF基板は日本の主要企業が供給しており、その不足は日本のサプライチェーンにも大きな影響を与えています。この状況は、半導体業界が前工程だけでなく後工程にも大規模な投資を振り向ける必要性を示唆しており、先端パッケージング市場は引き続き急成長する一方で、AIチップの安定供給には今後も課題が残ると予想されます。

▶ 技術者の視点

CoWoSの生産能力が2026年末まで完売という状況は、AIチップの需要が供給能力を圧倒していることを示しており、このボトルネックは今後も続く可能性が高いです。TSMCの4倍増産計画も、NVIDIAの需要だけで大半が埋まるという予測は、市場の楽観的な見方を裏切るものでしょう。特にABF基板の不足は、日本の材料メーカーにとって大きなビジネスチャンスであると同時に、供給責任を果たす上での重圧となります。日本の材料・装置メーカーは、この需要増に対応するための生産能力増強と技術革新を加速させる必要があります。また、半導体PKG設計部門は、CoWoS以外の代替パッケージング技術（例：EMIB、ファンアウト）の評価や、複数のOSATとの連携強化を検討し、サプライチェーンの多様化を進めるべきです。調達部門は、ABF基板の長期的な安定供給確保に向けた戦略的な交渉が急務となります。

深掘り ③ — ASE、先端パッケージングに過去最大投資

#10 | 2026/07/31 | TrendForce | 技術新規性 ●●○○○ 実用化距離 ●●●●● 市場インパクト ●●●●●
データ信頼性 ●●●○○ 日本関連度 ●●●●○

世界最大のOSAT（受託半導体組み立て・テストサービス提供者）であるASE Technology Holdingは、2026年の設備投資（CapEx）額を過去最高の105億ドルに引き上げると発表しました。同社は、この大規模投資を通じて、2027年までに最先端の先端パッケージングからの収益を2倍にするという野心的な目標を掲げています。この投資の大部分は、AIアクセラレータや高性能コンピューティング（HPC）向け半導体で不可欠な、CoWoSやファンアウト型パッケージングなどの先端技術の生産能力拡張に充てられます。

特に、高帯域幅メモリ（HBM）の統合、チップレット技術、そして異種積層パッケージングソリューションの開発と量産能力強化に重点が置かれます。ASEは、これらの複雑なパッケージングプロセスに対応するため、新しい自動化装置、検査システム、および材料科学の進歩に投資し、歩留まり向上と品質管理を徹底する方針です。この巨額投資は、AIチップのサプライチェーンにおけるボトルネックを解消し、市場の成長を加速させるための戦略的な動きであり、OSATの役割が今後さらに重要になることを示唆しています。

▶ 技術者の視点

ASEの105億ドルという記録的な設備投資は、先端パッケージング市場の爆発的な成長と、OSATがその中心的な役割を担うという強い意志の表れです。この投資は、日本の半導体製造装置メーカーや材料メーカーにとって、計り知れないビジネスチャンスをもたらします。特に、高精度なボンディング装置、検査装置、そしてHBM統合やチップレット技術に不可欠な高機能材料への需要が急増するでしょう。しかし、ASEのような巨大OSATが競争力をさらに強化することで、中小規模のOSATや自社でパッケージングを行うIDMにとっては、競争環境が厳しくなる脅威も存在します。日本の部品メーカーは、ASEの技術ロードマップを詳細に分析し、自社の製品がそのサプライチェーンに組み込まれるよう、積極的な提案と技術開発を行うべきです。R&D部門は、ASEが求める次世代パッケージング材料や装置の要求仕様を先取りし、共同開発の機会を探る必要があります。

その他の注目記事

Silicon Box、シンガポールで5億ユニット以上のチップレットパッケージを出荷し、製造規模を拡大 (Digital Journal)
技術新規性 ●●●○○ 実用化距離 ●●●●● 市場インパクト ●●●●○

Silicon Boxが5億ユニット以上のチップレットパッケージを出荷し、チップレット技術が大規模量産段階に入ったことを実証。日本の部品メーカーは、この新興OSATとの連携を模索すべき。

ACM Research、600x600mmパネル対応「Ultra ECP ap-p水平パネル電解めっき装置」の量産・評価受注を獲得 (GlobeNewswire)
技術新規性 ●●●○○ 実用化距離 ●●●●○ 市場インパクト ●●●○○

大型パネル対応の水平電解めっき装置が量産段階へ。パネルレベルパッケージングの効率化に貢献し、日本のめっき装置・材料メーカーは競合動向を注視し、自社技術の優位性を確立する必要がある。

韓国、先端パッケージング分野で国家競争力強化へ大規模投資計画を発表 (Maeil Business Newspaper (MK.co.kr))
技術新規性 ●●○○○ 実用化距離 ●●●○○ 市場インパクト ●●●●○

韓国政府が先端パッケージングに大規模投資し、ヘテロジニアス統合、3Dスタッキング、HBM統合を強化。日本の半導体産業にとって、韓国勢の技術力向上とサプライチェーン強化は脅威となり得るため、継続的な情報収集と対策が不可欠。

今週のアクション提案

記事評価マトリクスと機会/脅威分析を踏まえたアクション提案です。

■ 即時（今週中）

- 【調達】 CoWoS向けABF基板の供給状況を再確認し、複数サプライヤーからの調達可能性や長期契約の条件を緊急で検討する。
- 【半導体PKG設計】 AIチップのロードマップにおけるCoWoS依存度を評価し、EMIBやファンアウトなど代替パッケージング技術の適用可能性を調査する。
- 【経営企画】 ガラス基板市場における日中企業の投資動向と技術進捗に関する最新情報を収集し、自社の競争優位性評価をアップデートする。

■ 短期（1ヶ月）

- 【R&D;】 ガラス基板の量産化課題（脆性、反り、微細加工）解決に向けた社内技術開発ロードマップを見直し、外部パートナーとの連携可能性を検討する。
- 【生産技術】 ASE Technologyの設備投資計画を詳細に分析し、自社の製造装置・材料がASEのサプライチェーンに組み込まれる機会を特定する。
- 【調達】 主要OSAT企業（ASE, Amkor, Silicon Box等）との定期的な情報交換体制を構築し、先端パッケージング技術の動向と委託戦略の変化を把握する。

■ 中長期（四半期～）

- 【経営企画】 AI半導体パッケージング市場の長期的なサプライチェーン再編を見据え、自社の材料・装置事業におけるM&A;や戦略的提携の可能性を検討する。
- 【R&D;】 裏面電源供給（BSPDN）やファインピッチ相互接続など、次世代パッケージング技術の基礎研究・応用研究への投資を強化し、将来の技術的優位性を確保する。
- 【人事・教育】 先端パッケージング技術に対応できる専門人材の育成プログラムを強化し、技術革新のスピードに対応できる組織体制を構築する。

半導体後工程 採用記事全文集

出力日: 2026-08-08

採用記事数: 12 件

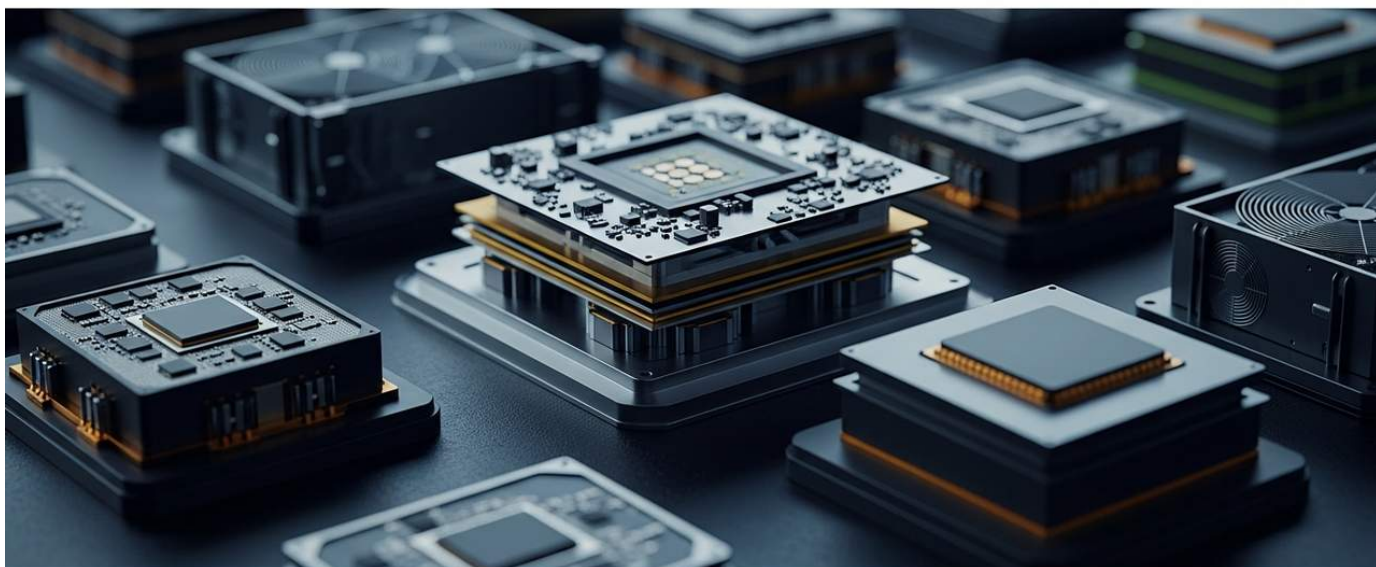
収録記事一覧

- #01 SEMI Europe主催「Advanced Packaging Conference 2026」：AIシステム性能を支える電力・相互接続の革新に焦点
- #02 ACM Research、600x600mmパネル対応「Ultra ECP ap-p水平パネル電解めっき装置」の量産・評価受注を獲得
- #06 IMAPS Device Packaging Conference 2026、チップレットとヘテロジニアス統合向け先端パッケージングに焦点
- #07 ガラス基板がAIパッケージングのゲームチェンジャーに：中国・日本が量産化競争を激化、歩留まり安定化が鍵
- #08 Advanced Semiconductor Packaging & Chiplet Show (ASPS) 2026、韓国水原で開催：先端パッケージング、チップレット、HBMを網羅
- #09 TrendForce、TSMCがNVIDIA ASIC需要増に対応するためCoWoS前工程の一部をOSATに委託拡大と報道
- #10 ASE Technology、2026年設備投資を過去最高の105億ドルに引き上げ、2027年までに先端パッケージング売上2倍を目指す
- #11 韓国、先端パッケージング分野で国家競争力強化へ大規模投資計画を発表
- #12 TrendForce、中国企業18社がガラスコア基板市場で存在感を加速と分析
- #13 Supercomputing News、AIアクセラレータにおける先端パッケージング技術（CoWoS、EMIB、T-AI）の重要性を強調
- #14 Silicon Box、シンガポールで5億ユニット以上のチップレットパッケージを出荷し、製造規模を拡大
- #15 TSMCのCoWoS先端パッケージングがAIチップ供給の新たなボトルネックに、2026年末まで生産能力は完売

#01 SEMI Europe主催「Advanced Packaging Conference 2026」：AIシステム性能を支える電力・相互接続の革新に焦点

公開日 2026年11月11日 SEMI Europe ヨーロッパ

SEMI
EUROPE



概要

2026年に開催されるAdvanced Packaging Conference（APC）は、「AIシステム性能を可能にするパワーと相互接続の革新」をテーマに、AI時代のシステムレベル性能向上のための先端パッケージング（AP）とテストの役割に焦点を当てます。この会議では、2.5D/3D統合、チップレットアーキテクチャ、ヘテロジニアス統合、HPC・AI・車載・5G/6Gアプリケーション向けの先進基板技術が議論の中心となります。また、持続可能性、サプライチェーンの回復力、新材料、裏面電源供給、ファインピッチ相互接続、チップ-パッケージ-システム共同設計といった多岐にわたるトピックも取り上げられ、業界の将来を形作る重要な技術動向が探求されます。

主要成果

2026年のAdvanced Packaging Conference（APC）では、AIシステムの飛躍的な性能向上を可能にするための電力供給および相互接続技術の革新が最重要テーマとして掲げられます。特に、2.5D/3D統合、チップレットアーキテクチャ、ヘテロジニアス統合といった先端パッケージング技術が、HPC、AI、車載、5G/6Gといった次世代アプリケーションにおけるシステムレベルの性能スケーリングを維持するための鍵であると強調されます。

技術詳細と革新

- **2.5D/3D統合とチップレットアーキテクチャ:** 複数のダイを水平または垂直に統合することで、帯域幅を劇的に向上させ、レイテンシを削減します。チップレットは、異なる機能を持つコンポーネントを独立して製造し、後工程で統合することで、設計の柔軟性と歩留まり向上に貢献します。
- **ヘテロジニアス統合と先進基板:** 異なるプロセスノードで製造された多様なチップ（CPU、GPU、メモリ、IO）を一つのパッケージに統合する技術が進化しています。特に、ガラス基板や有機基板の改良は、より高い配線密度と優れた電氣的・熱的性能を提供し、AIチップの性能向上に不可欠です。
- **パワーと相互接続の革新:** 裏面電源供給ネットワーク（BSPDN）は、電力供給経路を短縮し、電圧降下を低減することで、チップの性能と電力効率を向上させます。また、極めて微細なピッチ（ファインピッチ）での相互接続技術（例: ハイブリッドボンディング）は、より高密度な積層とチップ間のデータ転送速度の向上を可能にします。

背景と業界文脈

AIワークロードの複雑化とデータ量の爆発的な増加は、半導体チップの設計と製造に新たな挑戦をもたらしています。従来のムーアの法則によるトランジスタのスケーリングだけでは、性能向上のペースが鈍化し、「パワーウォール」や「メモリウォール」といった課題に直面しています。このため、先端パッケージングとテスト技術は、システム全体の性能を向上させるための重要なフロンティアとして位置づけられています。

今後の展望

APC 2026では、これらの技術革新に加え、サプライチェーンの回復力、サステナビリティ（持続可能性）への取り組み、および新材料の開発が議論されます。特に、チップ-パッケージ-システム共同設計は、初期段階からパッケージングの制約を考慮することで、最適なシステム性能とコスト効率を実現するための重要なアプローチとなります。会議は、業界関係者にとって、AI時代の先端半導体パッケージングにおける新たな機会と課題を理解し、今後の戦略を策定するための貴重な洞察を提供するでしょう。

元記事: <https://www.semiconeuropa.org/APC>

収集日: 2026年08月07日 | 自動記事収集・翻訳システム (Gemini API使用)

#02 ACM Research、600x600mmパネル対応「Ultra ECP ap-p水平パネル電解めっき装置」の量産・評価受注を獲得

公開日 2026年08月07日 GlobeNewswire アメリカ



概要

ACM Researchは、先進パッケージング顧客2社から、自社開発のUltra ECP ap-p水平パネル電解めっき装置の量産注文および評価注文を獲得したと発表しました。この革新的な装置は、最大600 × 600 mmの大型パネルフォーマットに対応し、Cu、Ni、SnAg、Auといった多様なめっきプロセスを処理できます。独自の水平電解めっき技術により、均一性とプロセス安定性が大幅に向上しており、この受注は大型パネル水平電解めっき技術が量産段階に移行し、先端パッケージングの生産性向上に貢献することを示しています。

主要成果

ACM Researchは、先端パッケージング顧客2社から、独自開発のUltra ECP ap-p水平パネル電解めっき装置の量産注文および評価注文を受注したと発表しました。この技術は、最大600 × 600 mmの大型パネルフォーマットに対応し、銅、ニッケル、スズ銀、金といった様々なめっきプロセスにおいて、均一性とプロセス安定性を大幅に向上させる独自の水平電解めっき技術を特徴としています。この成果は、大型パネル水平電解めっきが先端パッケージングの量産段階へと移行する上で重要な一歩となります。

技術・臨床詳細

- **大型パネル対応:** 本装置は、最大600 × 600 mmという大型のパネルフォーマットに対応しており、従来のウェハーレベルプロセスと比較して、より多くのチップを一度に処理できるため、生産効率とコスト効率が大幅に向上します。これは、特に大型パッケージやSiP（System-in-Package）の製造において有利です。
- **水平電解めっき技術:** 独自の水平電解めっき技術は、パネル表面全体にわたって均一な膜厚と優れた材料分布を実現します。これにより、欠陥率が低減され、高歩留まりでの生産が可能となります。また、従来の垂直めっき装置で課題となっていた液体の滞留や気泡の発生を抑制し、プロセスの安定性を高めます。
- **多種多様なめっきプロセス:** 銅（Cu）、ニッケル（Ni）、スズ銀（SnAg）、金（Au）など、先端パッケージングで広く用いられる主要なめっき材料に対応しています。これにより、顧客は様々なアプリケーション要件に合わせて柔軟にプロセスを選択できます。

背景と業界文脈

AI、高性能計算（HPC）、5G通信、自動運転などの進展に伴い、半導体デバイスはより高集積化、高機能化、かつ大型化する傾向にあります。これに対応するため、パッケージング技術もウェハーレベルからパネルレベルへと移行し、生産コストの削減と生産能力の向上が求められています。ACM ResearchのUltra ECP ap-p装置は、このトレンドに対応し、特に先端パッケージングにおける高密度相互接続層（RDL: Re-distribution Layer）やバンプ形成において、その性能が期待されています。

今後の展望

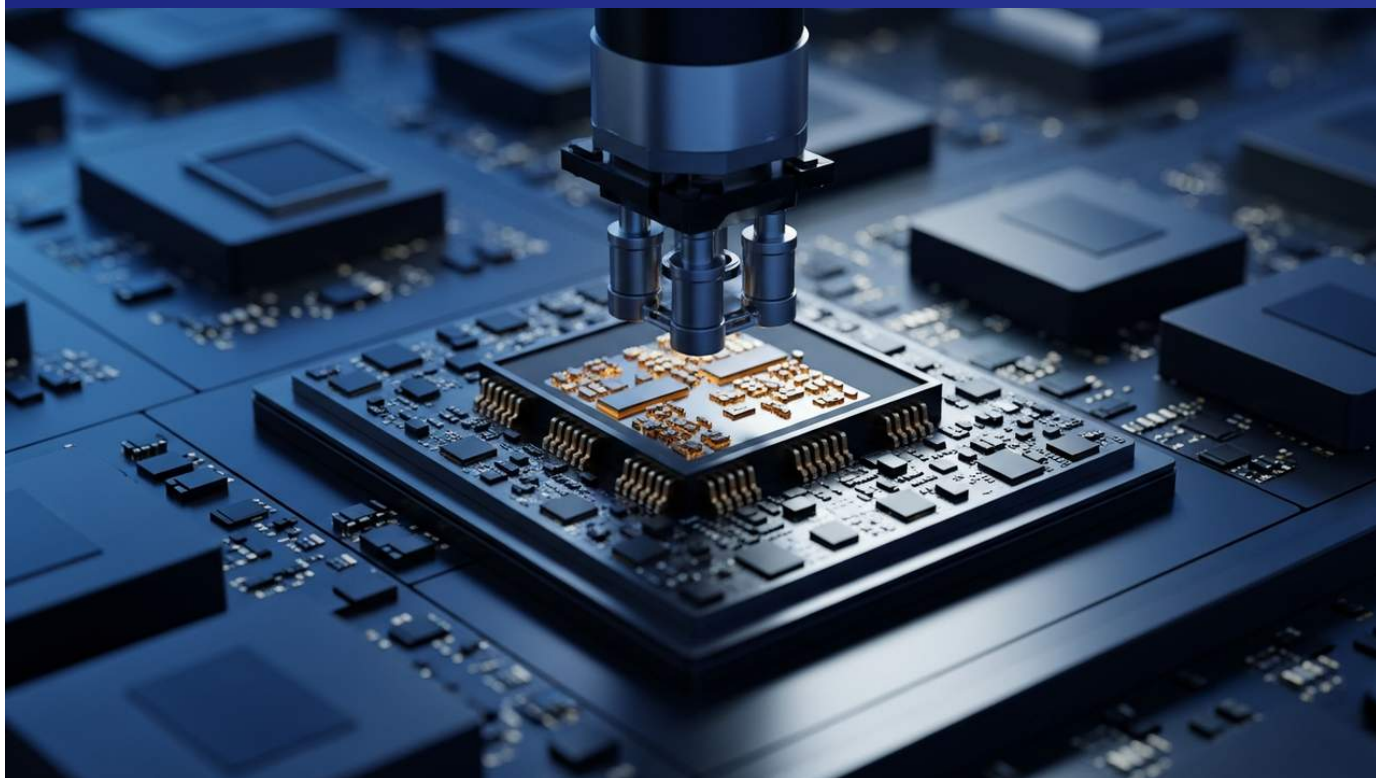
Ultra ECP ap-p水平パネル電解めっき装置の量産および評価注文の獲得は、ACM Researchが先端パッケージング市場における主要な装置プロバイダーとしての地位を確立する上で重要なマイルストーンとなります。同技術の普及は、パネルレベルパッケージングの効率と品質を向上させ、次世代半導体デバイスの量産を加速させることに貢献すると期待されます。これにより、AIチップやHPC向け半導体など、高性能デバイスの市場投入がさらに促進されるでしょう。

元記事: <https://www.globenewswire.com/news-release/2026/08/07/3340949/0/en/acm-research-s-ultra-ecp-ap-p-horizontal-panel-electroplating-tool-receives-first-production-order-and-evaluation-order-from-customers.html>

収集日: 2026年08月07日 | 自動記事収集・翻訳システム (Gemini API使用)

#06 IMAPS Device Packaging Conference 2026、チップレットとヘテロジニアス統合向け先端パッケージングに焦点

公開日 日付不明 IMAPS アメリカ



概要

IMAPS Device Packaging Conference 2026のProfessional Development Courses（PDCs）では、「チップレットとヘテロジニアス統合のための先端パッケージング」が主要テーマとして取り上げられました。このコースでは、相互接続密度と電気的性能に基づいた2Dから3.5D IC統合の様々な形態が定義されました。具体的には、ビルドアップパッケージ基板に埋め込まれたブリッジやRDL（再配線層）を備えたファンアウトエポキシ成形コンパウンド（EMC）を介したチップレット通信が議論されました。さらに、ハイブリッドボンディングの基礎とその技術を用いた量産製品も紹介され、先端パッケージングの最新技術動向が集約されました。

主要成果

IMAPS Device Packaging Conference 2026のProfessional Development Courses (PDCs) では、「チップレットとヘテロジニアス統合のための先端パッケージング」が深く掘り下げられ、業界における最も重要な技術トレンドの一つとして強調されました。このコースは、2Dから3.5Dまでの多様なIC統合アプローチを相互接続密度と電気的性能の観点から明確に定義し、特にチップレット通信とハイブリッドボンディングの進歩に焦点を当てました。

技術・臨床詳細

- **チップレットとヘテロジニアス統合の定義:** PDCsでは、2Dパッケージングから、高密度インターポーザを用いた2.5D、そしてウェハーレベルでダイを直接接続する3D、さらにはビルドアップパッケージとブリッジ技術を組み合わせた3.5Dまで、IC統合の様々な形態が相互接続密度と電気的性能の観点から詳細に説明されました。これにより、設計者は特定のアプリケーション要件に応じて最適な統合アプローチを選択するための明確な指針を得られます。
- **チップレット通信の革新:** チップレット間の通信は、ビルドアップパッケージ基板内に埋め込まれたシリコンや有機材料製のブリッジ、または高密度な再配線層 (RDL) を備えたファンアウトエポキシ成形コンパウンド (EMC) を介して実現されます。これらの技術は、チップレット間の高速かつ効率的なデータ転送を可能にし、システム全体の性能を向上させます。
- **ハイブリッドボンディングの基礎と応用:** ハイブリッドボンディングの基本原理が解説され、この技術がどのようにして超微細ピッチ（数ミクロン以下）でのダイ-ツー-ウェハーまたはダイ-ツー-ダイ接続を実現するかが説明されました。さらに、スマートフォンプロセッサやHBM (High Bandwidth Memory) など、この技術を活用した具体的な量産製品が紹介され、その実用性が強調されました。

背景と業界文脈

AI、高性能計算（HPC）、5G/6G通信といった次世代アプリケーションの要求は、半導体チップの複雑性と性能を飛躍的に向上させる必要性を生み出しています。従来のモノリシックなチップ設計では、製造コストや歩留まり、設計の柔軟性に限界があるため、チップレットとヘテロジニアス統合が業界の主要な解決策として浮上しています。これらの技術は、異なる機能を個別のチップレットとして製造し、後工程で効率的に統合することで、ムーアの法則の限界を超えた性能向上とコスト最適化を実現します。

今後の展望

IMAPS Device Packaging ConferenceのPDCsは、研究者、エンジニア、および業界関係者が、チップレットとヘテロジニアス統合の最新動向を深く理解し、それらの技術を自身の製品開発に応用するための知識を得る貴重な機会を提供しました。ハイブリッドボンディングのような先端接続技術の普及は、AIチップやHPCモジュールなど、高密度・高性能が求められるアプリケーションの進化をさらに加速させるでしょう。今後、これらの技術は、半導体パッケージングの主流となり、エレクトロニクス業界全体のイノベーションを牽引していくことが予想されます。

元記事: <https://imaps.org/page/DPC-26-PDCs>

収集日: 2026年08月07日 | 自動記事収集・翻訳システム (Gemini API使用)

#07 ガラス基板がAIパッケージングのゲームチェンジャーに：中国・日本が量産化競争を激化、歩留まり安定化が鍵

公開日 日付不明 The Economy 韓国



概要

AI半導体の競争がプロセスノードの微細化から先端パッケージングへと移行する中、次世代半導体パッケージングの要となるガラスコア基板市場でのリーダーシップを確保するため、中国と日本が量産化競争を激化させています。各社は製造施設とサプライチェーン開発への投資を加速させており、ガラス基板がAI半導体のスケーラビリティを可能にする重要な要素と見なされています。この急速に進化する分野では、歩留まりの安定化と基本的な技術的障壁の克服が、市場リーダーシップを決定する上で極めて重要であると業界関係者は指摘しています。

主要成果

AI半導体競争の焦点が従来のプロセスノード微細化から先端パッケージングへとシフトする中、次世代半導体パッケージングの基幹技術であるガラスコア基板の量産化において、中国と日本が主導権を巡る競争を激化させています。このガラス基板は、AI半導体の性能スケーラビリティを可能にする「ゲームチェンジャー」として位置づけられており、各国の企業が製造施設とサプライチェーン開発への大規模な投資を加速させています。

技術・臨床詳細

- **ガラス基板の技術的優位性:** ガラス基板は、従来の有機基板と比較して、優れた寸法安定性、低熱膨張率（CTE）、低誘電損失という特性を持ちます。これにより、より微細な再配線層（RDL）と高密度な相互接続を実現でき、信号の遅延や電力損失を低減し、AIチップの全体的な性能と電力効率を向上させます。
- **歩留まり安定化の課題:** ガラス基板の量産化には、ガラス材料の脆性、微細加工技術の難しさ、および大型パネルでの反り制御など、複数の技術的課題が存在します。これらの課題を克服し、安定した歩留まりで製品を供給できるかどうか、市場リーダーシップを確立する上での決定的な要因となります。
- **製造投資とサプライチェーン開発:** 中国と日本の企業は、ガラス基板の生産能力を確立するため、工場建設や既存施設の拡張に多額の投資を行っています。また、原材料供給から最終製品に至るまでのサプライチェーン全体を強化し、安定供給体制を構築することも競争優位性を得る上で重要です。

背景と業界文脈

AIアプリケーションの高度化は、半導体チップに莫大な量のデータ処理能力と高帯域幅を要求しています。これまでのプロセス微細化だけでは限界が見え始めており、先端パッケージングがチップ性能向上の新たな主要手段となっています。ガラス基板は、AIプロセッサとHBM（High Bandwidth Memory）のような高速メモリを効率的に統合するための理想的なプラットフォームとして注目されており、この技術を制する者が次世代AI半導体市場を支配すると考えられています。

今後の展望

中国と日本の熾烈な競争は、ガラスコア基板技術の急速な発展と普及を促すでしょう。歩留まりの安定化と技術的課題の克服が進めば、ガラス基板はAIチップだけでなく、HPC（高性能計算）、データセンター、車載エレクトロニクスなど、幅広い高性能アプリケーションで広く採用されると予想されます。この競争の結果は、世界の半導体サプライチェーンの勢力図を大きく変え、今後のAI技術の進化のペースを決定する重要な要素となるでしょう。

元記事: <https://economy.ac/news/2026/06/202606289308>

収集日: 2026年08月07日 | 自動記事収集・翻訳システム (Gemini API使用)

#08 Advanced Semiconductor Packaging & Chiplet Show (ASPS) 2026、韓国水原で開催：先端パッケージング、チップレット、HBMを網羅

公開日 2026年08月26日 Advanced Semiconductor Packaging & Chiplet Show (ASPS) 韓国

 08_Advanced Semiconductor Packaging & Chiplet Show (A

概要

Advanced Semiconductor Packaging & Chiplet Show (ASPS) が、2026年8月26日から28日まで韓国水原コンベンションセンターで開催されます。このB2B展示会は、韓国の半導体メーカーに特化し、半導体製造におけるパッケージングプロセス全体を網羅します。主要なテーマには、高まるAIチップ需要に対応するための先端半導体パッケージング技術、チップレットアーキテクチャ、および高帯域幅メモリ（HBM）が挙げられ、韓国半導体産業における最新技術動向とビジネス機会が提供されます。

主要成果

Advanced Semiconductor Packaging & Chiplet Show (ASPS) が、2026年8月26日から28日まで韓国水原コンベンションセンターで開催されます。この展示会は、先端半導体パッケージング技術、チップレットアーキテクチャ、および高帯域幅メモリ（HBM）に焦点を当て、韓国半導体産業の将来を形成する重要な技術トレンドとビジネス機会を提示します。特に、AIチップの性能向上と効率化に不可欠な最新のパッケージングソリューションが強調されます。

技術・臨床詳細

- **先端半導体パッケージング:** 高集積化、小型化、高効率化が求められるAI、HPC（高性能計算）、車載、5G/6G通信などのアプリケーション向けに、2.5D/3D積層、ファンアウトパッケージング、Co-Packaged Optics（CPO）など、様々な先端パッケージング技術が展示されます。
- **チップレットアーキテクチャ:** 異なる機能を持つ複数のチップレットを組み合わせることで、設計の柔軟性を高め、製造コストを削減し、システム全体の性能を向上させるチップレット技術の最新動向が紹介されます。これは、ムーアの法則の限界を超えるための重要なアプローチです。
- **高帯域幅メモリ（HBM）:** AIプロセッサにおける「メモリウォール」を打破するために不可欠なHBM技術は、TSV（Through-Silicon Via）を用いて複数のDRAMダイを積層し、プロセッサとの間で超高速データ転送を可能にします。展示会では、HBMの最新世代とその製造技術に焦点が当てられます。

背景と業界文脈

AIの爆発的な成長は、半導体パッケージング技術に前例のない革新を要求しています。韓国は、Samsung ElectronicsやSK Hynixといった世界的なメモリおよびファウンドリ企業を擁し、先端パッケージング技術開発の最前線に立っています。ASPSは、韓国の半導体エコシステム全体が集結し、グローバルなサプライチェーンにおけるその重要性をさらに高めるためのプラットフォームとなります。

今後の展望

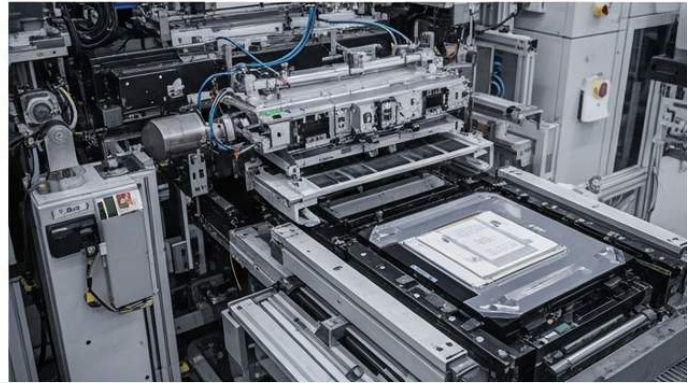
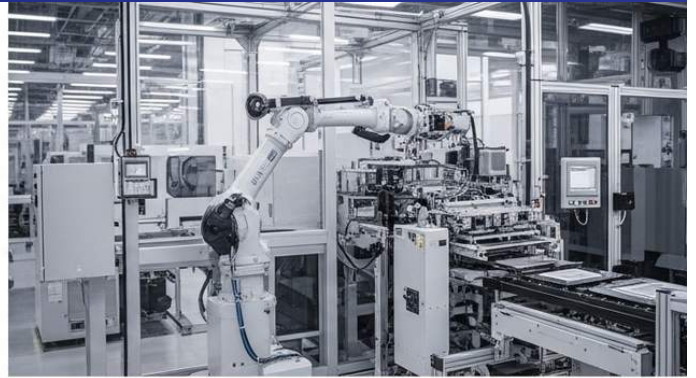
ASPS 2026は、韓国の半導体メーカーが最新のパッケージング技術とソリューションを世界に発信する絶好の機会を提供します。展示される技術は、AIチップの性能を次のレベルに引き上げ、データセンター、自動運転、高性能モバイルデバイスなど、幅広い分野でのAI技術の普及を加速させるでしょう。このイベントは、先端パッケージングとチップレット技術の標準化、サプライチェーンの強化、そして新たなビジネス連携の促進にも貢献し、半導体産業全体の持続的な成長を支援すると期待されます。

元記事: <https://www.semipkgshow.com/en>

収集日: 2026年08月07日 | 自動記事収集・翻訳システム (Gemini API使用)

#09 TrendForce、TSMCがNVIDIA ASIC需要増に対応するためCoWoS前工程の一部をOSATに委託拡大と報道

公開日 2026年08月05日 TrendForce 台湾



概要

TrendForceは、TSMCがNVIDIAのASIC（特定用途向け集積回路）需要の急増に対応するため、CoWoS（Chip-on-Wafer-on-Substrate）前工程における一部の主要プロセスをOSAT（受託半導体組み立て・テストサービス提供業者）に委託拡大していると報じました。この動きは、先端パッケージングのボトルネックを緩和し、AIアクセラレータの供給能力を迅速に増強することを目的としています。主要なOSAT企業がこの委託拡大の恩恵を受ける見込みです。

主要成果

TrendForceの最新レポートによると、台湾積体回路製造（TSMC）は、NVIDIAの特定用途向け集積回路（ASIC）に対する急増する需要に対応するため、その先端パッケージング技術であるCoWoS（Chip-on-Wafer-on-Substrate）の前工程の一部を、受託半導体組み立て・テストサービス提供業者（OSAT）に委託拡大していると報じられました。この戦略は、AIアクセラレータの供給能力を迅速に増強し、市場のボトルネックを緩和することを目的としています。

技術・臨床詳細

- CoWoS技術は、複数のロジックチップやHBM（高帯域幅メモリ）をシリコンインターポーザー上に統合し、これをさらに基板に実装する2.5Dパッケージングソリューションです。特にAI/HPCチップの高い性能要求を満たす上で不可欠です。
- 今回OSATに委託拡大されるのは、CoWoSの「前工程」とされる、シリコンインターポーザーの製造や微細配線層（RDL）形成、マイクロバンプ形成など、一部の複雑なプロセスであると推測されます。これらの工程は、極めて高い精度と技術力を要求します。
- この委託拡大により、TSMCは自社の生産資源をより高付加価値のある先端プロセスに集中させることが可能となり、OSATは先端パッケージングにおける存在感を強化する機会を得ます。

背景・業界文脈

NVIDIAのGPU（Graphics Processing Unit）は、AIモデルの学習と推論においてデファクトスタンダードとなっており、その需要は予測をはるかに上回るペースで増加しています。CoWoSのような先端パッケージングは、AIアクセラレータの性能を最大限に引き出すために不可欠ですが、その製造プロセスは複雑で時間がかかり、サプライチェーン全体のボトルネックとなっていました。TSMCのOSATへの委託拡大は、このボトルネックを解消し、より迅速な市場供給を可能にするための現実的な解決策です。

今後の展望

TSMCのこの戦略的な動きは、先端パッケージング市場におけるOSATの役割をさらに重要視させ、業界全体のサプライチェーン再編を促す可能性があります。ASE Technology HoldingやAmkor Technologyといった主要OSAT企業は、CoWoS関連の生産能力を増強しており、今回のTSMCからの委託拡大はその成長をさらに加速させるでしょう。これにより、AI半導体の供給が安定し、AI技術のさらなる普及と発展が期待されます。

元記事: <https://www.trendforce.com/news/2026/08/05/news-tsmc-reportedly-expands-outsourcing-of-key-cowos-front-end-step-to-osats-amid-rising-nvidia-asic-demand/>

収集日: 2026年08月07日 | 自動記事収集・翻訳システム (Gemini API使用)

#10 ASE Technology、2026年設備投資を過去最高の105億ドルに引き上げ、2027年までに先端パッケージング売上2倍を目指す

公開日 2026年07月31日 TrendForce 台湾



概要

TrendForceは、世界最大のOSAT企業であるASE Technology Holdingが、2026年の設備投資（CapEx）額を過去最高の105億ドルに引き上げると報道しました。同社は、2027年までに先端パッケージングからの収益を2倍にすることを目指しており、これはAIおよび高性能コンピューティング（HPC）向け半導体の需要増に対応するためです。この大規模投資は、業界のサプライチェーンにおけるASEの地位をさらに強化するものです。

主要成果

TrendForceの報告によると、世界最大の半導体後工程（OSAT）サービスプロバイダーであるASE Technology Holdingは、2026年の設備投資（CapEx）額を過去最高の105億ドルに引き上げることを発表しました。同社は、この大規模な投資を通じて、2027年までに最先端の先端パッケージングからの収益を2倍にするという野心的な目標を掲げています。

技術・臨床詳細

- この設備投資の大部分は、AIアクセラレータや高性能コンピューティング（HPC）向け半導体で不可欠な、CoWoS（Chip-on-Wafer-on-Substrate）やファンアウト型パッケージングなどの先端技術の生産能力拡張に充てられます。
- 特に、高帯域幅メモリ（HBM）の統合、チップレット技術、そして異種積層パッケージングソリューションの開発と量産能力強化に重点が置かれます。これらの技術は、データ転送速度の向上と電力効率の最適化を実現します。
- ASEは、これらの複雑なパッケージングプロセスに対応するため、新しい自動化装置、検査システム、および材料科学の進歩に投資し、歩留まり向上と品質管理を徹底する方針です。

背景・業界文脈

AIの急速な発展は、半導体業界に前例のない需要をもたらしており、特に高効率かつ高密度なパッケージングが可能な先端技術が求められています。ASEのようなOSAT企業は、ファウンドリやIDM（垂直統合型デバイスメーカー）と連携し、この需要を満たす上で極めて重要な役割を担っています。今回の記録的な設備投資は、AIチップのサプライチェーンにおけるボトルネックを解消し、市場の成長を加速させるための戦略的な動きです。

今後の展望

ASE Technologyの巨額な設備投資と先端パッケージング収益倍増計画は、同社がAI時代の半導体エコシステムにおいて、そのリーダーシップを確固たるものにしようとしている明確なシグナルです。これにより、AIチップの供給が安定し、最終的にはAIアプリケーションのさらなる普及と技術革新が促進されるでしょう。また、これは他のOSAT企業やサプライヤーにも同様の投資を促し、先端パッケージング市場全体の成長を加速させる可能性があります。

元記事: <https://www.trendforce.com/news/2026/07/31/news-ase-again-raises-2026-capex-to-record-us10-5b-eyes-2x-leading-edge-advanced-packaging-revenue-by-2027/>

収集日: 2026年08月07日 | 自動記事収集・翻訳システム (Gemini API使用)

#11 韓国、先端パッケージング分野で国家競争力強化へ大規模投資計画を発表

公開日 2026年08月01日 Maeil Business Newspaper (MK.co.kr) 韓国



概要

韓国政府は、先端パッケージング分野における国家競争力強化のため、今後数年間で大規模な投資計画を発表しました。この戦略は、AIおよびHPC（高性能コンピューティング）向け半導体の需要増に対応し、グローバルサプライチェーンにおける韓国のリーダーシップを確固たるものにすることを目指しています。特に、R&D資金援助、人材育成、およびインフラ整備に重点が置かれます。

詳細

主要成果

韓国政府は、半導体後工程における国家競争力を強化するため、先端パッケージング分野への大規模な投資計画を発表しました。この国家戦略は、AIと高性能コンピューティング（HPC）向け半導体の需要拡大に対応し、グローバル半導体サプライチェーンにおける韓国の技術的優位性を不動のものとすることを目的としています。

技術・臨床詳細

- 投資計画は、特にヘテロジニアスインテグレーション、3Dスタッキング、チップレット技術、そして高帯域幅メモリ（HBM）の統合といった最先端パッケージング技術の研究開発に重点を置いています。
- 政府は、産学連携を強化し、次世代パッケージング材料の開発、高精度製造装置の国産化、および高度な検査・テスト技術の確立を支援する方針です。
- これにより、韓国は、AIプロセッサや自動運転車向け半導体など、将来のハイエンド市場で求められる超高密度・高効率パッケージングソリューションの開発を加速させることができます。

背景・業界文脈

半導体は、韓国経済の主要な柱であり、特にサムスン電子やSKハイニックスといった企業が世界市場をリードしています。しかし、地政学的な緊張とサプライチェーンの脆弱性への懸念から、各国は半導体製造能力の国内回帰と強化を進めています。韓国もこの潮流の中で、特に技術的優位性を持つ先端パッケージング分野に注力することで、将来の競争力を確保しようとしています。これは、単なる技術投資に留まらず、国家安全保障と経済的自立を両立させる戦略の一環です。

今後の展望

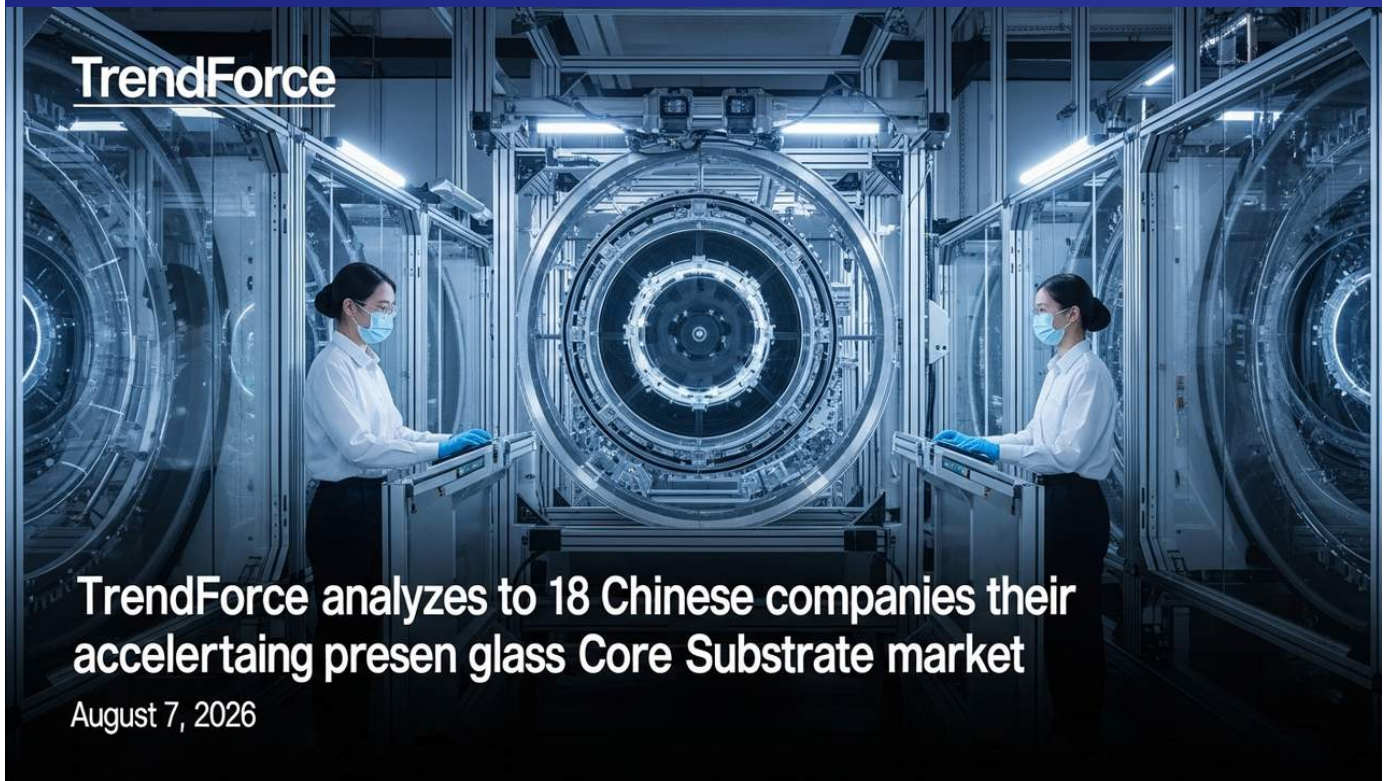
この大規模な政府投資は、韓国の半導体産業が先端パッケージング分野で世界の最前線に立ち続けるための強力な後押しとなるでしょう。R&D資金、人材育成、インフラ整備が一体となって推進されることで、新しい技術の創出と産業化が加速され、グローバルな半導体エコシステム全体にポジティブな影響を与えることが期待されます。これにより、韓国はAI時代の半導体イノベーションの中心地としての地位をさらに強化するでしょう。

元記事: <https://www.mk.co.kr/en/business/12119467>

収集日: 2026年08月07日 | 自動記事収集・翻訳システム (Gemini API使用)

#12 TrendForce、中国企業18社がガラスコア基板市場で存在感を加速と分析

公開日 2026年08月07日 TrendForce 台湾



概要

TrendForceは、中国の18社が先端パッケージング向けガラスコア基板市場において、その存在感を急速に高めていると報告しました。この動きは、米中間の技術競争が激化する中で、中国がサプライチェーンの自立性を目指す戦略の一環です。これらの企業は、R&Dと生産能力への投資を加速し、次世代のAIおよびHPCチップを支える基盤技術の獲得を目指しています。

詳細

主要成果

TrendForceの最新分析によると、中国国内の18社もの企業が、先端パッケージング向けガラスコア基板市場において、その地位を急速に確立し、強化しています。これは、グローバルな半導体サプライチェーンにおける中国の自立性向上と、最先端技術へのアクセス確保を目的とした、国家戦略の一環と見られています。

技術・臨床詳細

- ガラスコア基板は、従来の有機基板やシリコンインターポザーと比較して、優れた電気的特性（低誘電損失）、熱安定性、そしてより微細な配線（ $L/S < 1/1\mu m$ ）の形成能力を提供します。これにより、AIアクセラレータや高性能コンピューティング（HPC）チップの高密度統合が可能となります。
- 中国企業は、レーザー加工、精密薄膜堆積、そしてガラスへのTSV（Through-Silicon Via）形成といった主要な製造プロセス技術の開発に注力しており、生産技術の成熟度を高めています。
- これらの技術的進歩は、チップレットの統合、異種積層、およびHBM（高帯域幅メモリ）との接続において、信号完全性の向上と消費電力の削減に貢献します。

背景・業界文脈

半導体産業における米中間の技術競争は激しさを増しており、中国は特に先端パッケージング材料や装置の国産化を加速しています。ガラスコア基板は、高性能半導体のボトルネックを解消する次世代材料として注目されており、中国政府はこれを戦略的優先事項として支援しています。国内企業の参入増加は、供給網の安定化と技術的独立性の確保を目指す中国の強い意志を反映しています。

今後の展望

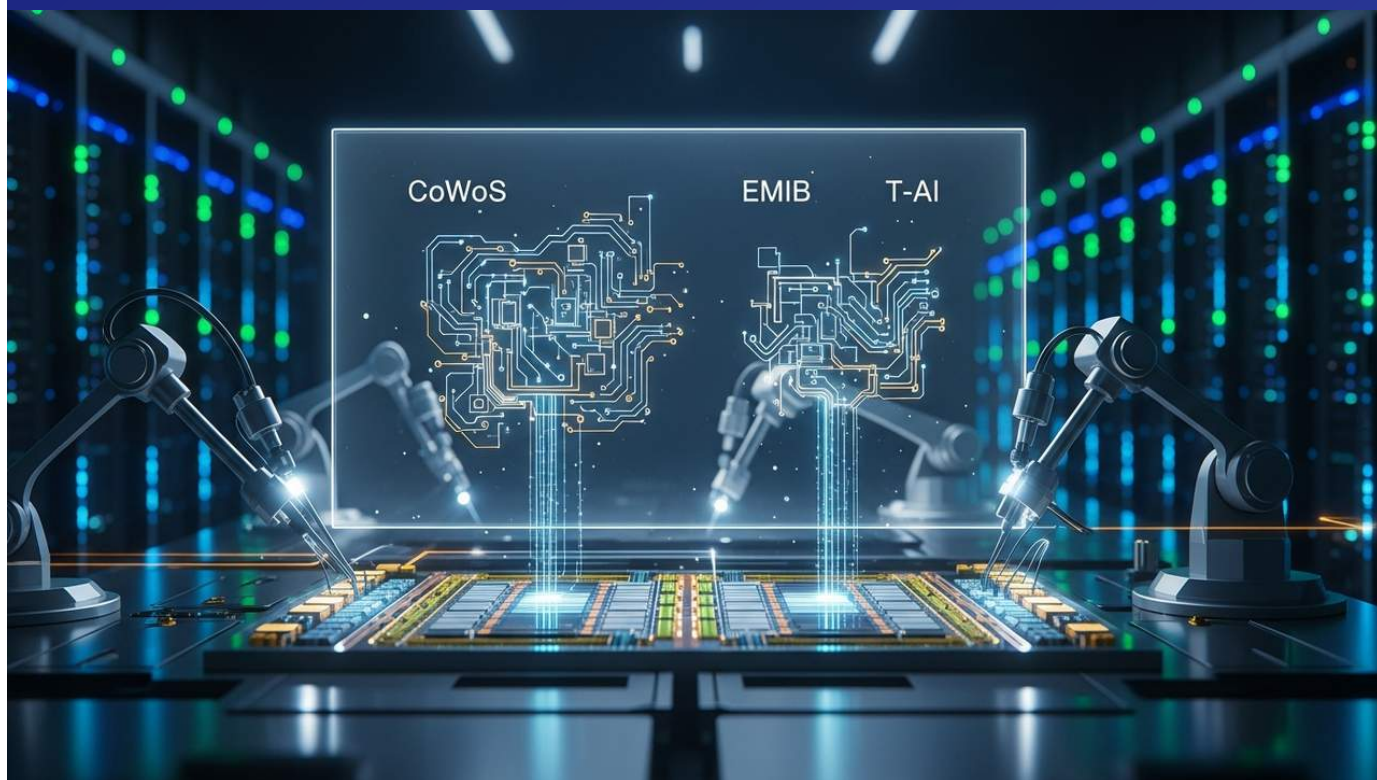
中国企業がガラスコア基板市場で存在感を強めることは、グローバルな先端パッケージングサプライチェーンに大きな影響を与える可能性があります。これにより、将来的にガラスコア基板のコスト競争が激化し、技術革新がさらに加速するかもしれません。また、これは中国がAI時代の半導体分野で独自の技術エコシステムを構築する上で、重要な一歩となるでしょう。この動きは、長期的に世界の半導体産業のパワーバランスを変化させる可能性を秘めています。

元記事: <https://www.trendforce.com/news/2026/08/07/news-18-chinese-enterprises-accelerate-positions-in-glass-core-substrate-market/>

収集日: 2026年08月07日 | 自動記事収集・翻訳システム (Gemini API使用)

#13 Supercomputing News、AIアクセラレータにおける 先端パッケージング技術（CoWoS、EMIB、T-AI）の重要性を強調

公開日 2026年08月06日 Supercomputing News グローバル



概要

Supercomputing Newsは、AIアクセラレータの性能向上の鍵として、CoWoS、EMIB、T-AIといった先端パッケージング技術の重要性を強調する分析記事を公開しました。これらの技術は、プロセッサとメモリ間のデータ転送ボトルネックを解消し、AIワークロードの効率を劇的に向上させます。記事は、先端パッケージングがムーアの法則を超えた性能向上を実現する主要な手段であると指摘しています。

主要成果

Supercomputing Newsは、人工知能（AI）アクセラレータの性能向上のボトルネックを解消する上で、CoWoS、EMIB、およびT-AIといった先端パッケージング技術が不可欠であることを強調する詳細な分析記事を掲載しました。これらの技術は、ムーアの法則の限界を超えてコンピューティング能力を拡張するための重要な手段となっています。

技術・臨床詳細

- **CoWoS (Chip-on-Wafer-on-Substrate):** TSMCが開発した2.5Dパッケージング技術で、複数のロジックダイやHBM（高帯域幅メモリ）をシリコンインターポザー上に統合し、高密度な相互接続を実現します。これにより、プロセッサとメモリ間のデータ転送速度が劇的に向上します。
- **EMIB (Embedded Multi-die Interconnect Bridge):** Intelが開発した技術で、小型のシリコンブリッジをパッケージ基板に埋め込み、異なるダイ間的高速接続を可能にします。これにより、インターポザーが不要となり、コストと複雑性を低減しながら高い帯域幅を提供します。
- **T-AI (Through-put AI):** これは特定のパッケージング技術名ではなく、AIワークロードに最適化された総合的なパッケージングとシステム統合アプローチを指す場合があります。AIアクセラレータの処理効率を最大化するための設計思想や技術の組み合わせを意味します。
- これらの技術は、AIモデルの学習と推論に必要な膨大なデータ転送能力と低遅延を実現し、従来のパッケージングでは達成困難なレベルの性能向上を提供します。

背景・業界文脈

AIモデルの規模が拡大し、データセンターのコンピューティング需要が急増する中で、AIアクセラレータの性能はシステムのボトルネックとなりがちです。特に、CPUやGPUとHBM間のデータ転送速度が、全体の性能を制限する主要因となっています。先端パッケージング技術は、このボトルネックを解消し、複数のチップを密接に統合することで、事実上の「一つのスーパーチップ」として機能させることを可能にします。これは、AI時代の半導体イノベーションの最前線です。

今後の展望

CoWoS、EMIB、およびT-AIのような先端パッケージング技術は、AIアクセラレータの今後の進化を決定づける重要な要素となるでしょう。これらの技術のさらなる成熟とコスト効率の改善は、より強力でエネルギー効率の高いAIシステムの普及を加速させます。半導体メーカーは、これらのパッケージングソリューションへの投資を強化し、次世代のAIイノベーションを推進することが求められています。これは、グローバルなテクノロジー競争における決定的な差別化要因となります。

元記事: <https://www.supercomputing.news/emerging/advanced-packaging-cowos-emib-t-ai-accelerator-bottleneck>

収集日: 2026年08月07日 | 自動記事収集・翻訳システム (Gemini API使用)

#14 Silicon Box、シンガポールで5億ユニット以上のチップレットパッケージを出荷し、製造規模を拡大

公開日 2026年08月07日 Digital Journal (PR-Zen) シンガポール



概要

シンガポールを拠点とする先端パッケージング企業Silicon Boxは、5億ユニット以上のチップレットパッケージを出荷したことを発表しました。これは、同社の製造能力と先端パッケージング技術の成熟度を示す重要なマイルストーンです。同社は、AI、HPC、自動車、コンシューマーエレクトロニクスといった主要市場にサービスを提供し、チップレットエコシステムの普及を加速させています。

詳細

主要成果

シンガポールに本社を置く先端パッケージング企業Silicon Boxは、5億ユニットを超えるチップレットパッケージを出荷したと発表しました。この成果は、同社がチップレットベースのソリューションを大規模に提供する能力と、その製造技術が成熟していることを明確に示しています。

技術・臨床詳細

- Silicon Boxは、超微細ピッチでのチップレット接続を可能にする独自のリソグラフィ、ボンディング、および再配線層（RDL）技術を開発しています。これにより、複数の異なる機能を持つチップレットを単一のパッケージに高密度に統合できます。
- 同社のソリューションは、特にAIアクセラレータ、高性能コンピューティング（HPC）プロセッサ、高性能モバイルSoC（System-on-Chip）、そして車載半導体など、高いI/O密度と低消費電力が求められるアプリケーションに最適化されています。
- 5億ユニット以上の出荷は、同社の製造プロセスが堅牢であり、厳しい品質基準を満たしながら大量生産を達成できることを実証しています。これは、チップレットエコシステム全体の信頼性を高める上で重要な実績です。

背景・業界文脈

ムーアの法則の限界に直面する中、半導体業界はチップレット戦略へと急速に移行しています。チップレットは、異なるプロセスノードで製造された複数の機能ブロック（チップレット）を統合することで、より高い性能、低消費電力、および柔軟な設計を可能にします。Silicon Boxは、この新しいパラダイムにおける主要なOSAT（受託半導体組み立て・テストサービス提供者）の一つとして台頭しており、その大規模な生産能力は、チップレットの広範な採用を加速させています。

今後の展望

Silicon Boxの5億ユニット出荷というマイルストーンは、チップレット技術が単なる研究段階から、商業的に実現可能な大規模生産ソリューションへと移行したことを象徴しています。同社の成長は、AI、データセンター、自動運転車など、データ集約型アプリケーションの今後の発展に不可欠な高性能半導体の供給能力を強化するでしょう。Silicon Boxは、シンガポールを拠点としつつも、グローバルな半導体サプライチェーンにおいて戦略的なプレイヤーとしての地位をさらに確固たるものにすると期待されます。

元記事: <https://www.digitaljournal.com/pr/news/pr-zen/silicon-box-ships-500m-units-1843816404.html>

収集日: 2026年08月07日 | 自動記事収集・翻訳システム (Gemini API使用)

#15 TSMCのCoWoS先端パッケージングがAIチップ供給の新たなボトルネックに、2026年末まで生産能力は完売

公開日 2026年07月30日 Tech Times アメリカ



概要

AIチップ生産におけるボトルネックが、従来のシリコン製造から先端パッケージング、特にTSMCのCoWoS技術へと移行しています。2026年末までのCoWoS生産能力は既に完売しており、ABF基板材料の深刻な不足がリードタイムを著しく延長させています。TSMCは2026年末までにCoWoS生産能力を月間13万ウェーハへと約4倍に拡大する計画ですが、Nvidiaがその約60%を消費すると予測されています。この状況は、AIハードウェアのサプライチェーン構造に大きな変化をもたらしています。

主要成果

AIチップのサプライチェーンにおいて、製造上のボトルネックが従来のシリコンウェーハ製造から先端パッケージング工程、特にTSMCが提供するCoWoS（Chip-on-Wafer-on-Substrate）技術へと大きく移行しています。この高精度な統合パッケージング技術の需要が急増した結果、2026年末までのTSMCのCoWoS生産能力は既に完全に予約済みとなっています。これにより、AIアクセラレーターなどの高機能半導体の供給が大幅に制約される事態が生じています。

技術・臨床詳細

CoWoS技術は、複数のロジックチップやHBM（High Bandwidth Memory）を単一のインターポーザ上に統合し、高い帯域幅と低消費電力を実現する2.5D/3Dパッケージングソリューションです。AI、HPC（High-Performance Computing）、データセンター向けチップの性能向上には不可欠な技術であり、NVIDIAなどの主要AIチップメーカーがその恩恵を受けています。しかし、この技術の複雑性と製造プロセスの長さ、そして特にABF（Ajinomoto Build-up Film）基板といった主要材料の深刻な不足が、生産能力の増強を阻む大きな要因となっています。AT&SのCEOの分析によると、TSMCは2026年末までに月間CoWoS生産能力を現在の約3万ウェーハから13万ウェーハへとほぼ4倍に増やす計画ですが、市場の需要はそれを上回る勢いで、特にNvidiaがこの大幅に増強された能力の約60%を消費すると見られています。この需給ギャップは、先端パッケージングのリードタイムを大幅に延長させ、業界全体に影響を与えています。

背景・業界文脈

AI技術の急速な進化は、高性能なAIアクセラレーターに対する前例のない需要を生み出しています。これらのアクセラレーターは、膨大なデータを高速に処理するために、高度に統合された半導体パッケージングを必要とします。CoWoSはその最先端を行く技術の一つですが、従来の半導体製造が微細化の物理的限界に近づく中で、後工程であるパッケージングが全体のスループットを決定する新たなボトルネックとして浮上しました。この状況は、半導体業界が製造能力増強のために、前工程だけでなく後工程にも大規模な投資を振り向ける必要があることを示唆しています。

今後の展望

CoWoS生産能力のひっ迫は、サプライチェーン全体に広範な影響を及ぼしています。半導体メーカーは、CoWoS技術への依存度が高いことから、代替のパッケージング技術の模索や、OSAT（Outsourced Semiconductor Assembly and Test）プロバイダーとの連携強化を進める可能性があります。また、ABF基板をはじめとする材料サプライヤーへの投資や、複数年にわたる長期契約締結の動きも加速するでしょう。これにより、先端パッケージング市場は引き続き急成長し、関連する材料、装置メーカー、そしてOSAT企業に新たなビジネスチャンスをもたらす一方で、AIチップの安定供給には今後も課題が残ると予想されます。

元記事: <https://www.semicoregroup.com/news/540004>

収集日: 2026年08月07日 | 自動記事収集・翻訳システム (Gemini API使用)