

半導体後工程

Weekly Intelligence Report

2026-08-01 | 13件 | 6カ国

troy-technical.jp

今週のキーワード

AI後工程ボトルネック

先端パッケージング投資と材料供給課題

13

件

記事数

6

カ国

対象国

105

億ドル

ASE投資

29

%

ABF不足

今週的全13記事 — 5軸評価で読むべき記事を選ぶ

各列の見方 — 技術新規性：ブレイクスルー度合い 実用化距離：製品として使える近さ 市場インパクト：業界全体への影響規模
データ信頼性：定量データ・査読の有無 日本関連度：日本の企業・サプライチェーンとの直接的関連性

#	記事タイトル	種別	技術 新規性	実用化 距離	市場 インパクト	データ 信頼性	日本 関連度	一行サマリ
#01	ベシ、HB受注増	企業戦略/ 製品紹介						半導体装置メーカーBesiがAI需要とハイブリッドボンディング牽引で記録的受注を達成。先端パッケージングの採用が加速。
#02	マレーシアHBM4投資	国家戦略/ 市場動向						マレーシア政府がHBM4国産化を目指し、先端チップパッケージングに4500万米ドルを投資。2年以内の商業化目標。
#03	Intel EMIB vs TSMC	技術比較/ 企業戦略						インテルEMIBがAIパッケージングで優位性。TSMCはCoWoS供給制約に対し類似技術開発で対抗し、競争激化。
#04	ASE設備投資増額	企業戦略/ 市場動向						ASE TechnologyがAI向け先端パッケージング需要に対応し、2026年設備投資を過去最高の105億ドルに増額。
#05	ABF基板29%不足	市場危機/ 市場レポート						AIチップのHBM統合加速によりABF基板需要が急増し、2028年には最大29%の供給不足に陥ると予測。
#06	Intel EMIB-T推進	技術紹介/ 企業戦略						インテルが米国内ファブでFoveros/EMIB-T（電力供給チャネル付き）先端パッケージング技術を推進し、AI半導体開発を加速。
#07	SEMICON West移転	市場動向/ 国家戦略						SEMICON Westがアリゾナ州フェニックスへ移転。TSMCの1000億ドル規模ファブ計画で米半導体ハブ強化。
#08	2.5D/HBM加速	技術比較/ 市場動向						AIアクセラレーター向け2.5DパッケージングとHBM統合が加速。TSMC CoWoSとSamsung I-CubeSが技術を牽引。
#09	TSMCガラスCoPoS	新技術/ 企業戦略						TSMCがCoWoS容量ボトルネック解消のため、310x310mmガラス基板CoPoSのパイロットラインを稼働。2028-2029年量産へ。
#11	Amkorアリゾナ工場	企業戦略/ 市場動向						Amkor TechnologyがAI需要に対応し、アリゾナに70億ドル規模の先進パッケージング工場を建設。韓国SiP生産はベトナムへ移管。
#12	ASE設備投資増額(詳)	企業戦略/ 市場動向						ASE Technologyが2026年設備投資を105億ドルに増額し、LEAP事業の2027年倍増を目指す。FOPLPは2027年Q1量産開始。
#13	SiC/パワーモジュール	新技術/ 技術紹介						SiC/パワーモジュール向け先進パッケージング（AMB、埋め込みダイ）がEVとAIデータセンターを変革。熱管理と電力密度を向上。

#	記事タイトル	種別	技術 新規性	実用化 距離	市場 インパクト	データ 信頼性	日本 関連度	一行サマリ
#16	ASMPT記録的売上	企業戦略/ 製品紹介						ASMPTがAI需要に牽引され、アドバンストパッケージング事業で記録的売上を達成。PLPを将来の成長ドライバーに。

High Med-High Med Low | 背景黄色 = 注目記事

今週、判断に影響する3つの問い

①AIチップの性能限界はパッケージングで打破できるか？

TSMC CoWoSの供給制約やIntel EMIB-T、TSMC CoPoSといった新技術の登場は、AIチップの性能向上と量産化の鍵を握る。自社の設計や材料選定は、これらの先端パッケージング技術の進化に対応できているか、あるいはボトルネックになっていないか。

②ABF基板の供給不足は自社の生産計画に影響しないか？

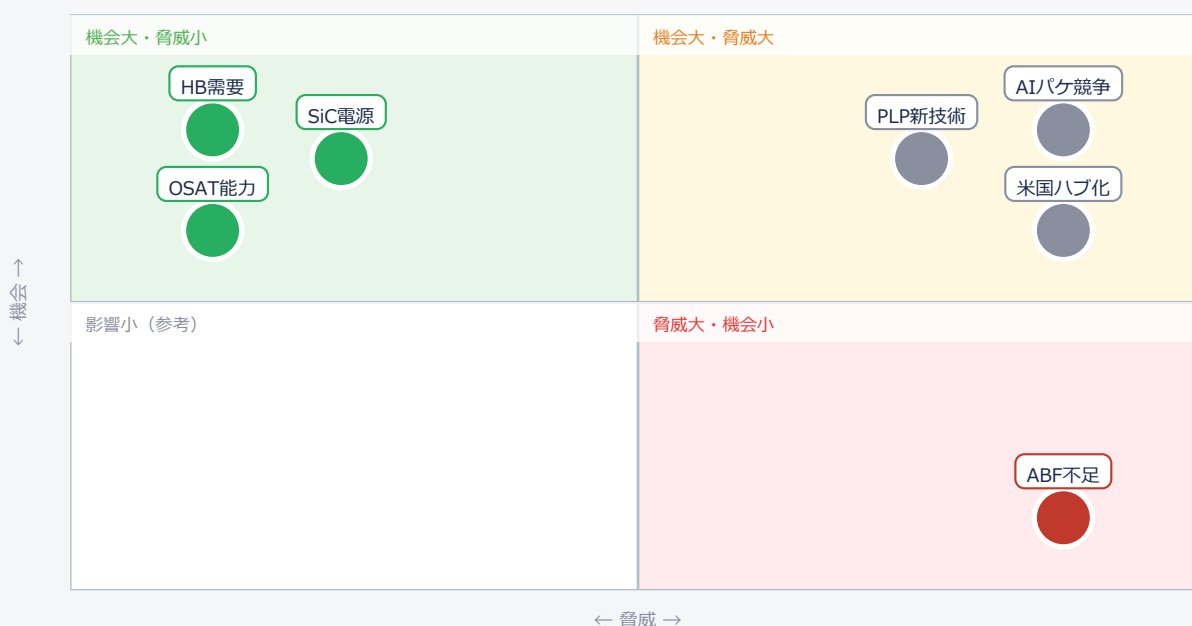
2028年にはABF基板が最大29%不足すると予測され、191億ドルの増産投資も短期解消は困難。主要サプライヤーの動向を注視し、代替材料や設計変更、サプライヤーとの長期契約など、具体的な対策を検討する必要がある。

③国内製造回帰と地政学リスクへの対応は十分か？

米国アリゾナ州への半導体エコシステム集積（TSMC 1000億ドル投資、Amkor 70億ドル工場、SEMICON West移転）は、サプライチェーンの再編を加速させる。日本企業は、この地政学的な変化を機会と捉え、新たなビジネスチャンスを生み出せるか、あるいは脅威として認識し対策を講じているか。

日本企業にとっての「機会 vs 脅威」

日本企業にとっての「機会 vs 脅威」マトリクス



項目	象限	↑ 機会	↓ 脅威
● HB需要	機会大	HB装置・材料需要増	—
● AIバケ競争	注意	新技術への参入機会	技術競争激化、投資負担
● ABF不足	脅威大	代替材料開発	材料調達リスク、生産制約
● 米国ハブ化	注意	米国市場参入	サプライチェーン再編
● PLP新技術	注意	ガラス基板・装置需要	既存技術陳腐化リスク
● OSAT能力	機会大	OSATとの協業強化	—
● SiC電源	機会大	SiC向け材料・PKG開発	—

深掘り ① — TSMC、ガラス基板CoPoSでCoWoSボトルネック打破へ

#09 | 2026/07/29 | 36口 / 半口体行口観察 | 技術新規性●●●●○ 実用化距離●●○○○ 市場インパクト●●●●●
データ信頼性●●●○○ 日本関連度●●●●●

TSMCは、AIチップ向けCoWoSの生産容量制約を解消するため、CoPoS（Chip-on-Panel-on-Substrate）先進パッケージング技術のパイロットラインを稼働させました。この新プラットフォームは、従来の12インチウェハーの物理的限界を超え、310x310mmの長方形ガラスパネルを使用。既存のディスプレイパネル生産ラインを再利用することで、大幅な生産量増加とコスト効率の改善を目指します。

CoPoSは、高精度なパネルレベルリソグラフィーとガラス基板を活用し、大規模AIダイの効率的なタイル化を実現します。2028年後半から2029年の量産開始を目指しており、HPC、5G/6G、AIチップといった次世代アプリケーションの厳しい要件に対応する鍵となる技術です。Intelもガラス基板ベースの先進パッケージングで2027年後半の量産を目指しており、この分野は激しい競争が予想されます。

▶ 技術者の視点

TSMCのCoPoSは、AIチップの性能向上とコスト効率化を両立させる画期的なアプローチです。ガラス基板の採用は、反り制御やTGV（Through-Glass Via）形成など、材料とプロセス技術に高度な要求を課します。特にガラス基板の平坦性、熱膨張係数、機械的強度、そしてTGVの信頼性は、量産化に向けた重要な課題となるでしょう。日本企業にとっては、高機能ガラス基板、パネルレベルリソグラフィー装置、PVD装置、そして低応力モールド材などのサプライヤーとして大きな【機会】があります。一方で、既存のウェハーベースパッケージング材料・装置メーカーは、技術転換への対応が遅れると【脅威】に直面する可能性があります。R&D部門はガラス基板関連技術の動向を注視し、材料メーカーはTGV対応ガラス基板や低反り封止材の開発を加速すべきです。

深掘り ② — AIチップ需要でABF基板が2028年に29%不足の危機

#05 | 2026/07/26 | [不明] | 技術新規性●○○○○ 実用化距離●●●●● 市場インパクト●●●●● データ信頼性●●●○○
日本関連度●●●●●

AIチップのHBM統合加速により、ABF（Ajinomoto Build-up Film）基板の需要面積は2025年から2028年まで年平均39%で急増し、2027年には供給不足に転じ、2028年には最大29%のギャップが生じると予測されています。AIサーバー用チップはGPUあたり8~12個のHBMを搭載し、これがABF基板の大型化と複雑化を招いています。

この需要増に対し、Unimicron、Nanya PCB、Kinsusといった主要基板メーカーは総額191億ドルの拡張計画を進めていますが、製造設備の導入や生産能力の立ち上げに時間がかかるため、短期的な供給不足の緩和は困難と見られています。この深刻な供給制約は、次世代AIおよび高性能コンピューティング開発のボトルネックとなる可能性を指摘しています。

▶ 技術者の視点

ABF基板の供給不足は、AIチップの生産計画に直接的な影響を及ぼす喫緊の課題です。予測される29%の不足は、AI産業全体の成長速度を制約する可能性があり、日本の材料メーカー（特に味の素）にとつては大きな【機会】であると同時に、供給責任を果たす上での【脅威】でもあります。提示された191億ドルの投資は大規模ですが、製造リードタイムを考慮すると、2028年までの不足解消は現実的ではないでしょう。基板メーカーは、より大型で多層化するABF基板の製造技術革新と歩留まり向上を急ぐ必要があります。調達部門は、複数サプライヤー戦略の強化、長期契約の見直し、代替材料の評価を即座に進めるべきです。R&D部門は、ABF代替となる低誘電・低損失材料や、より効率的なパッケージング構造の検討を開始すべきです。

深掘り ③ — SiCパワーモジュール向け先進パッケージングがEV/AIデータセンターを変革

#13 | 2026/07/31 | [Industry Publication/Research] | 技術新規性●●●●○ 実用化距離●●●○○ 市場インパクト●●●●○
データ信頼性●●●●○ 日本関連度●●●●●

SiC（炭化ケイ素）パワーモジュール向けの先進パッケージング技術が、電気自動車（EV）インバーターやAIデータセンターの電力システムにおいて、熱管理と電力密度を大幅に向上させています。Fraunhofer IZMと三菱重工業は、アクティブメタルろう付け（AMB）チップ埋め込みを活用した500kW/LのSiCインバーターを2026年6月に発表しました。

この技術は、窒化ケイ素（Si₃N₄）や窒化アルミニウム（AlN）を用いたAMB基板により、熱サイクル抵抗と熱伝導率を改善。175～200℃の動作環境に対応する高耐熱性モールド材やシリコングル、そしてベアSiCダイを直接PCB層に埋め込む埋め込みダイパッケージングを統合しています。埋め込みダイは電気経路を短縮し、寄生インダクタンスを低減することで、SiCパワーモジュールのスイッチング性能と効率を向上させます。

▶ 技術者の視点

SiCパワーモジュールにおけるAMBと埋め込みダイ技術は、EVやAIデータセンターの電力変換効率を劇的に向上させる可能性を秘めています。三菱重工が関与している点は、日本企業にとって大きな【機会】です。特に、500kW/Lという電力密度は非常に高く、熱管理材料（AMB基板、高耐熱性モールド材、シリコングル）の性能が鍵となります。これらの材料は、高温環境下での長期信頼性を確保するために、熱応力緩和、熱伝導性、電気絶縁性のバランスが極めて重要です。実用化に向けた課題としては、埋め込みダイの歩留まり向上、異なる材料間の熱膨張係数ミスマッチによる信頼性確保、そして高耐熱性封止材のコストダウンが挙げられます。日本の材料メーカーは、これらの課題解決に貢献できる高機能材料の開発を加速すべきです。

その他の注目記事

ベシ、AI需要とハイブリッドボンディング牽引で受注額が前年比128.8%増（ET Electronics News）
技術新規性●●●○○ 実用化距離●●●●● 市場インパクト●●●●○

AI向けハイブリッドボンディング装置の需要が急増。日本の装置・材料メーカーは、このトレンドを捉え、Besiiとの連携を強化すべき。

インテルEMIB技術がAIパッケージングで優位性確立、TSMCはCoWoS供給制約に対し類似技術開発で対抗（Benzinga）
技術新規性●●●●○ 実用化距離●●●○○ 市場インパクト●●●●●

IntelとTSMCの先端パッケージング競争は、AIチップの設計とサプライチェーンに大きな影響を与える。日本の材料・装置メーカーは両社の技術動向を注視し、対応力を高める必要がある。

ASE Technology、2026年設備投資を過去最高の105億ドルに増額、先進パッケージング事業の2027年倍増を目指す（TrendForce）
技術新規性●●○○○ 実用化距離●●●●● 市場インパクト●●●●○

世界最大のOSATであるASEの巨額投資は、先端パッケージングの供給能力不足解消に貢献。FOPLPの量産化は、日本のパネル製造技術や材料メーカーに新たな機会をもたらす。

インテル、米国内ファブでFoveros/EMIB-T先端パッケージング技術を推進し次世代AI半導体開発を加速（Intel）
技術新規性●●●●○ 実用化距離●●●○○ 市場インパクト●●●●○

EMIB-Tの電力供給チャネルはHBM統合の課題を解決する重要な技術。米国内製造強化は、日本のサプライヤーにとって新たなビジネスモデルを検討する契機となる。

ASMPT、AI需要でアドバンストパッケージング事業が記録的売上を達成し、2026年上半年に堅調な業績を報告（ASMPT）
技術新規性●●●○○ 実用化距離●●●●● 市場インパクト●●●●○

TCBやPLPなど、ASMPTの先端パッケージング装置の好調は、AIチップ製造における高精度・高密度実装の重要性を示唆。日本の装置・材料メーカーは連携を強化すべき。

今週のアクション提案

記事評価マトリクスと機会/脅威分析を踏まえたアクション提案です。

■ 即時（今週中）

- 【調達】ABF基板の主要サプライヤー（味の素等）と連携し、2028年までの供給見通しとリスク評価を実施。代替材料の検討を開始。
- 【R&D;】Intel EMIB-TやTSMC CoPoSなど、主要プレイヤーの先端パッケージング技術ロードマップを再確認し、自社材料・装置の適合性を評価。
- 【経営企画】米国アリゾナ州の半導体エコシステム動向（TSMC、Amkor等）を調査し、日本企業の参入機会やサプライチェーン再編の影響を分析。

■ 短期（1ヶ月）

- 【R&D;】ガラス基板を用いたパネルレベルパッケージング（PLP）の技術動向（TSMC CoPoS、ASE FOPLP等）を深掘り調査。TGV形成技術やガラス基板材料の要求特性を特定し、開発計画に反映。
- 【半導体PKG】SiCパワーモジュール向けAMB基板、高耐熱性モールド材、埋め込みダイ技術に関する最新情報を収集。自社製品への適用可能性を評価し、開発ロードマップを更新。
- 【調達】主要OSAT（ASE, Amkor, ASMPT等）の設備投資計画と先端パッケージング能力増強の動向を把握し、将来的なキャパシティ確保に向けた交渉戦略を立案。

■ 中長期（四半期～）

- 【R&D;】ABF基板の代替となる、低誘電・低損失かつ高信頼性のパッケージング材料の基礎研究を強化。特に、大型化・多層化に対応可能な新素材の探索。
- 【経営企画】地政学リスクを考慮したサプライチェーンの多様化戦略を策定。米国、東南アジア（マレーシア、ベトナム）など、新たな製造拠点との連携強化や投資機会を検討。
- 【EV設計】SiCパワーモジュール向け先進パッケージング技術の進化を前提とした、次世代EVインバーターの設計思想を検討。高電力密度・高効率化に向けた材料・部品サプライヤーとの協業体制を構築。

半導体後工程 採用記事全文集

出力日: 2026-08-01

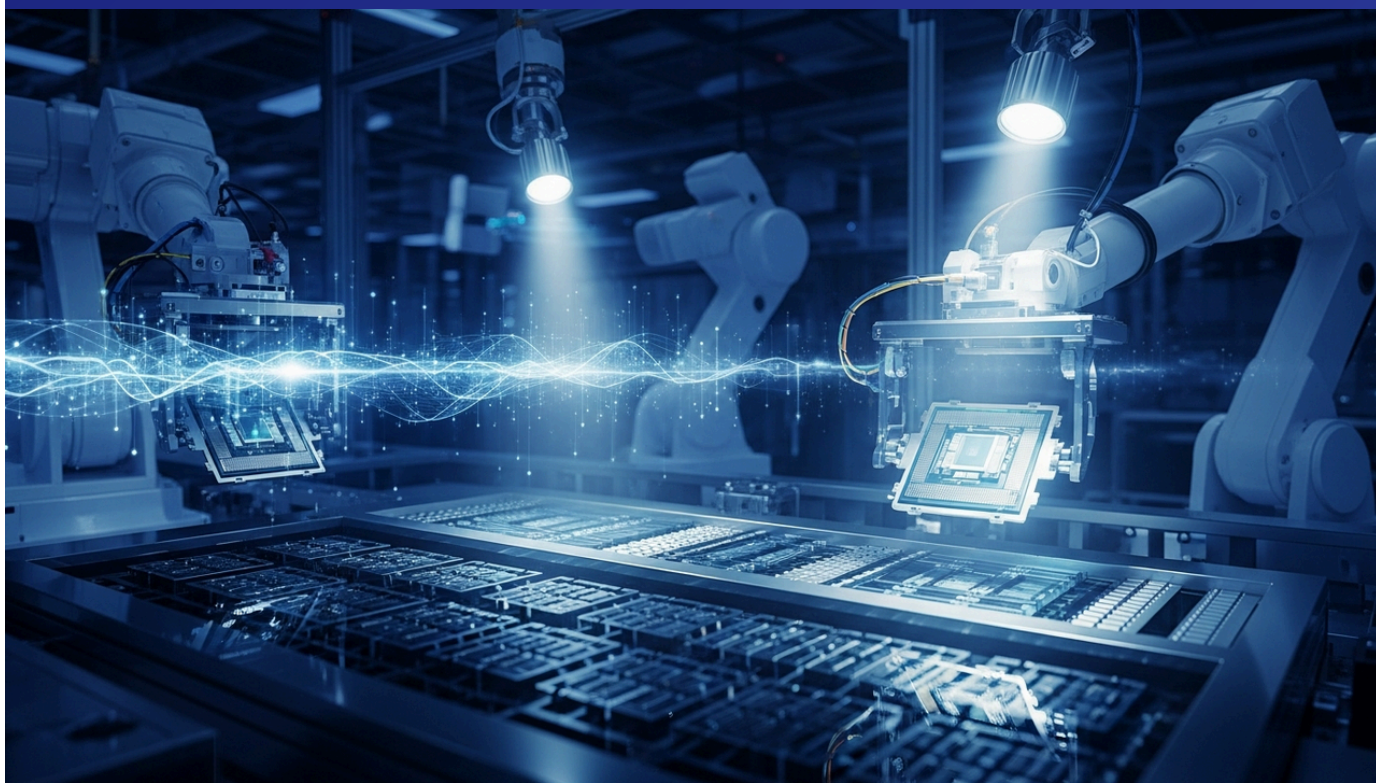
採用記事数: 13 件

収録記事一覧

- #01 ベシ、AI需要とハイブリッドボンディング牽引で受注額が前年比128.8%増の2億9290万ユーロに到達
- #02 マレーシア、HBM4国産化を目指し先端チップパッケージングに4500万米ドルを投資
- #03 インテルEMIB技術がAIパッケージングで優位性確立、TSMCはCoWoS供給制約に対し類似技術開発で対抗
- #04 ASEテクノロジー、AI需要急増に対応し2026年設備投資を過去最高の105億ドルに23.5%増額
- #05 AIチップの高機能化でABF基板需要が2028年に29%不足へ、191億ドルの増産投資も短期解消は困難
- #06 インテル、米国内ファブでFoveros/EMIB-T先端パッケージング技術を推進し次世代AI半導体開発を加速
- #07 SEMICON Westがアリゾナ州フェニックスへ移転、TSMCの1000億ドル規模2nm以下ファブ計画で米半導体ハブ強化
- #08 AIアクセラレーター向け2.5DパッケージングとHBM統合が加速：TSMC CoWoSとSamsung I-CubeSが技術を牽引、2026年までに5.5倍のレティクルサイズへ
- #09 TSMCが310x310mmガラス基板CoPoSでCoWoS容量ボトルネックを打破、2028-2029年量産へ
- #11 Amkor Technology、AI需要に対応しアリゾナに2028年稼働の先進パッケージング工場を建設、韓国SiP生産はベトナムへ移管
- #12 ASE Technology、2026年設備投資を過去最高の105億ドルに増額、先進パッケージング事業の2027年倍増を目指す
- #13 SiCパワーモジュール向け先進パッケージングがEVとAIデータセンターを変革：AMBと埋め込みダイ技術が熱管理と電力密度を向上
- #16 ASMPT、AI需要でアドバンストパッケージング事業が記録的売上を達成し、2026年上半期に堅調な業績を報告

#01 ベシ、AI需要とハイブリッドボンディング牽引で受注額が前年比128.8%増の2億9290万ユーロに到達

公開日 2026年07月23日 ET Electronics News オランダ



概要

オランダの半導体装置メーカーBesiは、AI関連需要とハイブリッドボンディング技術の好調に牽引され、2026年第2四半期の受注額が前年同期比128.8%増の2億9290万ユーロを記録した。純利益は8900万ユーロ、売上高は2億4990万ユーロを計上し、ハイブリッドボンディング顧客数は15社から21社に増加した。この記録的な受注は、ロジック、メモリ、コパッケージドオプティクス、消費者向けなど幅広い分野で先端パッケージング技術の採用が加速していることを示している。ベシの技術は、次世代AIおよび高性能コンピューティング向けの半導体製造において不可欠な役割を担い、その市場での地位を強化している。

主要成果

オランダの半導体装置大手BE Semiconductor Industries (Besi) は、2026年第2四半期において、AI関連の需要とハイブリッドボンディング技術の採用拡大に牽引され、過去最高の受注額2億9290万ユーロを達成しました。これは前年同期と比較して128.8%の大幅な増加であり、同社の市場における優位性と先端技術への強い需要を明確に示しています。

技術・事業詳細

Besiの業績は、特に次世代半導体パッケージング技術であるハイブリッドボンディングへの投資が実を結んだものです。この技術の顧客数は、わずか1年間で15社から21社へと顕著に増加しました。ハイブリッドボンディングは、個別のチップを直接接合することで、従来のワイヤーボンディングやフリップチップボンディングに比べて高密度、高性能、低消費電力を実現します。これにより、ロジック、メモリ、コパッケージドオプティクス（CPO）、そして高性能AIアプリケーションといった多岐にわたる分野で、その応用が加速しています。第2四半期の売上高は2億4990万ユーロ、純利益は8900万ユーロに達し、前年比でそれぞれ32.0%増、58.0%増と大幅な成長を遂げました。

背景・業界文脈

現在の半導体業界は、AI、データセンター、高性能コンピューティング（HPC）の爆発的な成長により、かつてないほどの需要期を迎えています。これらのアプリケーションは、より多くのコア、より高い帯域幅、そしてより低いレイテンシを必要とし、チップの集積度と電力効率を限界まで高める先端パッケージング技術が不可欠となっています。Besiのハイブリッドボンディング技術は、これらの課題に対する主要な解決策の一つとして位置づけられており、特にHBM (High Bandwidth Memory) やチップレットアーキテクチャの進化において、その重要性が高まっています。

今後の展望

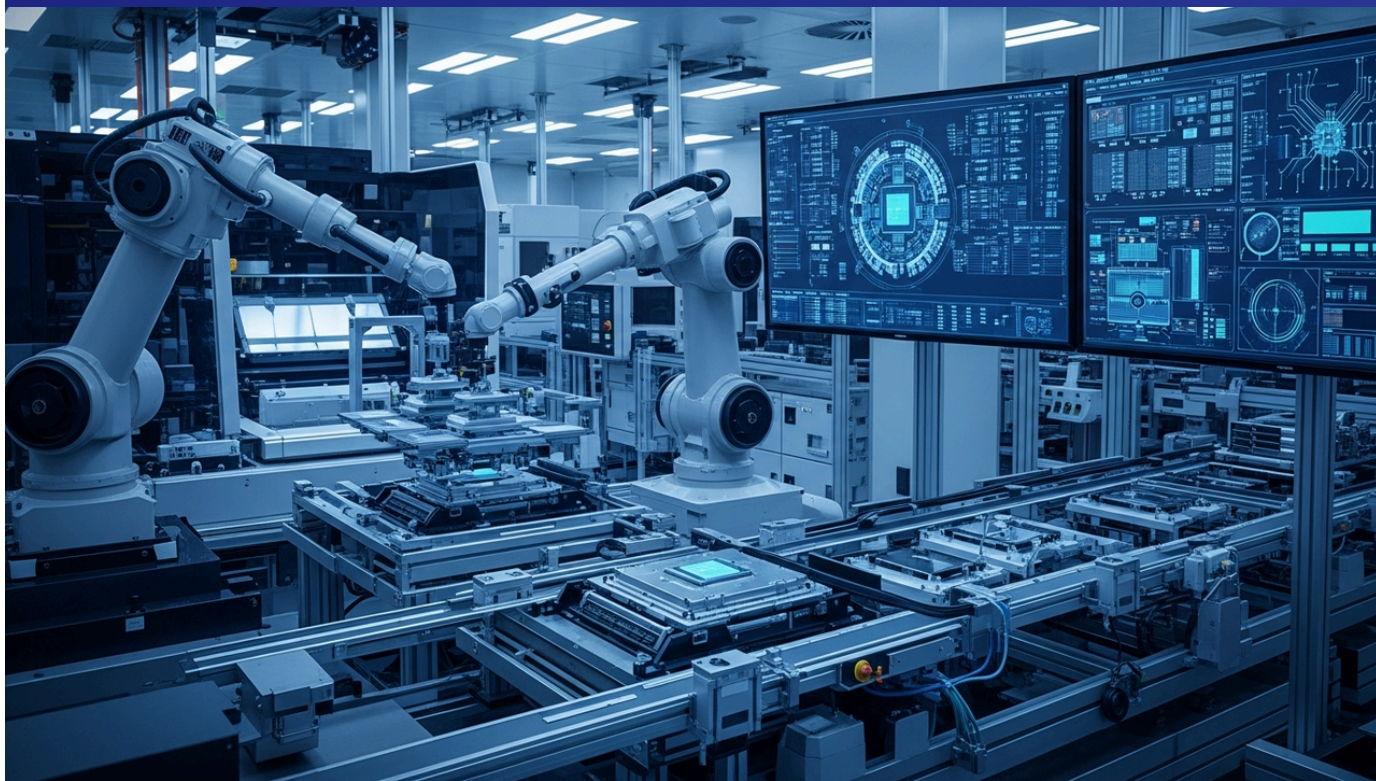
ベシは、ハイブリッドボンディング技術への継続的な研究開発投資を通じて、さらなる顧客基盤の拡大と市場シェアの獲得を目指しています。AI市場が今後も急速な成長を続けることが予測される中、ベシの技術は、半導体チップの性能向上とコスト効率化に貢献し、業界全体のイノベーションを加速させる鍵となるでしょう。同社の強固な受注残と技術リーダーシップは、将来にわたる持続的な成長を示唆しています。

元記事: <https://electronics.economictimes.indiatimes.com/news/semiconductors/besi-reports-record-orders-driven-by-ai-and-hybrid-bonding-technology/132575561>

収集日: 2026年07月31日 | 自動記事収集・翻訳システム (Gemini API使用)

#02 マレーシア、HBM4国産化を目指し先端チップパッケージングに4500万米ドルを投資

公開日 2026年07月30日 Asia News Network マレーシア



概要

マレーシア政府は、科学・技術・イノベーション省が主導するプログラムの下、AI、データセンター、高性能コンピューティング向けの先端チップパッケージング能力強化のため、1億8500万リンギット（約4500万米ドル）を投資すると発表した。マレーシア先端パッケージングコンソーシアム（MAPC）は、5社の地元企業を連携させ、2年以内にHBM4テストチップの国産概念実証を商業化することを目指す。この投資は、マレーシアが世界の半導体サプライチェーンにおける高付加価値後工程の中心地としての地位を確立し、外部依存を減らす戦略的な動きである。

詳細

主要成果

マレーシア政府は、国内の先端チップパッケージング能力を大幅に強化するため、1億8500万リンギット（約4500万米ドル）を投資する計画を発表しました。この投資は、人工知能（AI）、データセンター、および高性能コンピューティング（HPC）分野で使用する次世代半導体の製造を加速させることを目的としています。

技術・事業詳細

この戦略的投資の中心となるのは、科学・技術・イノベーション省が主導するマレーシア先端パッケージングコンソーシアム（MAPC）です。MAPCは、国内の主要企業5社を結集し、ハイバンド幅メモリ（HBM）の次世代規格であるHBM4テストチップの国産概念実証（PoC）を開発することを目指しています。具体的な目標として、これらの先端パッケージング技術を2年以内に商業化し、マレーシアをAIチップ製造における重要な後工程ハブに位置づけることが挙げられています。この取り組みは、特に高集積かつ高性能な半導体製品の需要が高まる中、国の競争力を強化する上で極めて重要です。

背景・業界文脈

半導体業界では、ムーアの法則の限界が近づく中で、チップの性能向上は微細化だけでなく、先端パッケージング技術によってもたらされるようになっていきます。特にAIアプリケーションの爆発的な成長は、2.5D/3D積層技術やチップレットなどの高密度パッケージングソリューションの需要を急増させています。マレーシアは、長年にわたり半導体後工程（OSAT）分野で世界的な中心地の一つでしたが、今回の投資は、より高付加価値な先端パッケージング分野への移行を加速させるものです。これにより、グローバルサプライチェーンにおけるマレーシアの戦略的重要性はさらに高まるでしょう。

今後の展望

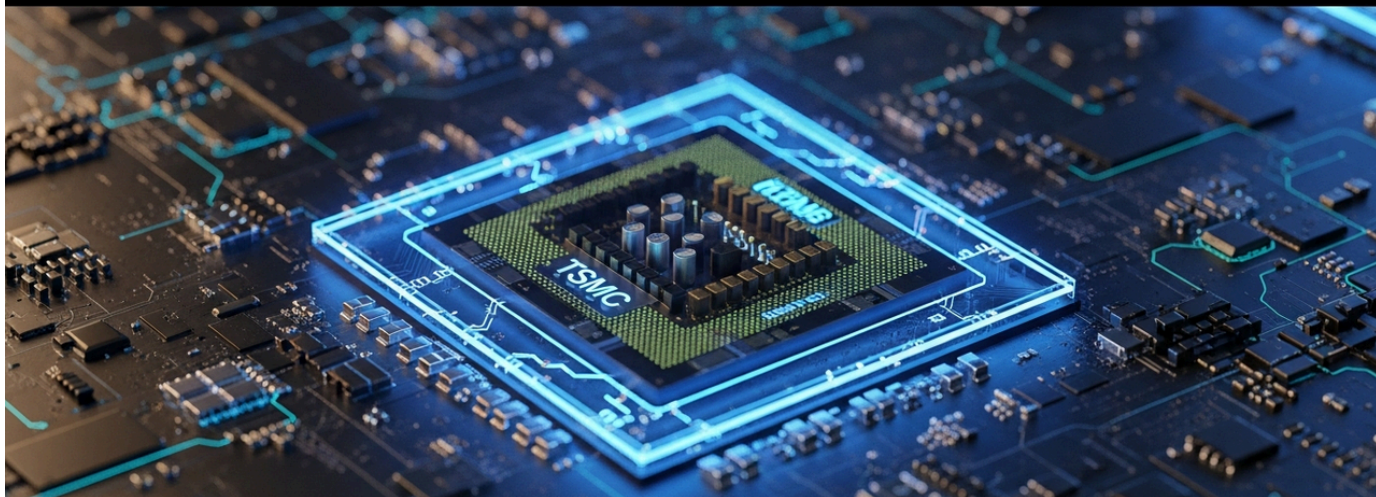
マレーシアのこの投資は、単なる国内産業の強化にとどまらず、世界の半導体サプライチェーンのレジリエンス（回復力）と多様化にも貢献します。HBM4のような最先端技術の国産化は、供給リスクを軽減し、地域のイノベーションエコシステムを活性化させます。この取り組みが成功すれば、マレーシアはAI時代における高機能半導体パッケージングの主要な拠点として、世界的な注目を集めることとなるでしょう。

元記事: <https://asianews.network/malaysia-invests-over-us45mil-to-drive-advanced-chip-packaging/>

収集日: 2026年07月31日 | 自動記事収集・翻訳システム (Gemini API使用)

#03 インテルEMIB技術がAIパッケージングで優位性確立、TSMCはCoWoS供給制約に対し類似技術開発で対抗

公開日 2026年07月31日 Benzinga アメリカ



概要

インテルのEMIB技術は、Googleが第9世代TPUにEMIB-Tを採用するなど、AIワークロード向け先端チップパッケージングで競争優位性を確立している。TSMCは、CoWoSのキャパシティが2025年まで完売する供給制約に直面し、インテルのEMIBに類似した技術の開発を進めていると報じられている。さらにTSMCは、2028年に14リテクルパッケージで10個の大型演算ダイと20個のHBMスタックを統合する計画も明らかにしている。この動きは、AIチップ市場における先端パッケージング技術競争が激化し、多様な高密度集積ソリューションが求められている現状を浮き彫りにしている。

主要成果

インテルの組み込み型多チップ相互接続ブリッジ（EMIB）技術は、特にAIワークロード向け先端チップパッケージング市場において、明確な競争優位性を確立しています。これに対し、CoWoSの供給能力が2025年まで逼迫しているTSMCは、インテルのEMIBに類似したパッケージング技術を開発していると報じられており、AI半導体市場における先端パッケージング競争が激化しています。

技術・事業詳細

インテルのEMIBは、異なるプロセスノードで製造された複数のダイ（チップレット）を、シリコンブリッジを介して高密度に相互接続する技術です。これにより、高帯域幅、低レイテンシ、優れた電力効率を実現し、AIアクセラレータや高性能CPUなどの複雑なシステムオンパッケージ（SoP）の構築を可能にします。Googleは、その第9世代TPUに改良版であるEMIB-Tパッケージングを採用し、チップへの直接電力供給と信号ルーティングの改善を実現しています。さらに、Amazon、Cisco、SpaceX、Teslaといった主要企業もインテルのパッケージングソリューションを顧客としています。一方、TSMCは、現在主流となっているCoWoS（Chip-on-Wafer-on-Substrate）技術の需要が供給能力を大幅に上回り、2025年まで生産が予約で埋まっている状況です。この供給制約に対処するため、TSMCはEMIBに似たパッケージング技術の開発を進めていると報じられています。また、TSMCは2028年の生産を目指し、14リテクルパッケージで10個の大型演算ダイと20個のHBMスタックを統合する野心的な計画も示しており、これはインテルに匹敵する、あるいはそれを超える超高密度パッケージング能力の開発を示唆しています。

背景・業界文脈

AIの進化は、半導体の設計と製造に新たなパラダイムシフトをもたらしています。単一の巨大なモノリシックダイでは、製造コスト、歩留まり、設計の複雑さといった点で限界があります。そこで、複数の小型ダイ（チップレット）を統合する先端パッケージング技術が、性能向上とコスト削減の両面で重要な鍵となっています。インテルとTSMCの間のこの競争は、単なる技術力の優劣だけでなく、次世代AIインフラを誰が支配するかという戦略的な戦いを象徴しています。MediaTekのような企業がTSMC CoWoSとインテルEMIBの両方をサポートすると表明していることから、多様な先端パッケージングオプションが業界にとって不可欠であることがわかります。

今後の展望

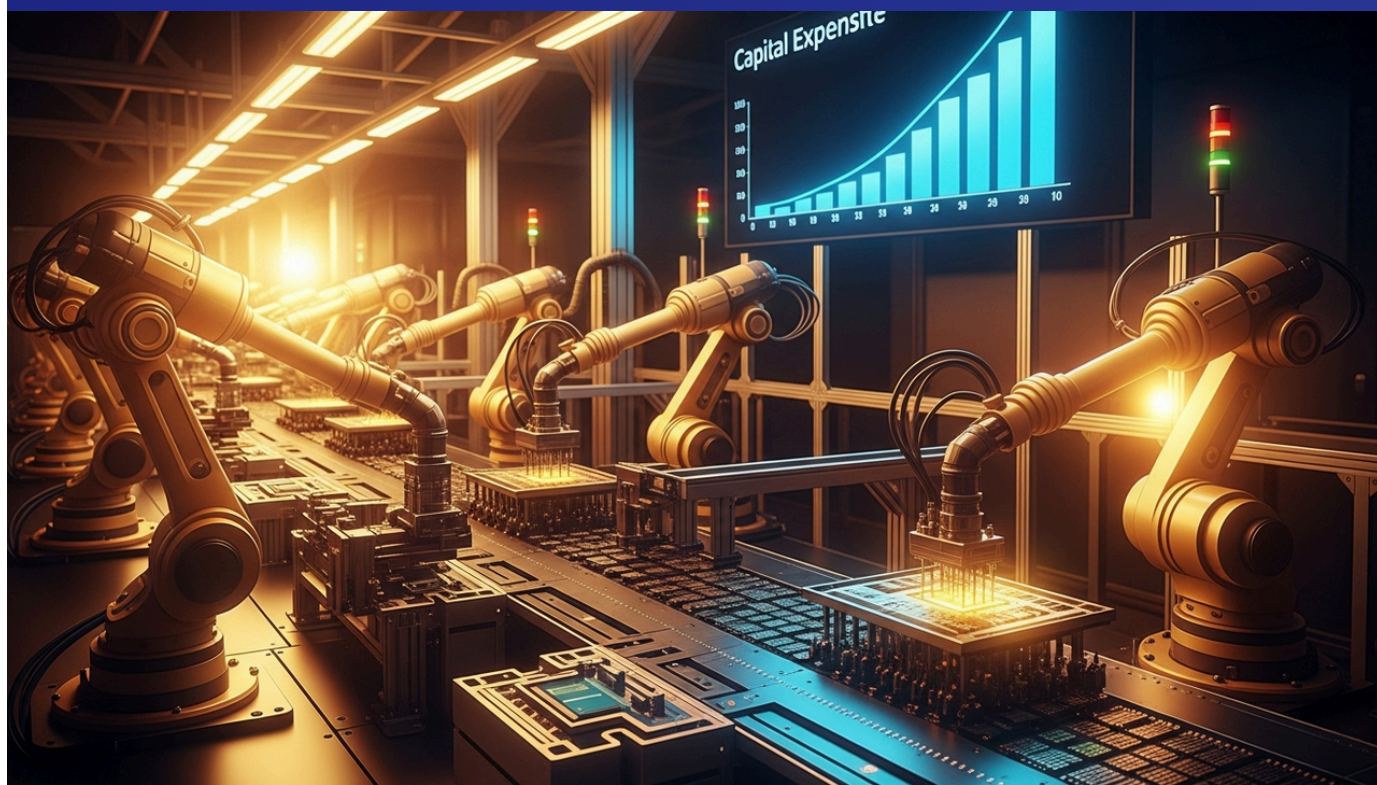
先端パッケージング技術は、今後数年間の半導体産業における主要なイノベーション領域であり続けるでしょう。インテルとTSMCがそれぞれの強みを活かし、あるいは競合技術を取り込むことで、AIチップの性能はさらに飛躍的に向上すると予想されます。この競争は、より革新的で効率的なパッケージングソリューションの登場を促し、AI、HPC、データセンターといった成長市場のさらなる発展を加速させることとなります。特に、電力効率と集積度の向上が、将来のAIアクセラレータの性能を決定づける要因となるでしょう。

元記事: <https://www.benzinga.com/markets/tech/26/07/60829355/tsmc-is-reportedly-developing-advanced-chip-packaging-tech-to-challenge-intels-dominance>

収集日: 2026年07月31日 | 自動記事収集・翻訳システム (Gemini API使用)

#04 ASEテクノロジー、AI需要急増に対応し2026年設備投資を過去最高の105億ドルに23.5%増額

公開日 2026年07月31日 Digitimes 台湾



概要

世界最大の半導体パッケージング・テストプロバイダーである台湾のASE Technology Holdingは、AI関連の先端パッケージング需要の急増に対応するため、2026年の設備投資計画を当初の85億ドルから23.5%増の105億ドルに引き上げ、過去最高を更新した。この追加投資の大部分は、同社のLEAP（Leading-edge Advanced Packaging）能力の拡大と、主要な先端パッケージングおよびテスト能力の増強に充てられる。LEAP事業の収益は2026年に35億ドルを超え、2027年には倍増する見込みであり、ASEがAI時代における高機能半導体製造のボトルネック解消に貢献する戦略的な動きを示している。

主要成果

世界最大の半導体パッケージングおよびテストサービスプロバイダーである台湾のASE Technology Holdingは、人工知能（AI）関連の先端パッケージング需要の急増に対応するため、2026年の設備投資計画を大幅に上方修正し、過去最高の105億ドルに引き上げました。これは、当初の85億ドルから23.5%増となる、今年に入って3度目の増額修正です。

技術・事業詳細

この記録的な設備投資の大部分は、ASEが「LEAP（Leading-edge Advanced Packaging）」と呼ぶ先端パッケージング技術の能力拡大に集中して投じられます。具体的には、追加される20億ドルのうち、約10億ドルが設備に、残りの約10億ドルが関連機器に充当される計画です。LEAP技術は、チップレット、2.5D/3D積層、ハイブリッドボンディングといった次世代の高密度集積技術を網羅し、AIチップや高性能コンピューティング（HPC）向け半導体の複雑な要件を満たすために不可欠です。ASEは、LEAP事業の収益が2026年には35億ドルを超える見込みであり、さらに2027年にはその収益が倍増すると予測しています。これは、AIチップの性能がパッケージング技術に大きく依存する現在の業界トレンドを反映したもので、ASEがこの分野で確固たるリーダーシップを築いていることを示しています。

背景・業界文脈

現在、半導体業界はAIチップ需要の爆発的な増加に直面しており、特に先端パッケージング技術がボトルネックとなりつつあります。グラフィックプロセッシングユニット（GPU）やAIアクセラレータは、HBM（High Bandwidth Memory）との統合や、複数のダイを効率的に接続する能力を要求するため、高度なパッケージングソリューションが不可欠です。TSMCのCoWoSパッケージング技術が数年先まで予約で埋まっている状況は、この需要の逼迫を象徴しています。ASEの巨額投資は、このボトルネックを緩和し、AI時代の半導体サプライチェーンを支える上で極めて重要な役割を果たすものと期待されています。

今後の展望

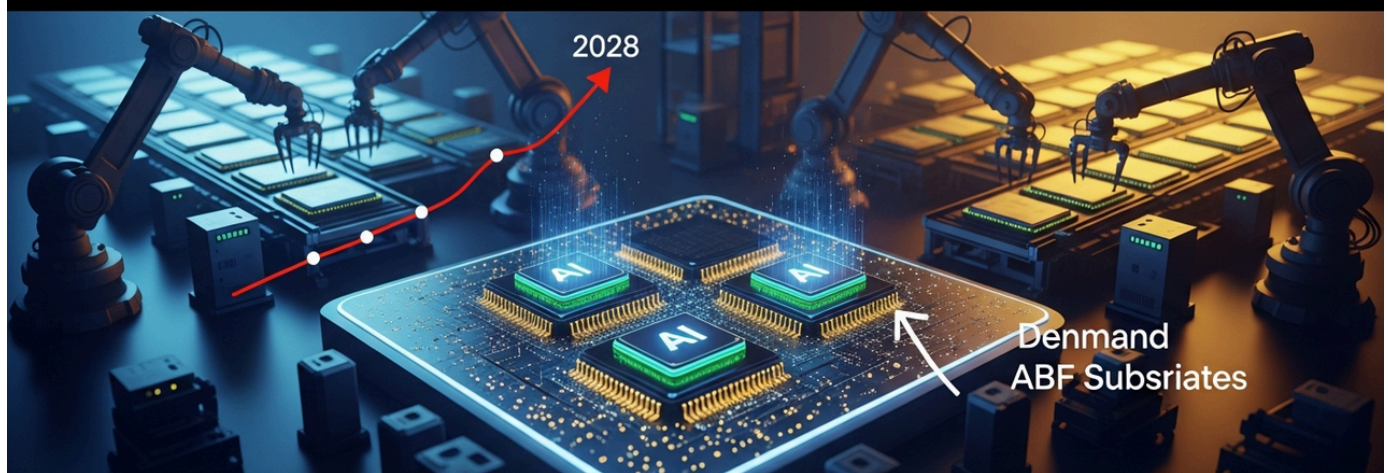
ASEの積極的な設備投資は、世界の半導体産業における先端パッケージングの重要性が今後も増大し続けることを示唆しています。同社がLEAP能力を拡大することで、顧客はより高性能で電力効率の高いAIチップを迅速に市場投入できるようになります。これは、AIイノベーションの加速、データセンターの効率化、そして新しい高性能コンピューティングアプリケーションの実現に直結します。ASEの戦略は、単に市場シェアを拡大するだけでなく、AI革命を支える基盤技術を提供するという点で、業界全体に大きな影響を与えるでしょう。

元記事: <https://www.digitimes.com/news/a20260731PD223/ase-2026-data-revenue-2027.html>

収集日: 2026年07月31日 | 自動記事収集・翻訳システム (Gemini API使用)

#05 AIチップの高機能化でABF基板需要が2028年に29%不足へ、191億ドルの増産投資も短期解消は困難

公開日 2026年07月26日 [不明] 台湾



概要

AIチップのHBM統合加速により、ABF基板の需要面積は2025年から2028年まで年平均39%で急増し、2027年には供給不足に転じ、2028年には最大29%のギャップが生じると予測されている。この需要増に対し、世界の基板メーカーは総額191億ドルの拡張計画を進めているものの、短期的な供給不足の緩和には至らない見込みである。この深刻な供給制約は、Unimicron、Nan Ya PCB、Kinsusといった主要サプライヤーのターゲット株価を押し上げ、次世代AIおよび高性能コンピューティング開発のボトルネックとなる可能性を指摘している。

詳細

主要成果

AIチップのハイバンド幅メモリ（HBM）統合の加速により、ABF（Ajinomoto Build-up Film）基板の需要面積が2025年から2028年にかけて年平均成長率（CAGR）39%で急増すると予測されています。この結果、2027年には供給不足に陥り、2028年にはそのギャップが最大29%にまで拡大する可能性があることが明らかになりました。

技術・事業詳細

ABF基板は、高性能CPU、GPU、AIアクセラレータなどのフリップチップボールグリッドアレイ（FCBGA）パッケージに不可欠な素材です。AIチップがより多くのHBMスタックを統合する傾向にあり、2.5D/3Dパッケージングが主流となるにつれて、より大型で層数の多いABF基板の需要が劇的に増加しています。例えば、AIサーバー用チップは、通常GPUあたり8～12個のHBMを搭載し、これがABF基板の物理的なサイズと複雑性を増大させます。この旺盛な需要に対応するため、Unimicron、Nan Ya PCB、Kinsusなどの主要な基板メーカーは、総額191億ドルに上る大規模な設備拡張計画を世界中で開始しています。しかし、これらの投資は、製造設備の導入や生産能力の立ち上げに時間がかかるため、短期的には差し迫った供給不足を完全に解消することは困難であると見られています。

背景・業界文脈

先端パッケージング技術は、ムーアの法則の減速を受け、半導体性能向上の新たなフロンティアとなっています。特に、AIやHPC（高性能コンピューティング）分野では、チップレット技術や異種統合が進むことで、より複雑で大型のパッケージングが必要とされており、その土台となるABF基板の重要性は増すばかりです。過去のPCブーム時にもABF基板の供給不足は発生しましたが、現在のAIブームはそれ以上の規模と速度で需要を押し上げており、サプライチェーン全体に大きな影響を与えています。この供給制約は、半導体メーカーが次世代製品を市場に投入する際の大きなボトルネックとなる可能性があります。

今後の展望

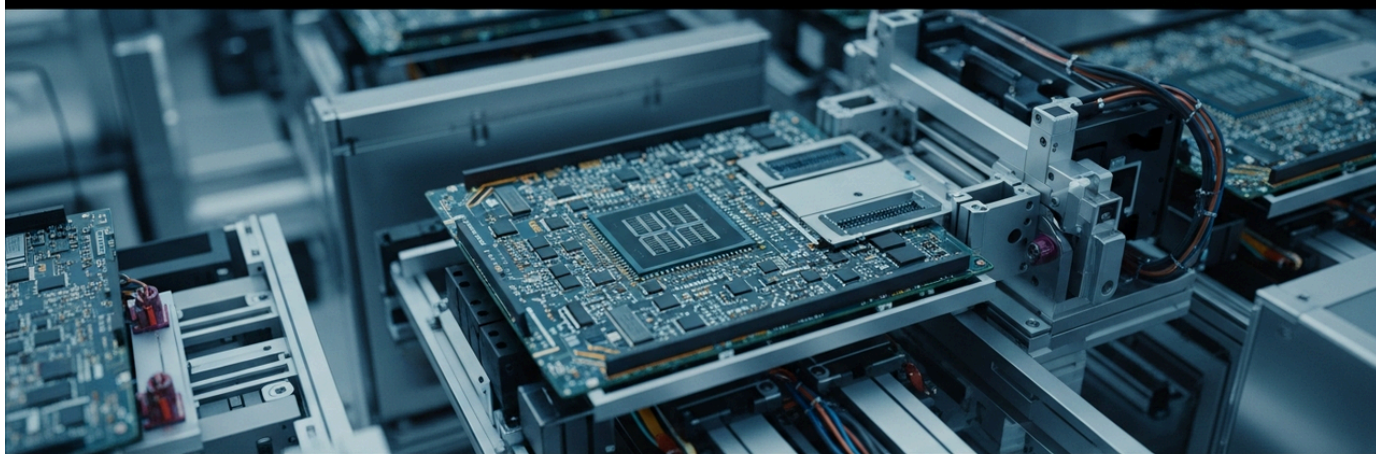
ABF基板の供給不足は、AIチップの生産計画に直接的な影響を及ぼし、結果としてAI産業全体の成長速度を制約する可能性があります。この状況は、ABF基板メーカーにとっては大きなビジネスチャンスとなりますが、同時に製造技術の革新とサプライチェーンの強化が急務であることを示唆しています。長期的な解決策としては、生産能力の継続的な拡大に加え、材料技術の改良や代替基板技術の開発も視野に入れる必要があります。この供給不足は、今後数年間、半導体業界の主要な関心事の一つであり続けるでしょう。

元記事: <https://finance.biggo.com/news/4978b0ef-fc31-4d7d-9de1-c14abbafc97b>

収集日: 2026年07月31日 | 自動記事収集・翻訳システム (Gemini API使用)

#06 インテル、米国内ファブでFoveros/EMIB-T先端パッケージング技術を推進し次世代AI半導体開発を加速

公開日 2026年07月29日 Intel アメリカ



概要

インテルは、米国内のファブにおいてFoverosスタッキング、EMIBシリコンブリッジ、特にEMIB-Tなどの先端パッケージング技術を活用し、次世代AI半導体の開発を積極的に推進している。EMIB-Tは、ブリッジ内に電力供給チャネルを追加することで、HBM技術の要件に対応し、電力効率と信号ルーティングを大幅に向上させる。この取り組みは、米国における半導体サプライチェーンのレジリエンスを強化し、AI時代の高性能コンピューティングを可能にするインテルの技術的リーダーシップを確立するものである。

詳細

主要成果

インテルは、米国内の最先端ファブを活用し、FoverosスタッキングやEMIBシリコンブリッジ、そして特にEMIB-Tといった革新的な先端パッケージング技術を推進することで、次世代AI半導体の開発を加速させています。これにより、高性能と電力効率を両立したAIアクセラレータの実現を目指しています。

技術・事業詳細

インテルの先端パッケージング戦略の中核をなすのは、複数のダイを垂直に積層するFoveros技術と、複数のダイを水平に接続するEMIB（Embedded Multi-die Interconnect Bridge）技術です。特にEMIB-T（EMIB with Through-silicon vias for power delivery）は、従来のEMIBをさらに進化させたもので、シリコンブリッジ内に直接電力供給用のチャネル（TSV）を追加することで、チップへの電力供給効率を飛躍的に高め、同時に信号ルーティングの最適化も実現します。この改良は、高帯域幅メモリ（HBM）技術の厳しい電力およびデータ伝送要件に対応するために不可欠であり、HBMと演算ダイを隣接配置する際に発生する電力供給の課題を効果的に解決します。これらの技術は、インテルが米国内の製造拠点で開発・生産を進めており、設計から製造、パッケージングまでを一貫して行うことで、サプライチェーンの強靱化とセキュリティ確保にも貢献しています。

背景・業界文脈

AIや高性能コンピューティング（HPC）の発展に伴い、半導体チップはより多くのコア、より高いデータスループット、そしてより低い消費電力を求められるようになりました。しかし、単一の巨大なチップ（モノリシックダイ）でこれら全てを実現するのは、製造コストと歩留まりの観点から非常に困難になっています。そこで、複数の小型チップ（チップレット）を組み合わせ、先端パッケージング技術で統合する「異種統合（heterogeneous integration）」が、性能と効率を向上させる鍵として注目されています。インテルのFoverosやEMIB-Tは、この異種統合戦略の最前線に位置し、チップの設計自由度を高めながら、システム全体の性能を最大化するソリューションを提供しています。

今後の展望

インテルが米国内で先端パッケージング技術の開発・生産を強化する動きは、米国政府が推進する半導体製造の国内回帰戦略とも合致しており、地政学的なリスク軽減にも貢献します。EMIB-Tのような技術革新は、次世代AIアクセラレータの性能向上に直結し、データセンター、エッジAI、自動運転など、多様なAIアプリケーションの実現を加速させるでしょう。インテルは、この分野での継続的な投資とイノベーションを通じて、AI時代の半導体市場におけるリーダーシップをさらに確固たるものにしていくと期待されます。

元記事: <https://newsroom.intel.com/intel-foundry/intels-us-advanced-packaging-enables-next-generation-ai-semiconductors>

収集日: 2026年07月31日 | 自動記事収集・翻訳システム (Gemini API使用)

#07 SEMICON Westがアリゾナ州フェニックスへ移転、TSMCの1000億ドル規模2nm以下ファブ計画で米半導体ハブ強化

公開日 2026年07月30日 Arizona Commerce Authority アメリカ



概要

SEMIは、SEMICON Westの年次開催地をアリゾナ州フェニックスに永久的に移転し、2027年3月30日～4月1日から春のスケジュールで実施すると発表した。この決定は、TSMCが同州にさらに1000億ドルを投資し、4つの2nm以下の先端ファブを建設する計画を含む、アリゾナ州の急速な半導体エコシステム拡大を反映している。SEMICON Westの移転は、アリゾナ州が米国の半導体製造とイノベーションの主要拠点としての地位を確固たるものにし、業界内の協力と人材育成を促進する重要な節目となる。

詳細

主要成果

SEMIは、半導体製造の国際展示会であるSEMICON Westの年次開催地を、アリゾナ州フェニックスに恒久的に移転し、2027年より春の開催スケジュール（3月30日～4月1日）を採用すると発表しました。この決定は、台湾積体回路製造（TSMC）がアリゾナ州にさらに1000億ドルを投資し、2nm以下のプロセスノードを採用する4つの先端ファブを建設する計画を含む、同州の半導体エコシステムの目覚ましい成長と戦略的重要性を浮き彫りにしています。

事業・地域詳細

SEMICON Westの移転は、アリゾナ州が半導体産業において急速に「シリコンバレーの新たな中心地」としての地位を確立していることを示すものです。TSMCによる巨額投資は、単なる製造拠点の拡大にとどまらず、最先端の技術ノード（2nm以下）を米国本土に持ち込むことで、米国の半導体サプライチェーンのレジリエンスと技術的優位性を強化するものです。これにより、アリゾナ州は、材料供給、装置製造、設計、パッケージング、そして研究開発に至るまでの包括的な半導体エコシステムの構築を加速させます。SEMICON Westの移転は、この地域に新たなビジネスチャンスとコラボレーションの機会をもたらし、半導体業界の専門家、研究者、企業が一堂に会する場を創出します。

背景・業界文脈

近年、半導体サプライチェーンの地政学的な重要性が高まる中、各国政府は国内での半導体製造能力強化に注力しています。米国政府はCHIPS法を通じて、国内での先端半導体製造への投資を積極的に支援しており、アリゾナ州はその恩恵を最も受けている地域の一つです。TSMCの投資やインテル、その他の半導体関連企業の集積により、アリゾナ州は米国における半導体産業の新たなハブとして急浮上しています。SEMICON Westの移転は、このようなマクロトレンドと完全に合致しており、業界全体の成長を促進する上で重要な役割を果たすでしょう。

今後の展望

アリゾナ州におけるSEMICON Westの定着とTSMCの継続的な投資は、同州が今後数十年間にわたり、世界の半導体技術革新の中心地の一つであり続けることを意味します。この動きは、半導体製造に関わる雇用創出、技術革新、そして経済成長に大きく貢献するだけでなく、米国の国家安全保障と技術的自立性を強化する上でも戦略的な意義を持ちます。アリゾナ州は、半導体業界の未来を形成する上で、ますます重要な役割を担うこととなるでしょう。

元記事: <https://www.azcommerce.com/news-events/news/2026/7/semicon-west/>

収集日: 2026年07月31日 | 自動記事収集・翻訳システム (Gemini API使用)

#08 AIアクセラレーター向け2.5DパッケージングとHBM統合が加速：TSMC CoWoSとSamsung I-CubeSが技術を牽引、2026年までに5.5倍のレティクルサイズへ

公開日 2026年07月27日 Econ Market Research グローバル



概要

AIアクセラレーター向けにHBM統合型2.5Dパッケージングの採用が急速に拡大しており、TSMCとSamsungがその技術革新を主導しています。TSMCはCoWoS-Sプラットフォームで従来の約3.3倍のレティクルサイズのシリコンインターポーザーをサポートし、CoWoS-Lでは約3.5倍を量産、2026年には約5.5倍への拡張を計画しています。SamsungのI-CubeSプラットフォームは6層HBM2Eスタックの構成をサポートし、さらに8層HBM3構成の開発を進めています。この技術進化は、AI、HPC、データセンタープロセッサにおける複雑なシステム要求に応え、次世代半導体の性能と効率を飛躍的に向上させます。

主要成果

AIアクセラレーター市場の急成長に伴い、高性能なAIチップの実現を支える2.5DパッケージングとHBM（High Bandwidth Memory）の統合が、半導体後工程における最も重要なトレンドの一つとして浮上しています。特に、TSMCのCoWoSプラットフォームとSamsungのI-CubeSプラットフォームがこの技術革新を牽引し、パッケージサイズの飛躍的な拡大とHBMスタック数の増加を実現しています。

技術詳細

- **TSMC CoWoSの進化:** TSMCのCoWoS-S（Chip-on-Wafer-on-Substrate）プラットフォームは、標準レティクルサイズの約3.3倍に達するシリコンインターポザーの統合を可能にしています。これにより、AIトレーニングアクセラレーターで求められるような、4～8層のHBMスタックとロジックデバイスを高密度に接続する能力が向上しています。さらに、CoWoS-Lでは既に約3.5倍のレティクルサイズで量産体制に入っており、2026年には約5.5倍へとさらなる拡張が計画されています。これは、AIチップの性能要件が厳しくなるにつれて、より多くのHBMと広大なインターポザー領域が必要となるため、極めて重要な進展です。
- **Samsung I-CubeSの展開:** Samsungもまた、先進パッケージングプラットフォーム「I-CubeS」でこの分野に貢献しています。現在のI-CubeSは、6層のHBM2Eスタックをサポートする構成を提供しており、将来的に8層HBM3アレイの実現に向けて開発を進めています。Samsungはまた、約3.3倍のレティクルサイズに対応するインターポザーベースのパッケージを認定しており、AIチップの要求する広帯域幅と大容量メモリの統合に対応しています。
- **HBMの重要性:** AI、HPC、データセンタープロセッサでは、高速データ転送と大容量処理が不可欠であり、4～8層のHBMスタックが必須となっています。これらのHBMスタックは、シリコンインターポザーや高密度再配線構造（RDL）を介してロジックデバイスと接続され、従来のパッケージング技術では実現困難な高い帯域幅と電力効率を提供します。

背景・業界文脈

AIワークロードの爆発的な増加は、半導体産業に新たな課題と機会をもたらしています。特に、データ転送速度とメモリ帯域幅の限界は、チップ性能向上の主要なボトルネックとなっていました。2.5Dパッケージングは、複数のダイ（HBMとロジック）を横方向に並べてインターポザー上に配置することで、この課題を克服します。これにより、従来のワイヤボンディングやフリップチップ技術と比較して、より短く、より高密度な電氣的接続が可能になり、信号遅延と電力消費を大幅に削減できます。Econ Market Researchのレポートによると、AIアクセラレーター、HPC、データセンタープロセッサにおける先進パッケージングの採用が広範に進んでいます。

今後の展望

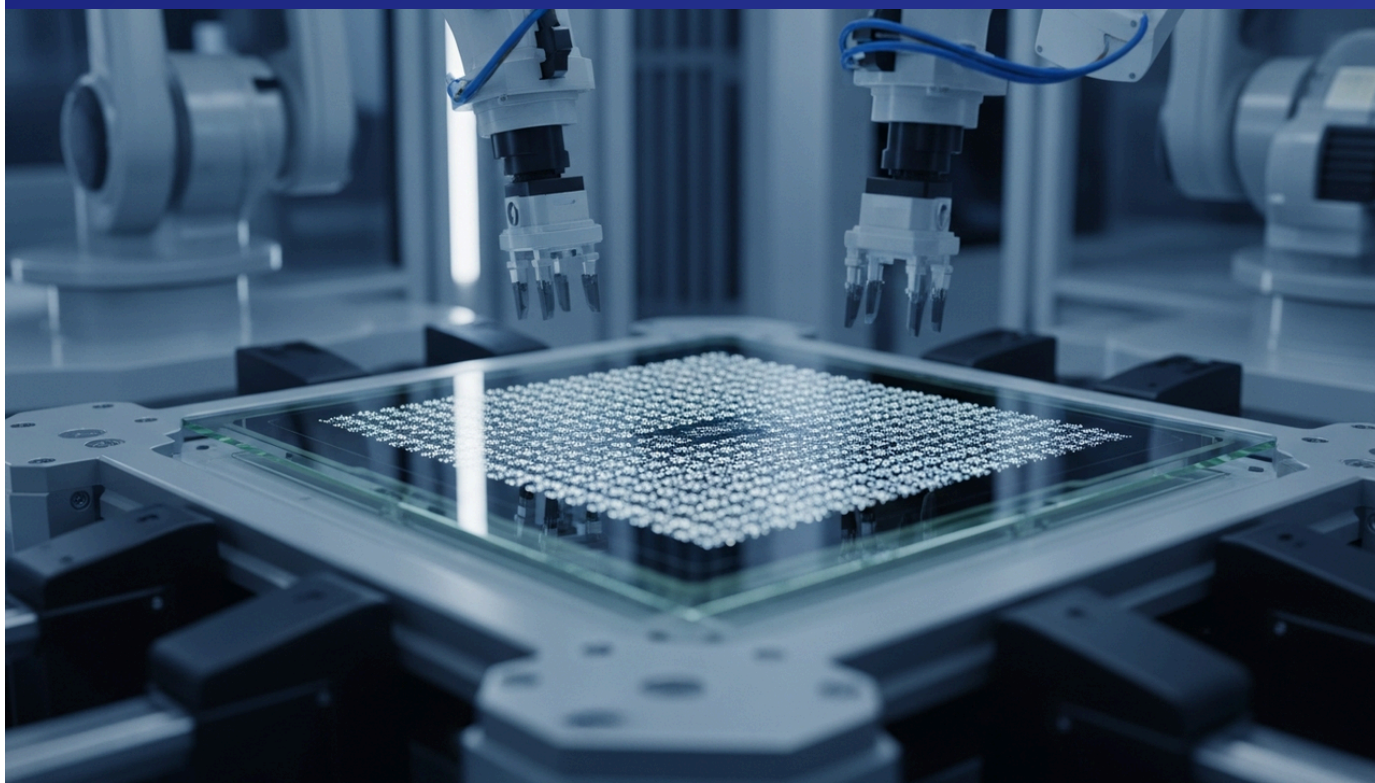
TSMCとSamsungによる2.5DパッケージングとHBM統合の継続的な進化は、AIチップの性能を次のレベルへと引き上げるでしょう。より大きなレティクルサイズとHBMスタックの増加は、将来のAIモデルが要求する膨大な計算能力とデータ帯域幅に対応するために不可欠です。また、Universal Chiplet Interconnect Express (UCIe) 3.0のようなオープンなチップレット相互接続標準の普及も、異なるベンダーのチップレットを統合し、さらに複雑で高性能なAIシステムを構築する可能性を広げます。この技術競争は、半導体製造の最前線を押し広げ、AI時代のコンピューティングを再定義する鍵となります。

元記事: <https://www.econmarketresearch.com/blog/top-companies-in-advanced-semiconductor-packaging>

収集日: 2026年07月31日 | 自動記事収集・翻訳システム (Gemini API使用)

#09 TSMCが310x310mmガラス基板CoPoSでCoWoS容量ボトルネックを打破、2028-2029年量産へ

公開日 2026年07月29日 36氦 / 半导体行业觀察, AI Weekly 台湾



概要

TSMCは、AIチップ向けにCoWoSの生産容量ボトルネックを解消するため、CoPoS（Chip-on-Panel-on-Substrate）先進パッケージング技術のパイロットラインを台湾VisEraの龍潭工場で稼働させました。この新プラットフォームは、310x310mmの長方形パネルを使用し、2028年後半から2029年の量産開始を目指しています。CoPoSは、12インチウェハーの物理的限界を超え、既存のディスプレイパネル生産ラインを再利用することで大幅な生産量増加を可能にし、高精度なパネルレベルリソグラフィーとガラス基板を活用して大規模AIダイの効率的なタイル化を実現します。

主要成果

TSMCは、AIチップの需要急増によって顕在化したCoWoS（Chip-on-Wafer-on-Substrate）パッケージングの容量ボトルネックを打破するため、CoPoS（Chip-on-Panel-on-Substrate）という革新的なパネルレベルパッケージング（PLP）技術のパイロットラインを台湾VisEraの龍潭工場で立ち上げました。この新技術は、310x310mmの長方形ガラス基板を使用し、2028年後半から2029年の量産開始を目指しており、AIチップの性能とコスト効率を大幅に向上させる可能性を秘めています。

技術・臨床詳細

- **CoWoSの限界とPLPの利点:** 現在のCoWoS技術は12インチウェハーの物理的限界に制約されており、これがAIチップの生産能力とウェハーレベルパッケージング機器の容量を制限する主要なボトルネックとなっています。これに対し、PLPはウェハーの数倍の生産量を提供し、既存のディスプレイパネル生産ラインを再利用することで、迅速な容量拡張を可能にします。CoPoSは、3.3倍以上のマスクサイズを超えるチップパッケージング領域において、性能とコストのボトルネックを克服するための鍵となる技術です。
- **CoPoSの技術的特徴:** CoPoSは、ガラス基板、PVD（物理気相成長）、およびマイクロンレベルの回路精度を実現するパネルレベルリソグラフィーを採用しています。さらに、反り制御された低応力プラスチックパッケージングにより、大規模なダイを効率的にタイル化し、高密度な統合を実現します。これにより、HPC（高性能コンピューティング）、5G/6G、AIチップといった次世代アプリケーションの厳しい要件に対応できます。
- **TSMCの戦略と市場への影響:** TSMCのCoWoS容量は2027年末まで主要顧客（Nvidia, AMD, Googleなど）で完全に予約されており、この供給制約がCoPoS開発の強力な推進力となっています。TSMCのCoPoSは、IntelのEMIB（Embedded Multi-die Interconnect Bridge）のような競合技術に対抗し、より効率的に大規模AIダイをタイル化することを目指しています。台湾のサプライチェーン、特にInnolux、AUO、TPK-KYといった企業も、方形ガラス基板とTGV（Through-Glass Via）技術を用いたファンアウトパネルレベルパッケージング（FOPLP）を開発しており、CoPoS導入への準備を進めています。

背景・業界文脈

AIの爆発的な成長は、半導体業界に前例のない需要をもたらしています。特に、AIアクセラレーターは、より多くのコア、HBMスタック、そしてより大きなパッケージサイズを必要とし、既存のパッケージング技術では対応しきれない状況が生じています。CoWoSはこれまで先進パッケージングのデファクトスタンダードでしたが、そのウェハーベースの特性が、特に大規模ダイの生産効率とコストにおいて限界を迎えています。このような背景から、PLPはチップレットアーキテクチャやHBMスタックを統合した大型アクセラレーターに対応するための次世代ソリューションとして注目されています。

今後の展望

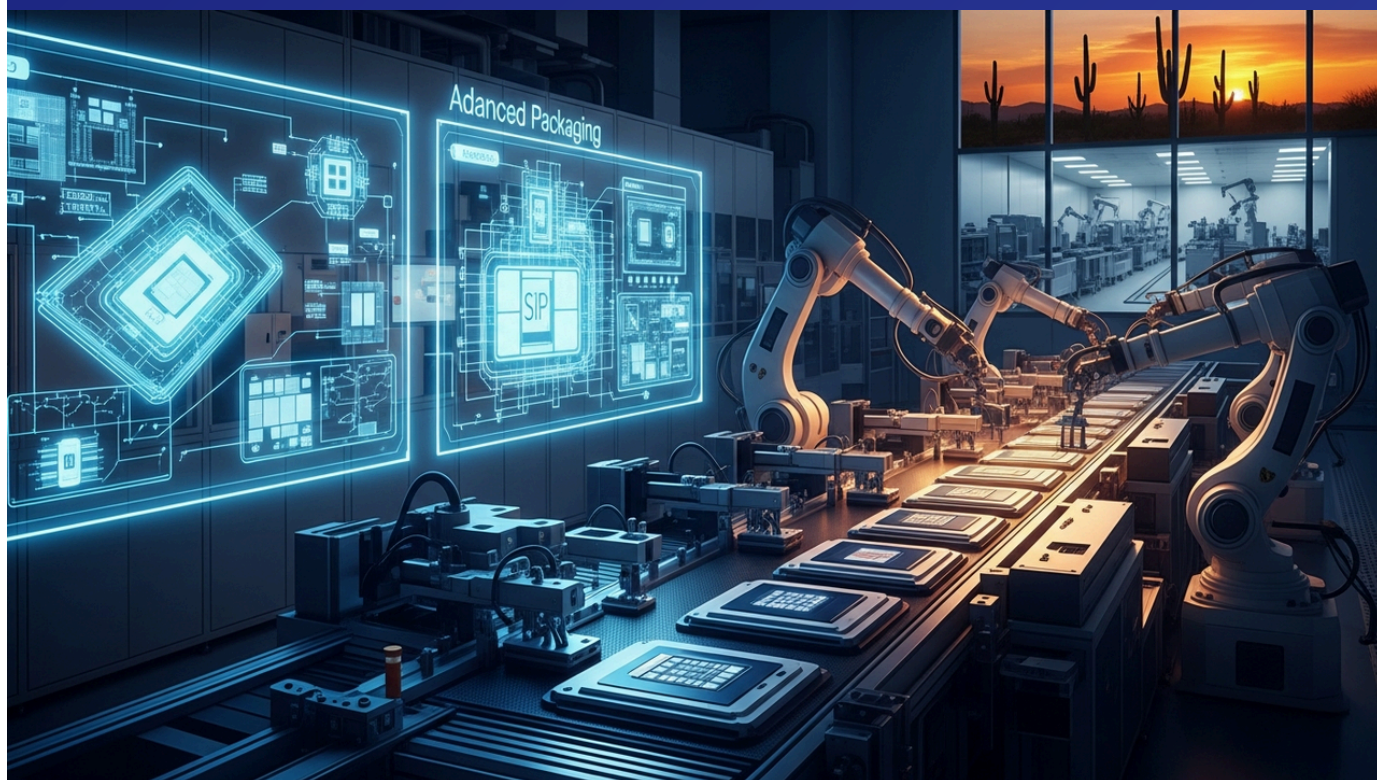
TSMCのCoPoSが2028-2029年に量産段階に入れば、AIチップの製造エコシステムに大きな変化をもたらすでしょう。これにより、既存のCoWoSの供給制約が緩和され、より多くのAIチップが市場に供給される可能性が高まります。また、Intelが中国のLens Technologyとガラス基板ベースの先進パッケージングで提携し、2027年後半の量産を目指していることから、ガラス基板を用いたPLP技術は業界全体の主要な競争領域となることが予想されます。この技術は、AI時代の半導体製造において、性能、コスト、生産効率の面で新たな基準を確立し、市場競争を激化させる要因となるでしょう。

元記事: <https://eu.36kr.com/en/p/3916013244558981>

収集日: 2026年07月31日 | 自動記事収集・翻訳システム (Gemini API使用)

#11 Amkor Technology、AI需要に対応しアリゾナに2028年稼働の先進パッケージング工場を建設、韓国SiP生産はベトナムへ移管

公開日 2026年07月24日 Seeking Alpha アメリカ



概要

Amkor Technologyは、AIチップの急増する需要に対応するため、アリゾナ州に70億ドル規模の先進パッケージングおよびテストキャンパスを建設しており、2028年初頭に生産開始を予定しています。この戦略の一環として、韓国のSiP（System-in-Package）生産をベトナムに移管し、AI関連の先進パッケージングにクリーンルームスペースを確保します。Amkorは、AI、チップレット、コパッケージドオプティクス向けの独自パッケージングプラットフォームへの投資を強化し、HPC、通信、車載半導体向け国内パッケージングをサポートすることで、約2,000人の製造雇用を創出します。

主要成果

Amkor Technologyは、AIチップの爆発的な需要に対応するため、次世代パッケージングへの積極的な投資戦略を展開しており、アリゾナ州に約70億ドルを投じた104エーカーの先進パッケージングおよびテストキャンパスを建設しています。この新施設は2028年初頭に生産開始予定で、HPC、通信、車載半導体向けの国内パッケージングを支援し、約2,000人の製造雇用を創出します。また、この戦略の一環として、Amkorは韓国国内の既存施設でAI関連の先進パッケージング能力を拡大するため、システムインパッケージ（SiP）生産をベトナムへと再配分しています。

技術・臨床詳細

- **アリゾナ新工場:** Amkorのアリゾナ工場は、フリップチップボールグリッドアレイ、ウェハーレベルファンアウト、2.5Dおよび3D統合、SWIFT、S-SWIFT、高密度システムインパッケージプラットフォーム、バンプ、ウェハープローブ、最終テストを含む、広範な先進パッケージングポートフォリオをサポートします。この施設は、米国の国内半導体サプライチェーンを強化し、戦略的に重要な先進パッケージング能力を確保する上で重要な役割を担います。
- **ベトナムへの生産移管:** 韓国のクリーンルームスペースをAI関連の先進パッケージングのために解放するため、AmkorはSiP生産の一部をベトナムに移管します。これは、AIチップが半導体サプライチェーン全体の設備投資決定を推進する中で、先進パッケージング能力の重要性が高まっていることを反映しています。この製造拠点の最適化は、成熟パッケージと最先端パッケージの両方で、コスト、容量、顧客への近接性のバランスをとることを目指しています。
- **AIボトルネックへの対応:** Amkorは、AIチップ製造におけるボトルネックとしての役割を認識し、AI、チップレット、コパッケージドオプティクス（CPO）向けの独自パッケージングプラットフォームに投資を集中させています。この取り組みは、従来のサイクル駆動型OSAT（Outsourced Semiconductor Assembly and Test）プロバイダーという地位を超え、持続的なマージン拡大と成長を目指すAmkorの戦略的進化を示しています。

背景・業界文脈

AIの急速な発展は、半導体業界に新たな地政学的および技術的な課題をもたらしています。米国では、国内製造の回帰とサプライチェーンのレジリエンス強化が国家戦略として推進されており、CHIPS Actのような政府資金が先進パッケージングへの投資を加速させています。AmkorのようなOSAT企業は、これらの動きの中心に位置し、AIチップを可能にするための最先端パッケージングソリューションの開発と大規模展開において重要な役割を担っています。アリゾナへの投資は、この国内製造回帰のトレンドを具体化するものであり、ベトナムへの生産移管は、グローバルな製造フットプリントをAIの需要に最適化するための合理的なビジネス判断です。

今後の展望

Amkorの戦略的投資と製造拠点の再編は、AI時代における半導体パッケージングのリーダーシップを確立するための重要なステップです。アリゾナ新工場は、国内におけるAI、HPC、自動車向けチップの生産能力を大幅に向上させ、米国の半導体エコシステムに貢献します。ベトナムへのSiP生産移管は、グローバルな製造効率を高めるとともに、韓国の施設がより高付加価値のAIパッケージングに集中することを可能にします。これらの取り組みを通じて、AmkorはAIチップ製造のボトルネックを解消し、技術革新を推進することで、半導体業界全体の成長に寄与すると期待されます。

元記事: <https://seekingalpha.com/article/4925158-amkors-correction-handed-patient-investors-a-second-look>

収集日: 2026年07月31日 | 自動記事収集・翻訳システム (Gemini API使用)

#12 ASE Technology、2026年設備投資を過去最高の105億ドルに増額、先進パッケージング事業の2027年倍増を目指す

公開日 2026年07月31日 TrendForce 台湾



概要

ASE Technology Holdingは、2026年の設備投資額を過去最高の105億ドルに増額し、主要先進パッケージング（LEAP）事業の売上を2027年までに倍増させる目標を設定しました。同社は、2026年第2四半期に連結売上高が前年比36.3%増の1,261億4,800万台湾ドルを達成し、パッケージング事業が売上の約52%を占めています。AIチップ需要の増加を受け、CoWoSなどの先進パッケージング技術の価格を20%以上引き上げており、310x310mmの全自動FOPLP（Fan-Out Panel-Level Packaging）生産ラインは2027年第1四半期に量産を開始する予定です。

主要成果

ASE Technology Holdingは、2026年の設備投資額を過去最高の105億ドル（約1.5兆円）に引き上げ、主力である主要先進パッケージング（LEAP）事業の売上を2027年までに倍増させるという野心的な目標を発表しました。この戦略的な動きは、AIチップの爆発的な需要増とそれに伴う先進パッケージング能力への強い需要に対応するためのものです。同社は2026年第2四半期に前年比36.3%増の連結売上高1,261億4,800万台湾ドル（約39.2億ドル）を達成し、パッケージング事業が全体の約52%を占めるなど、好調な業績を背景に投資を加速させています。

技術・臨床詳細

- **LEAP事業の成長:** ASEのLEAP事業は、AI駆動型の新規アプリケーション、ハードウェア、産業、電力、コネクティビティ、ストレージデバイスからの強い需要に牽引され、既存の予測を上回るペースで成長しています。この需要に対応するため、ASEはさまざまな先進パッケージング技術（CoWoSやFoCoSなど）の価格を原材料費や設備投資の増加を反映して20%以上引き上げています。
- **FOPLPの量産化:** ASEの先進パッケージング戦略の中核をなすのが、310x310mmサイズの全自動ファンアウトパネルレベルパッケージング（FOPLP）生産ラインです。このラインは2027年第1四半期に量産を開始する予定であり、パネルレベルでの製造により、従来のウェハーレベルプロセスよりも大規模かつコスト効率の高いパッケージングが可能になります。FOPLPは、特にAIや高性能コンピューティング（HPC）向けの大規模チップレット統合に不可欠な技術です。
- **CPOとガラス基板の展望:** コパッケージドオプティクス（CPO）については、2026年末までに初期段階の少量展開が見込まれています。ただし、ガラス基板技術については、今後12ヶ月以内での量産は想定されていません。ASEのVIPackプラットフォームは、ファンアウト、組み込み統合、2.5Dおよび3Dアーキテクチャ、TSV（Through-Silicon Vias）、CPOを含む6つの技術柱で構築され、次世代半導体への包括的なソリューションを提供しています。

背景・業界文脈

半導体業界は、AIの台頭により「Foundry 2.0」時代へと移行しており、ウェハー製造、先進パッケージング、テストの深い統合が求められています。中国市場では、AIコンピューティングチップ向けの国内先進パッケージングおよびテスト能力が不足しており、CoWoSには約10%の供給不足が生じています。ASEのようなOSAT（Outsourced Semiconductor Assembly and Test）プロバイダーは、AIチップの設計・製造におけるボトルネックを解消する上で不可欠な存在です。台湾に本社を置くASEは、1984年創業以来、半導体アセンブリおよびテストの世界的リーダーであり、約48,000人の従業員と50以上のスマート工場を擁し、パッケージ設計からウェハーレベル処理、システムインパッケージ統合、テストまで多岐にわたるターンキーソリューションを提供しています。

今後の展望

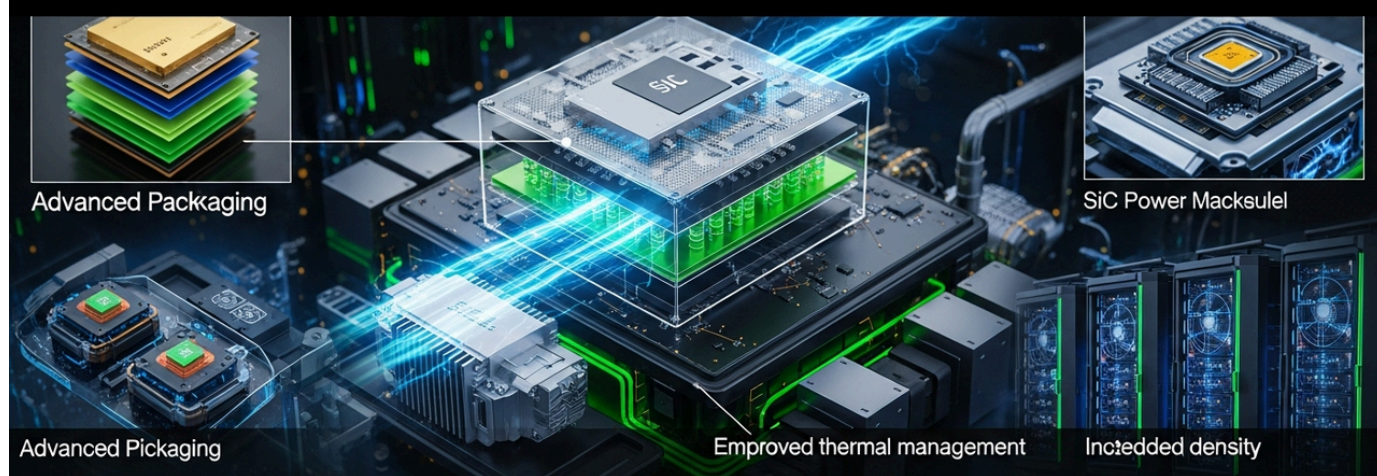
ASEの記録的な設備投資とLEAP事業の積極的な拡大戦略は、AI時代における同社のリーダーシップを強化するものです。FOPLPの量産化は、AIチップ製造の効率とスケーラビリティを向上させ、市場の供給不足緩和に貢献します。また、CPOのような革新的な技術の初期導入は、将来のAIおよびHPCインフラストラクチャにおける光接続の重要性を強調します。ASEの包括的な技術ポートフォリオと大規模な投資は、半導体後工程の革新を推進し、AI技術の発展を加速させる上で中心的な役割を果たすと期待されます。

元記事: <https://www.trendforce.com/news/2026/07/31/news-ase-again-raises-2026-capex-to-record-us10-5b-eyes-2x-leading-edge-advanced-packaging-revenue-by-2027/>

収集日: 2026年07月31日 | 自動記事収集・翻訳システム (Gemini API使用)

#13 SiCパワーモジュール向け先進パッケージングがEVとAIデータセンターを変革：AMBと埋め込みダイ技術が熱管理と電力密度を向上

公開日 2026年07月31日 [Industry Publication/Research] グローバル



概要

SiC（炭化ケイ素）パワーモジュール向けの先進パッケージング技術が、電気自動車（EV）インバーターやAIデータセンターの電力システムにおいて、熱管理と電力密度を大幅に向上させています。Fraunhofer IZMと三菱重工業は、アクティブメタルろう付け（AMB）チップ埋め込みを活用した500kW/LのSiCインバーターを2026年6月に発表し、OSATの関心を高めています。この技術は、窒化ケイ素（Si₃N₄）や窒化アルミニウム（AlN）を用いたAMB基板により、熱サイクル抵抗と熱伝導率を改善し、175～200℃の動作環境に対応する高耐熱性モールド材やシリコーンゲル、埋め込みダイ（PCB）パッケージングを統合しています。

主要成果

SiC（炭化ケイ素）パワーモジュール向けの先進パッケージングは、電気自動車（EV）インバーターやAIデータセンターの電力システムに変革をもたらしています。特に、アクティブメタルろう付け（AMB）チップ埋め込みと革新的な熱管理技術は、電力密度と信頼性を大幅に向上させます。2026年6月にはFraunhofer IZMと三菱重工業が、500kW/Lという高電力密度を実現したSiCインバーターをAMBチップ埋め込み技術に基づいて発表しました。

技術・臨床詳細

- **AMB基板と熱サイクル抵抗の向上:** SiCパワーモジュールでは、窒化ケイ素（Si₃N₄）や窒化アルミニウム（AlN）を用いたAMB（Active Metal Brazing）基板が、優れた熱サイクル抵抗と高い熱伝導率を提供し、デバイスの長寿命化と信頼性向上に寄与します。これは、特に高温環境でのSiCデバイスの安定動作に不可欠です。
- **高耐熱性封止材:** 175～200℃で動作するSiCデバイス向けには、特殊な高温シリコーンゲルや剛性の高いエポキシモールドコンパウンド（EMC）が封止材として使用されます。これらの材料は、熱応力に対する耐性が高く、デバイスを外部環境から保護し、長期的な性能を維持します。
- **埋め込みダイ（PCB）パッケージング:** ベアSiCダイを直接PCB（プリント回路基板）層に埋め込み、めっきマイクロビアで接続する埋め込みダイ（PCB）パッケージングは、電気経路を短縮し、寄生インダクタンスを低減します。これにより、SiCパワーモジュールのスイッチング性能と効率が向上し、電力損失を最小限に抑えることができます。ASEの子会社USIも、EVインバーターやAIデータセンター電力向けに、多層ABF（Ajinomoto Build-up Film）基板にSiCダイを埋め込む技術を実証しており、OSAT（Outsourced Semiconductor Assembly and Test）業界の関心が高まっています。
- **サプライヤーと研究の動向:** Rogersのような基板サプライヤーは、AMB容量を世界的に拡大しています。また、PVA TePlaとFraunhofer IISBは、窒化アルミニウム結晶成長に関する研究プログラムに取り組んでおり、SiCパワーモジュールの基盤材料技術のさらなる革新を目指しています。

背景・業界文脈

電気自動車の普及とAIデータセンターの電力消費増大は、より高効率で小型、かつ信頼性の高いパワーモジュールを求めています。SiCは、従来のシリコンに比べて高いバンドギャップ、優れた熱伝導性、高い破壊電界強度といった特性を持つため、これらのアプリケーションに最適な半導体材料です。しかし、SiCデバイスの真のポテンシャルを引き出すためには、熱管理とパッケージングの課題を克服する必要があります。従来のワイヤボンディングやパッケージング手法では、SiCの高温・高出力動作時の課題に対応しきれないため、AMBのような先進的な技術が不可欠となっています。

今後の展望

AMBと埋め込みダイパッケージングの進化は、SiCパワーモジュールの性能を飛躍的に向上させ、EVの航続距離延長や充電速度向上、AIデータセンターのエネルギー効率改善に大きく貢献するでしょう。この技術は、高電力密度、低損失、高信頼性が求められる幅広いアプリケーションにおいて、SiC半導体の導入を加速させると期待されています。サプライヤーと研究機関の継続的な協力により、熱管理材料とパッケージングプロセスのさらなる革新が進み、SiCパワーモジュールは電力変換技術の新たな標準を確立することになるでしょう。

元記事: <https://news.pcim.mesago.com/beyond-wire-bonds-the-advanced-packaging-revolution-inside-power-modules-a-2f306efa2da0300884cd10470f93f50a/>

#16 ASMPT、AI需要でアドバンストパッケージング事業が記録的売上を達成し、2026年上半期に堅調な業績を報告

公開日 2026年07月28日 ASMPT シンガポール

ASMPT

Technology NEWS



ASMPT achieves record sales in its advanced package packaging business All demand reporting strong performance in the first half 2026

概要

ASMPTは2026年上半期に、AI需要に強く牽引され、堅調な業績を達成したと発表しました。特に、アドバンストパッケージング（AP）事業は、Thermo-Compression Bonding (TCB)、フォトリソ、高精度SMTソリューションが主要な貢献者となり、記録的な売上を記録しました。同社は、ディスプレイパネル業界の生産ラインを活用するパネルレベルパッケージングを将来の主要な成長ドライバーと位置づけ、新しいチップオンパネルツールを顧客への認定に向けて出荷しています。この戦略は、高まるAIチップの複雑性と大量生産の要求に応えるものです。

主要成果

ASMPTは、2026年上半期にAI需要の急増に支えられ、記録的な業績を達成しました。特に、アドバンストパッケージング（AP）事業部門は、前例のない売上を記録し、これは主にThermo-Compression Bonding (TCB) 技術、フォトニクス関連ソリューション、および高精度表面実装技術（SMT）ソリューションの貢献によるものです。同社は、先進的なチップオンパネルツールを顧客認定プロセスに向けて出荷しており、パネルレベルパッケージング（PLP）を将来の主要な成長戦略として明確に位置づけています。

技術・臨床詳細

- **Thermo-Compression Bonding (TCB):** TCBは、高密度集積と微細ピッチ接続を可能にする重要なアドバンストパッケージング技術であり、特にHBM（High Bandwidth Memory）や高性能コンピューティング（HPC）チップにおける3Dスタッキングに不可欠です。ASMPTのTCBソリューションは、高い精度と処理能力で、これらの複雑な構造の効率的な製造を支えています。
- **フォトニクスソリューション:** AIおよびデータセンターの需要増加に伴い、光インターコネクトの重要性が増しています。ASMPTは、光電子デバイスの組み立ておよびパッケージングに必要な高精度なソリューションを提供し、データ伝送速度の向上と消費電力の削減に貢献しています。
- **高精度SMTソリューション:** SMTは、小型化と高密度化が進む電子機器において、コンポーネントを基板上に正確に配置するための基盤技術です。ASMPTの技術は、AIチップモジュールなどの複雑なシステムにおける高精度な実装を可能にし、製品の信頼性と性能を向上させます。
- **パネルレベルパッケージング (PLP):** PLPは、従来のウェハーレベルパッケージングに代わる費用対効果の高いアプローチとして注目されています。既存のディスプレイパネル生産ラインを活用することで、より大きな基板サイズで多くのチップを同時に処理できるため、ウェハーレベルと比較して単位あたりのコストを大幅に削減し、生産スループットを向上させる可能性を秘めています。ASMPTは、この技術を戦略的成長ドライバーとして推進しており、既に新しいチップオンパネルツールを顧客向け認定のために出荷しています。

背景・業界文脈

半導体業界は、AI、高性能コンピューティング（HPC）、5G通信、データセンターなどの成長市場から未曾有の需要に直面しており、特にアドバンストパッケージング技術が重要なボトルネックとなっています。AIチップの性能向上には、複数のダイを効率的かつ高密度に集積する能力が不可欠であり、これにはCoWoS、InFO、EMIB、およびハイブリッドボンディングのような革新的なパッケージング技術が求められます。ASMPTの堅調な業績は、同社がこの技術トレンドの最前線にいることを示しており、特に高まるAIチップの複雑性と市場の需要に対応するための戦略的投資が奏功しています。

今後の展望

ASMPTは、革新的なアドバンストパッケージングソリューションを通じて、AIエコシステムにおける地位をさらに強化することを目指しています。パネルレベルパッケージングへの投資とチップオンパネルツールの展開は、今後の市場成長を捉えるための重要なステップです。AIおよびHPCアプリケーションの普及が続く中、高精度なボンディング、統合されたフォトリソ、およびコスト効率の高いパッケージング手法の需要はさらに拡大すると予想されます。ASMPTの技術は、これらの技術的課題を解決し、次世代の半導体製品の実現を可能にする上で不可欠な役割を果たすでしょう。

元記事: <https://www.asmpt.com/en/investor-relations/news-events/asmpt-announces-2026-interim-results/>

収集日: 2026年07月31日 | 自動記事収集・翻訳システム (Gemini API使用)