

半導体後工程

Weekly Intelligence Report

2026-07-25 | 27件 | 9カ国

troy-technical.jp

今週のキーワード

AI-PKGボトルネック

先端パッケージングの供給不足と技術競争

27

件
記事数

9

カ国
対象国

1200

億ドル
PKG市場(31年)

5000

億円
Ibiden投資

今週の全27記事 — 5軸評価で読むべき記事を選ぶ

各列の見方 — 技術新規性：ブレイクスルー度合い 実用化距離：製品として使える近さ 市場インパクト：業界全体への影響規模
データ信頼性：定量データ・査読の有無 日本関連度：日本の企業・サプライチェーンとの直接的関連性

#	記事タイトル	種別	技術 新規性	実用化 距離	市場 インパクト	データ 信頼性	日本 関連度	一行サマリ
#01	AIチップPKGボトルネック	企業戦略						AIチップのCoWoS不足が深刻化し、NVIDIAはIntel EMIBを検討。Amkor、Ibiden、SK Hynixが大規模投資で対応を加速。
#02	TSMC米国1000億ドル	企業戦略						TSMCが米国アリゾナ州に1000億ドル追加投資し、総額2650億ドルで先端半導体製造を強化。AI/HPC需要に対応。
#03	PKG市場1200億ドル	市場予測						Yole Groupは先端パッケージング市場が2031年までに1200億ドル超に倍増と予測。AI・HPCが牽引するが、日本材料もボトルネックに。
#04	中国HKC先進PKG	国家戦略						中国HKCが紹興に40億人民元を投じ、異種チップ統合に特化した先進半導体パッケージング・テストラインを新設。
#05	台独PLP提携	企業提携						台湾Grand Process TechnologyとドイツSingulusが提携し、PLP市場に参入。AI・HPC向けソリューションを提供。
#07	Samsung HBM量産延期	技術課題						SamsungがハイブリッドボンディングHBMの量産開始を2029-2030年に延期。技術課題が主要因と見られる。
#08	PTI/Broadcom FOPLP	企業提携						PowertechとBroadcomがシンガポールに4億ドル投資し、AI ASIC向けFOPLP製造合弁事業を設立。
#09	Nvidia/Amkor契約	企業戦略						NvidiaとAmkorが15億ドルの先進パッケージング契約を締結。TSMC CoWoSのボトルネック緩和と供給源多様化が目的。
#10	インドOSAT施設	国家戦略						インド中核州がParas SemiconductorsとOSAT施設建設を合意。異種統合・3Dパッケージングを推進。
#11	日韓ガラス基板提携	技術提携						韓国JNTCと日本TOPPANがAIチップ向けガラス基板技術で提携。有機基板の限界を打破し次世代PKGを推進。
#12	インド半導体拡大	国家戦略						インドの半導体エコシステムが急拡大。政府が1.275兆ルピーを投じSemicon 2.0を推進、ATMP/OSAT施設も稼働。
#13	HBM不足/チップフレーション	市場危機						HBM不足が「チップフレーション」を加速。TrendForceはAI需要による新常態を予測し、メモリ価格高騰が続く見込み。
#14	韓DRAM生産倍増	企業戦略						SamsungとSK hynixがDRAM生産倍増へ5180億ドルの巨額投資を計画。AIチップ市場を再形成するが供給過剰懸念も。

#	記事タイトル	種別	技術 新規性	実用化 距離	市場 インパクト	データ 信頼性	日本 関連度	一行サマリ
#15	Kaynes Semicon開設	国家戦略	●●●○ ○	●●●● ●	●●●○ ○	●●●○ ○	●●●○ ○	モディ首相がKaynes Semiconのインド・グジャラート州OSAT施設を開設。年産23億チップで5000人雇用を創出。
#16	SK Hynix PKG投資	企業戦略	●●●○ ○	●●●○ ○	●●●● ○	●●●○ ○	●●●○ ○	SK Hynixが清州P&T7工場に7.1兆ウォン追加投資を再承認。HBMとAIメモリ向け先進パッケージング能力を大幅強化。
#17	CPO需要再構築	技術トレンド	●●●● ○	●●●○ ○	●●●● ○	●●●○ ○	●●●○ ○	Co-Packaged Optics (CPO) 需要がAIチップサプライチェーンを再構築。高帯域幅と低消費電力へ移行を加速。
#18	HBM4冷却技術焦点	技術トレンド	●●●○ ○	●●●○ ○	●●●● ○	●●●○ ○	●●●○ ○	HBM4の競争焦点が冷却技術に移行。ハイブリッドボンディング導入遅れとNvidia次世代GPUの動向が背景。
#19	AMD Helios AIラック	企業戦略	●●●○ ○	●●●● ○	●●●● ○	●●●○ ○	●●●○ ○	AMDのHelios AIラックがHBM4でNVIDIAに対抗しMicrosoftを顧客に獲得。2nmプロセスCPUも注目される。
#20	先進PKG基板過熱	市場競争	●●●● ○	●●●○ ○	●●●● ●	●●●○ ○	●●●● ●	先進パッケージ基板市場が過熱。Ibidenが5000億円投資でリードする中、Samsungがガラス基板で挑戦。技術課題も顕在化。
#22	NVIDIA/Amkor提携	企業戦略	●●●○ ○	●●●● ○	●●●● ●	●●●○ ○	●●●○ ○	NVIDIAがAmkorと15億ドルの戦略的提携。米国AIチップ先端パッケージング能力を2028年までに大幅拡充。
#23	BESI受注記録更新	企業業績	●●●● ○	●●●● ○	●●●● ○	●●●● ○	●●●○ ○	BESIがAI関連パッケージングとハイブリッドボンディング需要で受注が前年比128.8%増、四半期記録を更新。
#24	PTI/Broadcom FOPLP	企業提携	●●●○ ○	●●●● ○	●●●○ ○	●●●○ ○	●●●○ ○	PowertechとBroadcomがシンガポールで4億ドル合弁事業を設立し、AI ASIC向けFOPLP製造能力を拡大。
#25	TYLsemiチップレット	新興企業	●●●● ○	●●●○ ○	●●●○ ○	●●●○ ○	●●●○ ○	TYLsemiが4300万ドルのシード資金調達。チップレット設計のリスク低減、フルスタックプラットフォームを構築。
#27	SK Hynix米HBM投資	企業戦略	●●●○ ○	●●●○ ○	●●●● ○	●●●○ ○	●●●○ ○	SK Hynixが米国インディアナ州に40億ドル投資し、2028年後半HBM量産へ。CHIPS法活用でサプライチェーン強化。
#28	Fraunhofer APECS	研究開発	●●●○ ○	●●●○ ○	●●●○ ○	●●●● ○	●●●○ ○	FraunhoferがEU Chips Actの下で先端パッケージングとヘテロジニアスインテグレーションのパイロットライン「APECS」を設立。
#29	AMAT/KLA装置機会	技術トレンド	●●●○ ○	●●●● ○	●●●● ○	●●●○ ○	●●●○ ○	Applied MaterialsはPLPでAIアクセラレーター向け新装置機会を創出。KLAは複雑化するAIチップのプロセス制御で重要性増す。
#30	NCF材料進化	材料技術	●●●○ ○	●●●● ○	●●●● ○	●●●○ ○	●●●● ○	NCFがAIチップ・HBM積層向け先端パッケージングの不可欠な材料へ進化。安定ボンディングと信頼性向上に貢献。

●●●●○ High ●●●○● Med-High ●●●○● Med ●●●○● Low | 背景黄色 = 注目記事

今週、判断に影響しうる3つの問い

① AIチップのボトルネックはどこにあるのか？

NVIDIAがTSMC CoWoSの供給不足でIntel EMIBを検討する事態は、AIチップのボトルネックがウェーハ製造だけでなく、先端パッケージング能力にあることを明確に示しています。特にHBMの供給不足とパッケージング材料（ABF、T-glass）の制約が指摘されており、この状況は2027-2028年まで続くと予測されています。貴社のサプライチェーンはこれらのボトルネックに耐えられますか？

② 次世代パッケージング材料・技術への投資は十分か？

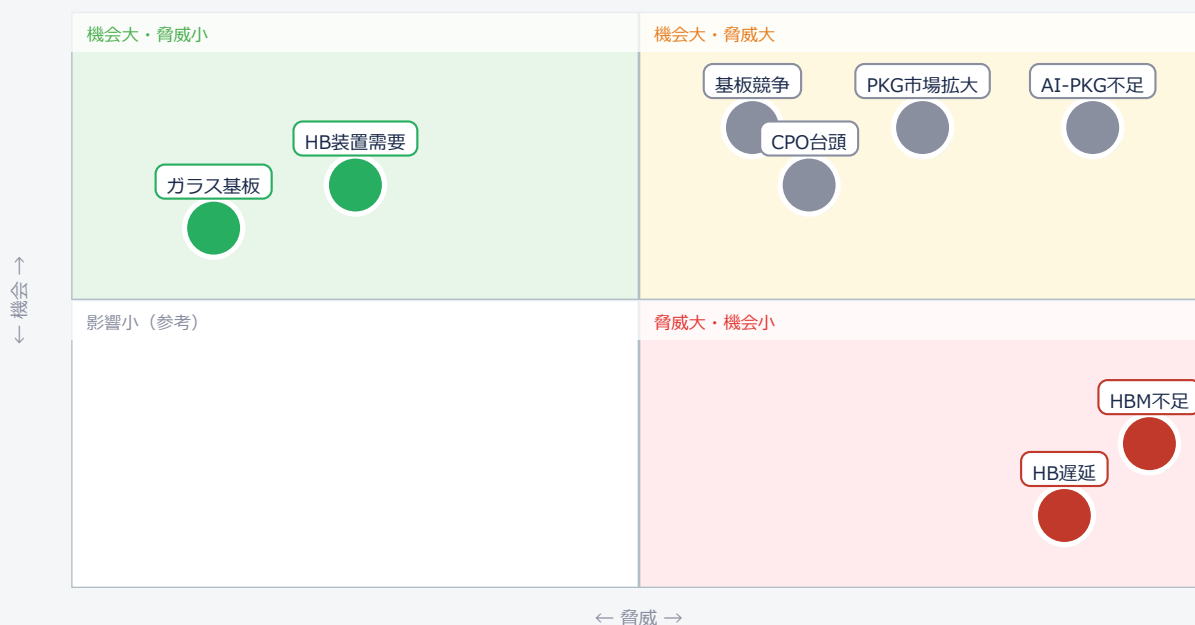
日本のIbidenが先進パッケージ基板に5000億円を投じ、Samsungがガラス基板で挑戦するなど、次世代材料への競争が激化しています。ガラス基板は有機基板の限界を打破する可能性を秘める一方、Through-Glass Via (TGV)などの技術課題も顕在化しています。貴社はこれらの技術動向を正確に捉え、適切なR&D投資や提携戦略を構築できていますか？

③ サプライチェーンの再編と地政学リスクにどう対応するか？

米国CHIPS法やEU Chips Act、インドのSemicon Missionなど、各国が半導体製造能力の国内回帰・強化を推進しています。NVIDIAがAmkorと15億ドルの契約を結び、SK Hynixが米国にHBM工場を建設するなど、サプライチェーンの地理的多様化が加速。貴社はこれらの地政学的な動きを事業戦略にどう反映させ、リスクと機会を評価していますか？

日本企業にとっての「機会 vs 脅威」

日本企業にとっての「機会 vs 脅威」マトリクス



項目	象限	↑ 機会	↓ 脅威
● AI-PKG不足	注意	多様化するPKG需要獲得	CoWoS依存リスク増大
● PKG市場拡大	注意	材料・装置需要の増大	ボトルネック解消の遅れ
● 基板競争	注意	ガラス基板技術の主導権	有機基板の限界と反り
● ガラス基板	機会大	日本の材料技術貢献	実用化までの技術課題
● HB遅延	脅威大	競合に追いつく猶予	HBM性能向上に遅れ
● HB装置需要	機会大	先端PKG装置の需要増	装置供給能力の不足

● HBM不足	脅威大	代替技術開発の加速	AIインフラコスト増大
● CPO台頭	注意	光学統合技術の需要	先端PKGリソース奪い合い

深掘り ① — AIチップPKGボトルネック深刻化

#01 | 2026/07/16 | The Economy | 技術新規性●●●○○ 実用化距離●●●●○ 市場インパクト●●●●●
データ信頼性●●●○○ 日本関連度●●●●●

AIチップの生産において、TSMCのCoWoSパッケージング能力が深刻なボトルネックとなり、NVIDIAはIntel EMIB技術の採用を検討するまでに至っています。この供給不足に対応するため、Amkorはアリゾナに70億ドル規模の先端パッケージング施設を建設し、2028年初頭に生産開始を計画。ASEも先端パッケージング売上を拡大予測しています。

日本のIbidenはAIサーバー向けIC基板需要拡大を予測し、2028年までに約5000億円の設備投資を表明。味の素はABF基板材料で95%以上のシェアを維持し、SK HynixはHBM4E向けMR-MUFプロセスを改良し熱抵抗を17%削減するなど、サプライチェーン全体で投資と技術革新が加速しています。

▶ 技術者の視点

AIチップの性能向上はパッケージング技術に大きく依存しており、CoWoSのボトルネックは業界全体の喫緊の課題です。NVIDIAが競合であるIntelのEMIBを検討する動きは、サプライチェーンの多様化とリスクヘッジの重要性を浮き彫りにしています。日本のIbidenや味の素がこのサプライチェーンの要を担っていることは大きな【機会】ですが、同時にボトルネックとして名指しされることは【脅威】でもあります。特に、HBMの熱管理技術（SK HynixのMR-MUF改良など）は、AIチップの安定稼働に不可欠であり、日本の冷却材料・装置メーカーにとっては新たなビジネスチャンスです。各社は、自社の技術がボトルネック解消にどう貢献できるか、具体的な提案を急ぐべきです。

深掘り ② — 先進PKG基板市場の過熱とガラス基板の挑戦

#20 | 2026/07/17 | MK | 技術新規性●●●●○ 実用化距離●●●○○ 市場インパクト●●●●● データ信頼性●●●○○
日本関連度●●●●●

AI半導体の性能を決定づけるパッケージ基板市場が過熱しており、日本のIbidenが約35%の市場シェアでリード。同社はAIサーバー向け高性能ICパッケージ基板の生産能力増強のため、2026年度から2028年度までの3年間で総額約5000億円を投資することを決定しました。

一方、Samsung Electro-MechanicsはFC-BGA製品と次世代ガラス基板でIbidenに挑戦を表明。ガラス基板は高い寸法安定性と低熱膨張係数で注目されますが、IbidenはThrough-Glass Vias (TGV) の技術的障壁が2030年まで解消されないと予測。有機基板の反り問題も深刻化しています。

▶ 技術者の視点

Ibidenの5000億円投資は、日本の材料メーカーがAI時代におけるパッケージ基板の主導権を握るための強い意志を示しています。これは日本の材料・部品メーカーにとって明確な【機会】です。しかし、Samsungがガラス基板で挑戦しているように、次世代材料への移行は不可避であり、TGVのような技術課題の解決が日本の競争力を左右します。有機基板の反り問題は、ABFなどの材料特性とパッケージング技術の複合的な課題であり、材料メーカーはより低CTEで反りの少ない材料開発を急ぐ必要があります。ガラス基板はまだ実用化距離が遠いと考えられていますが、その潜在能力は大きく、R&D部門は長期的な視点でガラス基板技術への投資を継続すべきです。

深掘り ③ — ハイブリッドボンディング需要が記録更新

#23 | 2026/07/23 | BE Semiconductor Industries N.V. | 技術新規性 ●●●●○ 実用化距離 ●●●●○

市場インパクト ●●●●○ データ信頼性 ●●●●○ 日本関連度 ●●●○○

オランダの半導体装置メーカーBESIは、2026年第2四半期にAI関連パッケージング装置とハイブリッドボンディングシステムの強い需要により、受注が前年同期比128.8%増の2億9290万ユーロに達し、四半期記録を更新しました。

ハイブリッドボンディングの顧客導入数は2025年末の15社から2026年第2四半期末までに21社に増加し、ロジック、メモリ（HBM）、CPO、消費者向けアプリケーションへと利用が拡大しています。この好調は、AIスーパーサイクルが半導体後工程市場に与える直接的な影響を示すものです。

▶ 技術者の視点

BESIの受注記録更新は、ハイブリッドボンディング技術がAIチップの性能向上に不可欠な次世代パッケージング技術として、急速に市場に浸透していることを示しています。これは、日本の装置メーカーや材料メーカーにとって、ハイブリッドボンディング関連技術への投資を加速する大きな【機会】です。特に、HBMやCPOへの応用拡大は、高精度なボンディング装置や、それに適合する材料（アンダーフィル、NCFなど）の需要をさらに押し上げるでしょう。Samsungの量産延期（#07）は技術課題の難しさを示唆しますが、BESIの導入実績は技術が着実に成熟していることを裏付けます。日本企業は、この技術トレンドに乗り遅れないよう、自社の強みを活かしたソリューション開発と顧客への提案を強化すべきです。

その他の注目記事

NvidiaとAmkorが15億ドルの先進パッケージング契約を締結、TSMC CoWoSのボトルネックを緩和し供給源を多様化 (TradingKey)

市場インパクト ●●●●● 日本関連度 ●●●○○ 技術新規性 ●●○○○

NvidiaがTSMC CoWoS以外の供給源を確保する動きは、サプライチェーンの多様化が喫緊の課題であることを示唆。日本のOSATや材料メーカーもこの機会を捉えるべき。

韓国半導体大手SamsungとSK hynix、DRAM生産倍増へ5180億ドルの巨額投資を計画、AIチップ市場を再形成 (CoinDesk)

市場インパクト ●●●●● 日本関連度 ●●●○○ 技術新規性 ●●○○○

HBMを含むDRAMの巨額投資はAI需要の健全性を示すが、2028-2029年頃の供給過剰リスクも指摘。日本の材料・装置メーカーは需要変動リスクを考慮した戦略が必要。

Applied Materials、PLPでAIアクセラレーター向け新装置機会、KLAは複雑化するAIチップのプロセス制御で重要性増す (TIKR.com)

市場インパクト ●●●●○ 日本関連度 ●●●○○ 技術新規性 ●●●○○

PLPはAIチップの大型化に対応する次世代パッケージング技術であり、装置メーカーに新たな機会を創出。高精度なプロセス制御・検査技術の重要性も増大し、日本の装置・材料メーカーは注視すべき。

NCF、AIチップ・HBM積層向け先端パッケージングの不可欠な材料へ進化、安定ボンディングと信頼性向上に貢献 (LP Information Data)

市場インパクト ●●●●○ 日本関連度 ●●●○○ 技術新規性 ●●●○○

NCFはHBM積層やチップレット統合に不可欠な材料として進化。日本の材料メーカーは高機能NCFの開発で優位性を持つため、さらなる性能向上と市場拡大が期待される。

HBM4の競争焦点が冷却技術に移行、ハイブリッドボンディング導入の遅れとNvidia次世代GPUの動向 (DigiTimes)

市場インパクト ●●●●○ 日本関連度 ●●●○○ 技術新規性 ●●●○○

HBM4の発熱増大により冷却技術が競争の焦点に。ハイブリッドボンディングの遅延も相まって、日本の高性能冷却材料や放熱部品メーカーにとって大きなビジネスチャンスとなる。

今週のアクション提案

記事評価マトリクスと機会/脅威分析を踏まえたアクション提案です。

■ 即時（今週中）

- 【調達】AIチップ向け先端パッケージング（CoWoS、EMIB、FOPLP等）の主要サプライヤーとキャパシティ状況を再確認し、ボトルネックとなっている材料・装置の特定に着手。
- 【R&D;】ガラス基板、ハイブリッドボンディング、CPOなど次世代パッケージング技術の最新動向を再調査し、自社技術との関連性や潜在的な機会を評価するチームを招集。
- 【経営企画】NVIDIAのIntel EMIB検討など、主要顧客のサプライチェーン戦略変更が自社事業に与える影響を緊急で分析し、対応策を検討。

■ 短期（1ヶ月）

- 【R&D;/材料開発】ガラス基板や高機能NCF、高性能冷却材料など、次世代パッケージング材料の評価を開始。特に、有機基板の反り問題やTGV技術の課題解決に向けたロードマップを策定。
- 【半導体PKG】ハイブリッドボンディング装置の導入実績を持つBESIなどのサプライヤーと情報交換を行い、自社への導入可能性や技術課題、コストメリットを詳細に検討。
- 【調達/営業】AIチップの「チップフレーション」が続くHBM市場の動向を注視し、顧客への安定供給計画や価格戦略に与える影響を評価。代替メモリや効率化技術の動向も把握。

■ 中長期（四半期～）

- 【経営企画/R&D;】各国政府による半導体サプライチェーン強化（CHIPS法、EU Chips Act、Semicon Indiaなど）の動向を継続的にモニタリングし、国内製造能力強化や国際連携への貢献可能性を検討。
- 【R&D;/事業開発】チップレット設計のリスクを低減するTYLsemiのようなフルスタックプラットフォームの動向を分析し、自社の技術や製品がチップレットエコシステムにどう貢献できるか、新たなビジネスモデルを模索。
- 【半導体PKG/EV設計】Co-Packaged Optics（CPO）やHBM4の冷却技術など、AIチップの性能向上を支える周辺技術の進化を長期的な視点で捉え、自社の技術ポートフォリオへの組み込みや新規事業機会を検討。

半導体後工程 採用記事全文集

出力日: 2026-07-25

採用記事数: 27 件

収録記事一覧

- #01 AIチップのパッケージングボトルネック深刻化：NVIDIA、TSMCのCoWoS不足でIntel EMIBを検討、Amkorはアリゾナに70億ドル投資
- #02 TSMC、米国アリゾナ州に1000億ドルの追加投資を決定、総額2650億ドルで先端半導体製造を強化
- #03 Yole Group、先端パッケージング市場が2031年までに1200億ドル超に倍増と予測、AI・HPCが成長牽引
- #04 中国HKC、紹興に40億人民元を投じ先進半導体パッケージング・テストラインを新設、異種チップ統合を推進
- #05 台湾Grand Process Technology、ドイツSingulusと提携しパネルレベルパッケージング（PLP）市場に参入、AI・HPC向けソリューション提供
- #07 Samsung、ハイブリッドボンディングHBMの量産開始を2029-2030年に延期、技術課題とNVIDIA次世代GPUに照準
- #08 Powertech TechnologyとBroadcom、シンガポールに4億ドル投資しAI ASIC向けFOPLP製造合併事業を設立
- #09 NvidiaとAmkorが15億ドルの先進パッケージング契約を締結、TSMC CoWoSのボトルネックを緩和し供給源を多様化
- #10 インド中核州が₹6,200 croreを投じParas SemiconductorsとのOSAT施設建設を合意、異種統合・3Dパッケージングを推進
- #11 韓国JNTCと日本TOPPAN、AIチップ向けガラス基板技術で提携を発表、有機基板の限界を打破し次世代パッケージングを推進
- #12 インドの半導体エコシステムが急拡大、政府が₹1.275兆を投じSemicon 2.0を推進、ATMP/OSAT施設も稼働
- #13 HBM不足が「チップフレーション」を加速、TrendForceはAI需要による新常態を予測
- #14 韓国半導体大手SamsungとSK hynix、DRAM生産倍増へ5180億ドルの巨額投資を計画、AIチップ市場を再形成
- #15 モディ首相、Kaynes Semiconのインド・グジャラート州OSAT施設を開設、年産23億チップで5000人雇用
- #16 SK Hynix、清州P&T7工場に7.1兆ウォンの追加投資を再承認、HBMとAIメモリ向け先進パッケージング能力を大幅強化
- #17 Co-Packaged Optics（CPO）需要がAIチップサプライチェーンを再構築、高帯域幅と低消費電力へ移行

#18 HBM4の競争焦点が冷却技術に移行、ハイブリッドボンディング導入の遅れとNvidia次世代GPUの動向

#19 AMDのHelios AIラック、HBM4でNVIDIAに対抗しMicrosoftを顧客に獲得、2nmプロセス採用CPUも注目

#20 先進パッケージ基板市場が過熱：Ibidenが5000億円投資でリード、Samsung Electro-Mechanicsがガラス基板で挑戦、技術課題も顕在化

#22 NVIDIA、Amkorと15億ドルの戦略的提携で米国AIチップ先端パッケージング能力を2028年までに大幅拡充

#23 BESI、AI関連パッケージングとハイブリッドボンディング需要で受注が前年比128.8%増、四半期記録を更新

#24 PowertechとBroadcom、シンガポールで4億ドル合併事業を設立しAI ASIC向けFOPLP製造能力を拡大

#25 TYLsemi、4300万ドルのシード資金調達でチップレット設計のリスク低減、フルスタックプラットフォームを構築

#27 SK hynix、米国インディアナ州に40億ドル投資し2028年後半HBM量産へ、CHIPS法活用でサプライチェーン強化

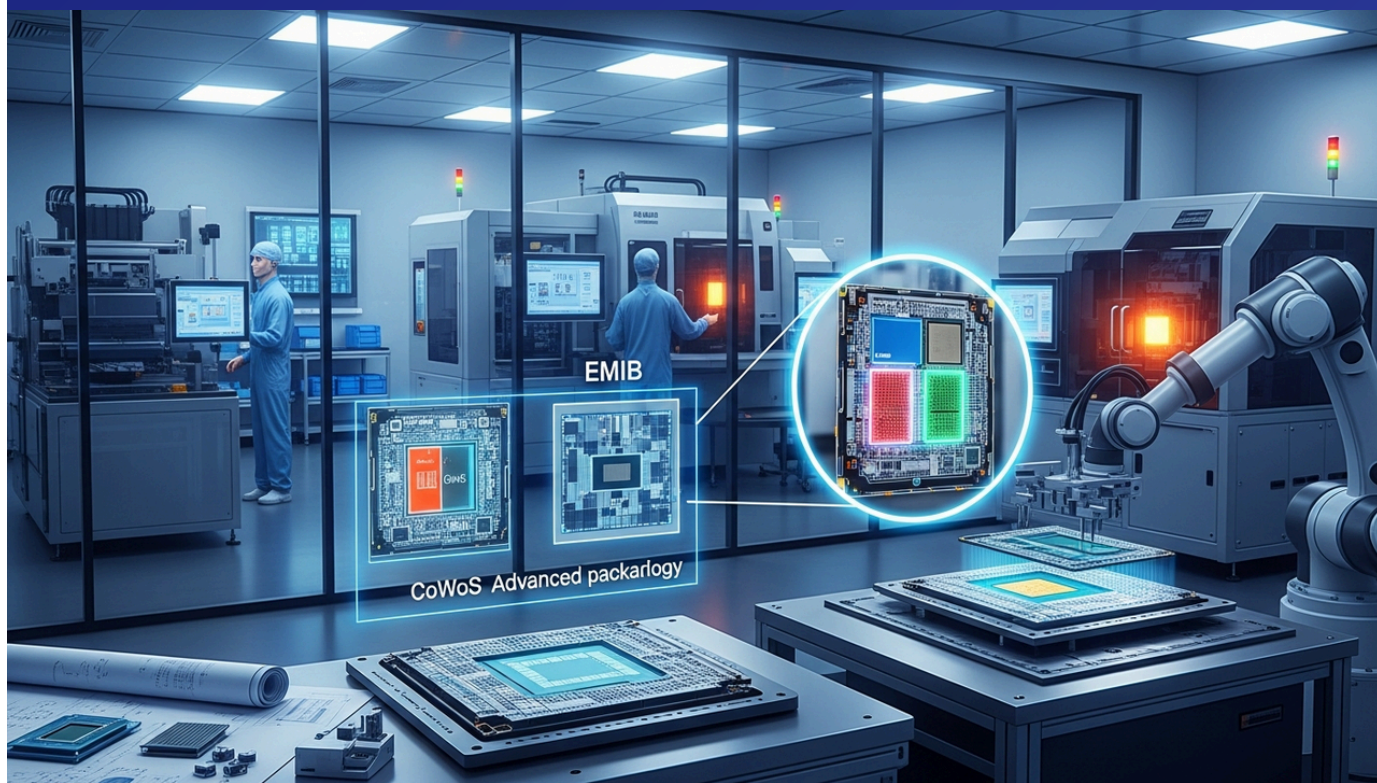
#28 Fraunhofer、EU Chips Actの下で先端パッケージングとヘテロジニアスインテグレーションのパイロットライン「APECS」を設立

#29 Applied Materials、PLPでAIアクセラレーター向け新装置機会、KLAは複雑化するAIチップのプロセス制御で重要性増す

#30 NCF、AIチップ・HBM積層向け先端パッケージングの不可欠な材料へ進化、安定ボンディングと信頼性向上に貢献

#01 AIチップのパッケージングボトルネック深刻化： NVIDIA、TSMCのCoWoS不足でIntel EMIBを検討、 Amkorはアリゾナに70億ドル投資

公開日 2026年07月16日 The Economy 日本



概要

AIチップの生産において、先端パッケージング技術、特にTSMCのCoWoSが深刻なボトルネックとなっています。この供給不足に対応するため、NVIDIAは将来のGPU生産にIntelのEMIB技術採用を検討していると報じられました。Amkorはアリゾナ州に70億ドル規模の先端パッケージング施設を建設し、2028年初頭に生産を開始する計画を発表しており、ASEも今年35億ドル以上の先端パッケージング売上を見込んでいます。日本のIbidenはAIサーバー向けIC基板の需要拡大を予測し、SK HynixはHBM4E向けにMR-MUFプロセスを改良して熱抵抗を17%削減するなど、サプライチェーン全体で投資と技術革新が加速しています。

主要成果

AIチップ製造における先端パッケージング技術、特にTSMCのCoWoSが深刻な供給ボトルネックとなっており、主要なAIチップ設計企業であるNVIDIAが、その解決策として競合であるIntelのEMIB（Embedded Multi-die Interconnect Bridge）技術を将来のGPU生産に採用することを検討していると報じられました。この動きは、AIチップ需要の爆発的な増加が、ウェハ製造だけでなく、チップの最終的な統合と接続を担う後工程、特に2.5D/3Dパッケージング能力に新たな、より喫緊の制約をもたらしていることを明確に示しています。

技術・ビジネス詳細

- NVIDIAの動きは、市場の多様な先端パッケージングソリューションへの関心が高まっていることを示唆しており、IntelのEMIBは、異なるプロセスノードで製造された複数のダイ（チップ）を単一パッケージ内で接続する技術で、CoWoSとは異なるアプローチを提供します。この選択は、NVIDIAがサプライチェーンの柔軟性を高め、CoWoSの逼迫した供給状況から来るリスクを分散させようとする戦略的な試みと見られます。
- 世界中の主要なOSAT（Outsourced Semiconductor Assembly and Test）プロバイダーも、この需要に応えるべく大規模な投資を発表しています。台湾のASE Technologyは、2026年の先端パッケージング売上が35億ドルを超え、前年比10%の成長を達成すると予測しており、業界の成長を牽引しています。
- 米国のAmkor Technologyは、アリゾナ州に70億ドルを投じて大規模な先端パッケージングおよびテスト施設を建設する計画を明らかにしました。この施設は2028年初頭に初期生産を開始し、AI、HPC（高性能コンピューティング）、通信、自動車、産業アプリケーション向けのチップのパッケージングを担う予定です。これは米国内における半導体サプライチェーンの強化を目指す動きの一環でもあります。
- 日本のIbidenは、AIサーバー向け高性能ICパッケージ基板の需要が2030年までに大幅に拡大すると予測しており、同分野での約5000億円の設備投資計画を2028年までに実行することを表明しています。また、日本の味の素は、ABF（Ajinomoto Build-up Film）と呼ばれる高性能パッケージ基板の層間絶縁材料市場で95%以上の圧倒的なシェアを維持しており、AIチップの性能向上を支える重要な材料サプライヤーとしての地位を確立しています。

- メモリ分野では、韓国のSK Hynixが次世代HBMであるHBM4E向けに改良されたMR-MUF（Mass Reflow Molded Underfill）プロセス技術を開発し、熱抵抗を従来のプロセスと比較して17%削減したと発表しました。これにより、HBMスタックの放熱性能が向上し、AIアクセラレータのさらなる高性能化と信頼性向上に貢献します。

背景・業界文脈

AIの進化は、CPUやGPUの演算能力だけでなく、それらを効率的に接続し、大量のデータを高速に処理するためのパッケージング技術とHBMのような高性能メモリの統合を不可欠にしています。現在のボトルネックは、単にチップ製造の最先端ノードだけでなく、これらのチップを統合する2.5D/3Dパッケージング能力、特にTSMCのCoWoSのような技術に集中しています。これにより、半導体業界全体で後工程、特に先端パッケージングと材料、そしてテストに対する大規模な設備投資と技術開発が急務となっています。

今後の展望

AIチップの需要は今後も指数関数的に増加すると予想されており、これに伴い先端パッケージング技術とそれに必要な材料、装置への投資はさらに加速するでしょう。NVIDIAがIntelのEMIBを検討するような動きは、サプライチェーンの多様化とリスクヘッジの重要性を浮き彫りにし、複数のパッケージング技術が共存する未来を示唆しています。ガラス基板のような次世代基板技術の開発や、HBMの熱管理技術の進化も、AIハードウェアの性能向上とコスト効率化に不可欠であり、これらの分野での競争と協力が今後の業界の動向を左右すると考えられます。

元記事: <https://economy.ac/news/2026/07/202607289543>

#02 TSMC、米国アリゾナ州に1000億ドルの追加投資を決定、総額2650億ドルで先端半導体製造を強化

公開日 2026年07月23日 Supply Chain Dive アメリカ



概要

TSMCは、米国アリゾナ州の半導体製造およびパッケージング施設に対し、新たに1000億ドルの大規模な追加投資を行うと発表しました。これにより、同社の米国における総投資額は2650億ドルに達し、合計12の施設が稼働する見込みです。この戦略的拡大は、AIおよび高性能コンピューティング（HPC）向けチップの爆発的な需要増加に対応し、米国の半導体サプライチェーンの強靱化に大きく貢献します。建設される4つの新たな先端半導体製造施設では、最先端の4nm、3nm、さらには2nmプロセス技術の導入が計画されており、技術的リーダーシップを維持します。

詳細

主要成果

TSMCは、米国アリゾナ州への総額2650億ドルに及ぶ大規模な投資計画の一環として、新たに1000億ドルの追加投資を発表しました。この決定により、アリゾナ州には新たに4つの先進半導体製造施設が加わり、TSMCの米国拠点数は合計12に拡大します。この戦略は、AIおよびHPC（高性能コンピューティング）チップに対する世界的な需要の高まりに対応し、特に先端パッケージング能力の強化を目指すものです。

技術・製造詳細

今回の追加投資は、アリゾナ州に建設される複数の中核製造拠点に焦点を当てています。すでに4nmチップの生産が開始されており、将来的に3nmおよび2nmプロセス技術の導入も予定されています。これらの施設は、最先端のCoWoS（Chip-on-Wafer-on-Substrate）パッケージング技術を含む、先進パッケージング能力の増強にも貢献します。TSMCは、この投資を通じて、AIアプリケーションに必要な高性能かつ高集積なチップの安定供給体制を確立し、米国の半導体製造能力の飛躍的な向上を図ります。

具体的な拡張には、以下の要素が含まれます。

- ****製造施設:**** 4つの新規先進半導体製造施設の建設により、アリゾナ州の製造拠点数は合計12となる。
- ****プロセス技術:**** 既存の4nmプロセスに加えて、3nmおよび将来の2nmプロセス技術も導入予定。
- ****先進パッケージング:**** 先端パッケージング施設や研究開発センターも含まれ、CoWoSなどの技術開発と量産化を推進。

背景・業界文脈

この大規模投資は、米国のCHIPSおよび科学法（CHIPS and Science Act）による資金援助を受けており、米国内での半導体製造エコシステムを再構築し、雇用を創出するという政府の戦略と密接に連携しています。AIおよびHPC市場の急成長は、高性能な半導体チップと、それを実現する先進パッケージング技術への需要を劇的に押し上げています。TSMCは、この需要に応えるために、グローバルな生産能力の最適化と、地理的なリスク分散を図っています。

今後の展望

TSMCのこの動きは、世界の半導体サプライチェーンにおいて、特に先端ロジックおよびパッケージング分野での米国のプレゼンスを強化するものです。これにより、AI技術の発展を支える上で不可欠な、より強靱で分散化された半導体供給網の構築が進むと期待されます。また、米国内での技術開発と人材育成にも拍車がかかり、長期的な経済効果も大きいと見られています。この投資は、AI時代の半導体産業におけるTSMCのリーダーシップをさらに確固たるものにするでしょう。

元記事: <https://www.supplychaindive.com/news/tsmc-100B-US-semiconductor-investment-supply-chain/825599/>

収集日: 2026年07月24日 | 自動記事収集・翻訳システム (Gemini API使用)

#03 Yole Group、先端パッケージング市場が2031年までに1200億ドル超に倍増と予測、AI・HPCが成長牽引

公開日 2026年07月23日 Yole Group (via advancedpackaging.news) フランス



概要

Yole Groupの最新レポートは、世界の先端パッケージング市場が2025年の550億ドルから2031年までに1200億ドル以上に倍増すると予測しました。この驚異的な成長は、主にAIおよび高性能コンピューティング（HPC）システムの次世代を支えるための構造的変化によって推進されています。しかし、TSMCのCoWoS容量、味の素のABF基板材料、NittoboのT-glass製品が主要なボトルネックとなっており、ASE、Amkor、PTI、SK hynix、Ibiden、Unimicronなどの企業が積極的な設備投資を行っているにもかかわらず、供給制約は2027年から2028年まで続くと考えられています。

主要成果

Yole Groupの最新分析によると、世界の先端パッケージング市場は2025年の550億ドルから、2031年までに1200億ドルを超える規模へと倍増することが予測されています。この成長の主な原動力は、人工知能（AI）および高性能コンピューティング（HPC）の進化であり、これらの分野で要求される高度なチップ集積技術が市場を牽引しています。

技術・市場詳細

レポートは、先端パッケージング技術が、今後のAIおよびHPCアプリケーションの性能を決定する上で不可欠であると強調しています。特に、TSMCのCoWoS（Chip-on-Wafer-on-Substrate）パッケージング能力、味の素ファインテクノのABF（Ajinomoto Build-up Film）基板材料、そしてNittoboのT-glass製品が、現在のサプライチェーンにおける主要なボトルネックとして指摘されています。これらのコンポーネントの供給不足が、市場成長を阻害する要因となっています。パッケージング技術は、複数のチップレットを効率的かつ高性能に統合するために不可欠であり、HBM（高帯域幅メモリ）との組み合わせで、AIアクセラレータの性能を最大限に引き出す役割を担っています。

主要なOSAT（Outsourced Semiconductor Assembly and Test）プロバイダーであるASE、Amkor、PTI、そしてメモリ大手のSK hynix、基板メーカーのIbiden、Unimicronといった各社は、この旺盛な需要に対応するため、積極的に生産能力の拡張に投資しています。しかし、これらの投資が実を結び、供給制約が完全に解消されるのは2027年から2028年になると予測されており、短期的な供給不足は避けられない見通しです。

背景・業界文脈

AIとHPC分野の急速な発展は、従来のパッケージング技術では対応できない新たな課題を生み出しています。データセンターにおけるAIワークロードの増加は、GPU、HBM、そしてそれらを統合する先進パッケージングへの前例のない需要をもたらしています。この構造的な変化が、先端パッケージング市場の飛躍的な成長を促している一方で、サプライチェーン全体のボトルネックも顕在化させています。特に、高機能基板材料や特殊なパッケージング装置の供給は、限られたサプライヤーに集中しているため、ボトルネックが発生しやすい状況です。

今後の展望

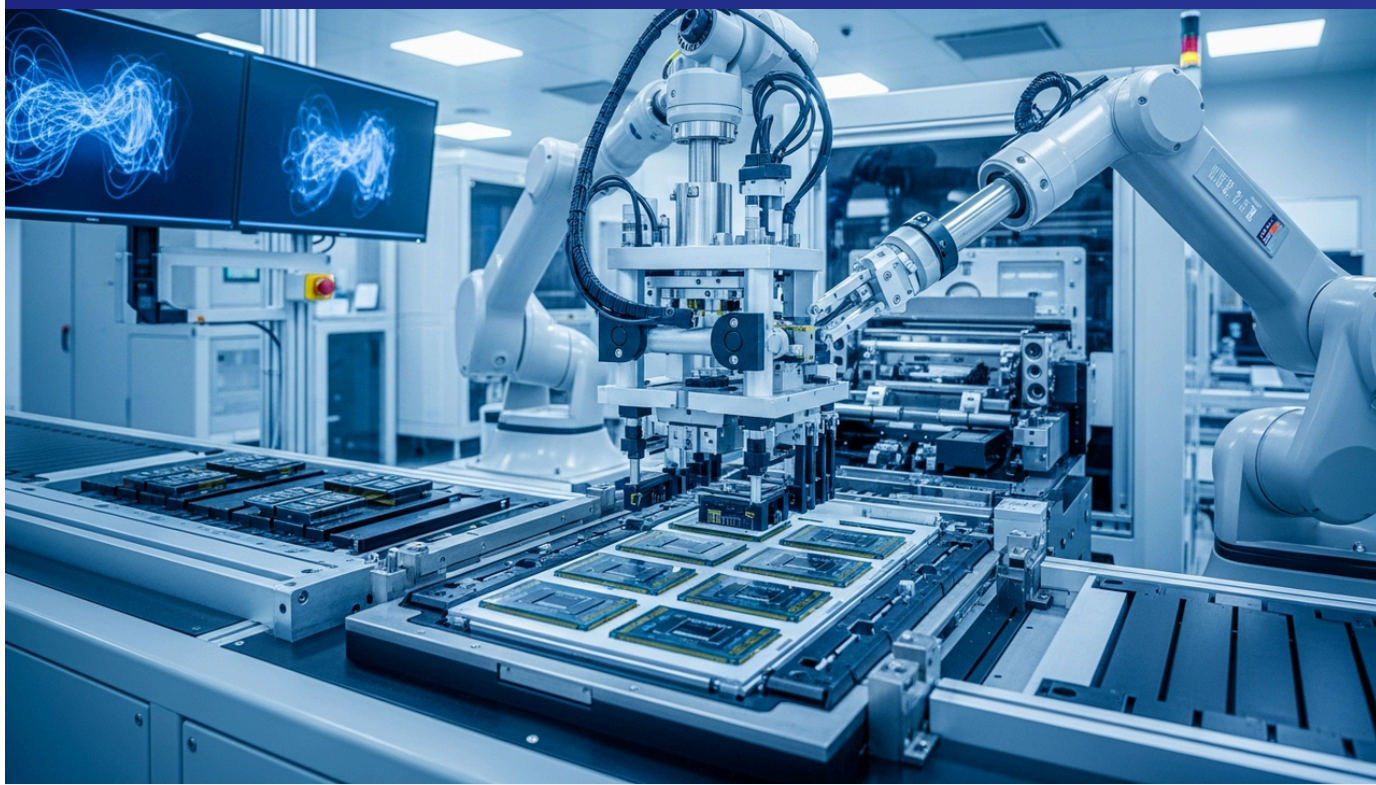
先端パッケージング市場の継続的な成長は、半導体産業全体のイノベーションを加速させ、AI技術のさらなる進化を可能にするでしょう。供給制約が一時的に課題となるものの、主要企業による積極的な投資が続くことで、長期的にはより強靱で多様なサプライチェーンが構築されると期待されます。特に、異種チップ統合、2.5D/3Dパッケージング、パネルレベルパッケージング（PLP）、ハイブリッドボンディングといった技術が、市場成長の鍵を握ると見られています。技術革新と設備投資が同期することで、AI時代における半導体性能の限界を押し広げることが可能になります。

元記事: https://advancedpackaging.news/article/124770/Advanced_packaging_market_to_top_120B

収集日: 2026年07月24日 | 自動記事収集・翻訳システム (Gemini API使用)

#04 中国HKC、紹興に40億人民元を投じ先進半導体パッケージング・テストラインを新設、異種チップ統合を推進

公開日 2026年07月24日 TrendForce 中国



概要

中国のHKCは、紹興経済開発区に40億人民元（約5.5億ドル）を投資し、先進半導体パッケージングおよびテストプロジェクトを立ち上げると発表しました。このプロジェクトでは、新会社である浙江華芯先進半導体有限公司を通じて、異種チップ統合に特化した12インチ先進パッケージングおよびテストラインを建設します。月間2000万ユニットの生産能力を目指す二段階プロジェクトであり、中国国内の半導体サプライチェーンの再構築と、チップパッケージングおよびテストサービスの増大する需要に対応する戦略的な動きです。

主要成果

中国の技術企業HKCは、紹興経済開発区に40億人民元（約5.5億ドル）を投資し、先進半導体パッケージングおよびテストプロジェクトを開始することを発表しました。この大規模な投資は、中国国内の半導体サプライチェーンの強化と、特に異種チップ統合分野における国内需要の高まりに応えるための戦略的な一歩です。

技術・製造詳細

HKCは、新設する浙江華芯先進半導体有限公司を通じて、異種チップ統合に対応した12インチの先進パッケージングおよびテストラインを建設します。このプロジェクトは二段階に分けて実施され、最終的には月間2000万ユニットの生産能力を目指します。異種チップ統合技術は、異なる機能を持つチップレットを一つのパッケージ内に統合することで、高性能化、省電力化、およびコスト削減を実現するものです。これにより、AI、5G、HPC（高性能コンピューティング）などのアプリケーションで求められる高度な半導体の製造が可能になります。

具体的には、以下の技術に重点が置かれます。

- ****12インチウェーハ対応:**** 最新の12インチウェーハに対応するラインを構築し、高効率な生産体制を確立。
- ****異種チップ統合:**** ロジック、メモリ、センサーなど異なる種類のチップを一つのパッケージに統合する技術に特化。
- ****テスト能力の強化:**** パッケージング後の厳格なテストプロセスを導入し、製品の信頼性と品質を保証。

背景・業界文脈

近年、世界の半導体産業では、地政学的な要因やサプライチェーンの脆弱性から、各国の国内製造能力強化の動きが加速しています。中国も例外ではなく、政府主導で半導体産業の自給自足と技術革新を推進しています。HKCのこの投資は、そうした国家戦略の一環であり、特に台湾や韓国が先行する先進パッケージング分野において、中国が競争力を高めるための重要な取り組みと位置付けられます。国内での設計、製造、パッケージング、テストの一貫体制を強化することで、外部依存度を低減し、技術的自立性を確保することを目指しています。

今後の展望

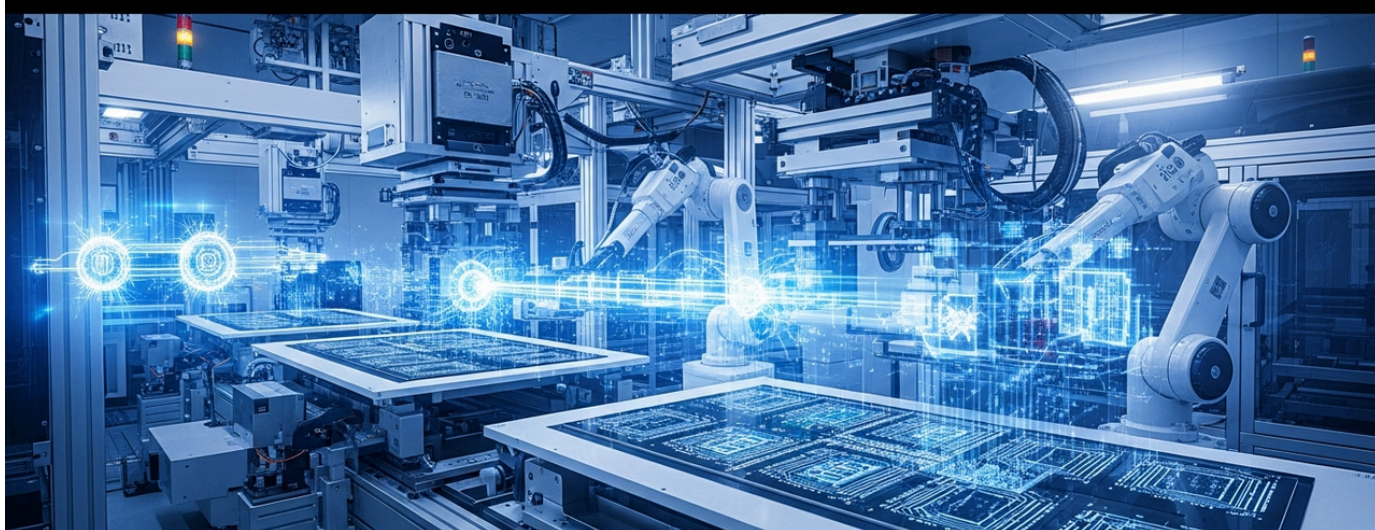
この新しい先進パッケージングおよびテスト施設は、中国におけるAIやHPCアプリケーション向けのチップ開発と生産を加速させるでしょう。月間2000万ユニットという大規模な生産能力は、中国国内外の需要に応えるだけでなく、世界の半導体サプライチェーンにおける中国の地位を向上させる可能性があります。異種チップ統合技術への注力は、将来の高性能半導体の主流となるトレンドに対応しており、HKCがこの分野で主要なプレーヤーとしての存在感を確立するための基盤となると期待されます。

元記事: <https://www.trendforce.com/news/2026/07/24/news-hkc-announced-investment-in-advanced-semiconductor-packaging-and-testing/>

収集日: 2026年07月24日 | 自動記事収集・翻訳システム (Gemini API使用)

#05 台湾Grand Process Technology、ドイツSingulusと提携しパネルレベルパッケージング（PLP）市場に参入、AI・HPC向けソリューション提供

公開日 2026年07月22日 Taiwan News 台湾



概要

台湾の半導体装置メーカーGrand Process Technology Corp.は、子会社のChallentech International Corp.およびドイツのSingulus Technologiesとの戦略的提携を通じて、パネルレベルパッケージング（PLP）市場への本格参入を発表しました。この「ゴールドントライアングル」アライアンスは、半導体湿式プロセス、大型PVD技術、装置流通、技術サービスを統合し、AIおよび高性能コンピューティング（HPC）向けチップの需要増加に対応するエンドツーエンドのPLPソリューションを提供することを目的としています。特に、PLPは従来のウェーハレベルパッケージングと比較して大面積で生産効率が高く、AIチップの大型化と高密度化に対応する次世代技術として注目されています。

主要成果

台湾のGrand Process Technology Corp.は、子会社のChallentech International Corp.とドイツのハイテク装置メーカーSingulus Technologiesとの戦略的提携を発表し、次世代パネルレベルパッケージング（PLP）市場への本格参入を宣言しました。この「ゴールドেন্টライアングル」アライアンスは、人工知能（AI）および高性能コンピューティング（HPC）チップの需要増に対応する、エンドツーエンドのPLPソリューションを提供することを目指します。

技術・製造詳細

この提携は、Grand Process Technologyが持つ半導体先端パッケージング湿式プロセス装置の専門知識、Challentech Internationalの装置流通と技術サービス、そしてSingulus Technologiesの大型PVD（物理的気相成長）技術を統合するものです。PLP技術は、従来のウェーハレベルパッケージング（WLP）が円形のウェーハからチップを製造するのに対し、大型の長方形パネルからパッケージを製造することで、より多くのチップを一度に処理し、材料の無駄を削減し、生産コストを低減できる利点があります。

特にAIおよびHPCチップは、その性能向上のためにチップサイズが大型化し、パッケージ内の相互接続密度が高まる傾向にあります。PLPは、大面積化に対応しつつ、より微細な配線と高効率な放熱構造を実現するための鍵となる技術です。今回の提携により、AI時代の高度な要求に応えるための湿式処理、成膜、そして装置提供までの一貫したPLPソリューションが市場に投入されることになります。

- ****湿式プロセス技術:**** Grand Process Technologyの強みである高精度な湿式プロセス技術をPLPに適用し、微細な回路形成と材料処理を実現。
- ****大型PVD技術:**** Singulus Technologiesの大型PVD装置は、広面積パネルへの均一な金属膜形成を可能にし、パッケージングの信頼性を向上。
- ****エンドツーエンドソリューション:**** 材料処理からパッケージング、テストまでを一貫してサポートする総合的なソリューションを提供。

背景・業界文脈

AIとHPCの急速な進化は、半導体パッケージング技術に新たなブレークスルーを求めています。データ伝送速度の向上、消費電力の削減、そしてチップの物理的サイズの拡大は、既存のパッケージング手法にとって大きな課題です。PLPは、これらの課題に対する有望な解決策の一つとして、近年注目度が高まっています。特に台湾は、半導体製造およびパッケージング技術において世界をリードしており、この分野での国際的な協業を通じて、その競争力をさらに高めようとしています。

今後の展望

Grand Process Technology、Challentech International、Singulus Technologiesによる「ゴールドントライアングル」アライアンスは、PLP市場における技術革新と普及を加速させる可能性があります。これにより、AIチップの製造コスト削減と性能向上に貢献し、AI技術のさらなる社会実装を後押しするでしょう。市場ではまだ確立されたリーダーがいないPLP分野において、この提携が新たな標準を確立し、主要なプレーヤーとしての地位を築くことが期待されます。将来的にPLP技術が主流となることで、半導体製造の効率性と持続可能性が大きく向上する可能性があります。

元記事: <https://www.taiwannews.com.tw/en/news/6405935>

収集日: 2026年07月24日 | 自動記事収集・翻訳システム (Gemini API使用)

#07 Samsung、ハイブリッドボンディングHBMの量産開始を2029-2030年に延期、技術課題とNVIDIA次世代GPUに照準

公開日 2026年07月22日 TrendForce 韓国



概要

Samsung Electronicsは、次世代HBMおよびロジック半導体向けのハイブリッドボンディング技術の本格的な量産開始を、当初の計画より遅い2029年から2030年まで延期すると報じられています。同社は平沢キャンパスに約50台のダイツーウェーハ（D2W）ハイブリッドボンダーを備えた量産ラインを構築中であり、装置の納入は2026年末までに開始される予定です。この遅延は、マイクロバンプをなくし、層間を密接に配置することで信号品質向上や消費電力削減、高密度設計を可能にするハイブリッドボンディング技術への移行が、設備変更、材料、テスト、生産方法における主要な課題を伴うためと見られています。NVIDIAの次世代AI GPU「Feynman」の登場時期とも一致する可能性があります。

主要成果

Samsung Electronicsは、次世代高帯域幅メモリ（HBM）およびロジック半導体生産におけるハイブリッドボンディング技術の本格的な量産開始を、2029年から2030年まで遅らせると報じられています。この延期は、同技術への移行に伴う技術的な複雑さと、市場の準備状況に起因すると考えられています。

技術・製造詳細

Samsungは、韓国の平沢キャンパスに、約50台のダイツーウェーハ（D2W）ハイブリッドボンダーを導入する量産ラインの建設を進めています。これらの装置は、オランダのBE Semiconductorから調達されると見られています。ハイブリッドボンディングは、従来のHBM製造で使用するマイクロバンプを排除することで、チップ間の層間距離を大幅に縮小できる画期的な技術です。これにより、信号伝送の品質が向上し、消費電力が削減され、より高密度なメモリ設計が可能になります。

しかし、この革新的な技術の量産化には、いくつかの課題が伴います。具体的には、既存の製造設備の大幅な変更、新しい材料の導入、厳格なテストプロセスの開発、および生産方法の根本的な見直しが必要となります。Samsungはこれらの技術的ハードルを克服するために時間を要しており、本格的な商業展開は数年先になると見えています。この時期は、NVIDIAが次世代AI GPU「Feynman」の導入を計画している時期と一致する可能性があり、SamsungのハイブリッドボンディングHBMが次世代AIプラットフォームの要求に応える形で市場に投入されることが期待されます。

- ****ダイツーウェーハ（D2W）ボンディング:**** チップを個別にウェーハに直接接合する技術で、微細な接続と高密度化を可能にする。
- ****マイクロバンプレス:**** 従来のマイクロバンプを不要とすることで、層間距離を極限まで縮め、電気的特性を改善。
- ****HBMの進化:**** カスタマイズHBM（cHBM）を含む、より高性能・高効率なHBM製品の開発を可能にする。

背景・業界文脈

AIおよび高性能コンピューティング（HPC）の進化は、半導体メモリに前例のない帯域幅と容量を要求しています。HBMはこれらの要求を満たす主要な技術ですが、その性能をさらに引き出すためには、チップ積層技術の革新が不可欠です。ハイブリッドボンディングは、HBMの性能を次のレベルに引き上げるものとして、業界全体から注目されています。SK hynixなどの競合他社もこの技術の開発に注力しており、Samsungの動きはHBM市場における競争激化と技術革新の重要性を示しています。

今後の展望

SamsungのハイブリッドボンディングHBMの量産開始が2029年から2030年に延期されたことは、この技術の複雑性と、業界全体の技術移行の難しさを示しています。しかし、この投資は、同社が将来のAIチップ市場において競争力を維持するための重要なステップです。NVIDIAのような主要な顧客との連携が実現すれば、Samsungは次世代AIインフラにおけるHBMの主要サプライヤーとしての地位を強化できるでしょう。長期的には、ハイブリッドボンディングは半導体製造の効率性と性能を根本的に変革し、AI技術のさらなる発展を支える基盤となることが期待されます。

元記事: <https://www.trendforce.com/news/2026/07/22/news-samsung-reportedly-builds-hybrid-bonding-mass-production-line-full-scale-deployment-seen-in-2029-2030/>

収集日: 2026年07月24日 | 自動記事収集・翻訳システム (Gemini API使用)

#08 Powertech TechnologyとBroadcom、シンガポールに4億ドル投資しAI ASIC向けFOPLP製造合弁事業を設立

公開日 2026年07月17日 DigiTimes 台湾



概要

Powertech Technology (PTI)は、Broadcomとの合弁事業を承認し、シンガポールに4億ドルを投資してファンアウトパネルレベルパッケージング（FOPLP）の製造能力を構築する計画を発表しました。この戦略的な動きは、AI ASIC（特定用途向け集積回路）市場の需要増加に対応することを目的としています。PTIは、先進パッケージング基板向けのリディストリビューションレイヤー（RDL）技術に注力し、今年中に新竹工場に月間3,000パネル（510mm x 510mm）の生産能力を持つ設備を導入する予定で、これは容量拡張プロジェクトの第一段階となります。

主要成果

Powertech Technology (PTI)は、Broadcomとのシンガポールにおける合併事業を正式に承認し、ファンアウトパネルレベルパッケージング（FOPLP）の製造能力を構築するために4億ドル（約620億円）を投資する計画を発表しました。この大規模投資は、人工知能（AI）ASIC向けの需要増に迅速かつ効率的に対応することを狙いとした、戦略的なパートナーシップです。

技術・製造詳細

FOPLPは、従来のウェーハレベルパッケージングよりも大面積のパネルを使用することで、生産効率とコスト効率を向上させる先端パッケージング技術です。特にAI ASICのような高性能・高密度チップは、チップレットの統合や高帯域幅メモリ（HBM）との組み合わせにより、パッケージング面積が大型化する傾向にあります。FOPLPは、これらの課題に対応し、より微細な配線と優れた電気的特性を実現するために不可欠な技術です。

PTIは、この合併事業を通じて先進パッケージング基板向けのリディストリビューションレイヤー（RDL）技術に重点を置きます。RDLは、チップのI/Oパッドから外部接続パッドへの配線を再配置する技術で、微細化された回路パターンにより、信号伝送性能を向上させます。同社は今年中に台湾の新竹工場に、月間3,000パネル（510mm x 510mm）の生産能力を持つ設備を導入する計画であり、これは今後のさらなる容量拡張を見据えた第一段階のプロジェクトとなります。

- ****FOPLP技術:**** 大面積パネルを使用することで、生産スループットを向上させ、コストを削減。
- ****RDL技術の強化:**** 微細配線技術により、AI ASICの電気的性能と信号整合性を最適化。
- ****初期生産能力:**** 新竹工場で月間3,000パネル（510mm x 510mm）のFOPLP生産能力を確保。

背景・業界文脈

AI技術の急速な進化は、半導体産業全体に大きな変革をもたらしており、特にAI専用チップであるASICの需要が爆発的に増加しています。これらのAI ASICは、極めて高い計算能力とデータ処理速度を要求するため、最先端のパッケージング技術が不可欠です。TSMCのCoWoSのような既存の先進パッケージング技術の供給が逼迫する中、FOPLPは多様な選択肢の一つとしてその重要性を増しています。Broadcomのような大手半導体企業がPTIと提携することは、FOPLP技術の市場での成熟度と、AI ASICサプライチェーンにおけるその戦略的価値を裏付けるものです。

今後の展望

Powertech TechnologyとBroadcomによるシンガポールでのFOPLP合併事業は、AI ASIC市場における先進パッケージングソリューションの供給を安定させ、競争力を高めるでしょう。この投資は、PTIがAIチップ向けパッケージング市場で主要なプレーヤーとしての地位を確立する上で重要なマイルストーンとなります。初期の容量拡張に続き、将来的にさらなる投資と技術革新が行われることで、FOPLP技術がAI時代の高性能半導体製造の主流の一つとなる可能性を秘めています。これは、AIチップの性能向上とコスト効率化に貢献し、AI技術の普及を加速させることに繋がります。

元記事: <https://www.digitimes.com/news/a20260717PD222/foplp-broadcom-packaging-powertech-ai-asic.html>

収集日: 2026年07月24日 | 自動記事収集・翻訳システム (Gemini API使用)

#09 NvidiaとAmkorが15億ドルの先進パッケージング契約を締結、TSMC CoWoSのボトルネックを緩和し供給源を多様化

公開日 2026年07月24日 TradingKey アメリカ



概要

NvidiaとAmkor Technologyは、約15億ドルに及ぶ複数年パッケージングサービス契約を締結しました。この画期的な契約は、NvidiaがTSMCのCoWoSパッケージング能力への過度な依存を減らし、サプライチェーンの強靭性を高めるための戦略的動きです。Amkorは、CHIPS Actの補助金を受けてアリゾナ州に2.5D/3D先進パッケージング能力を確立する計画であり、この契約によりAIチップの先進パッケージングサプライチェーンにおけるAmkorの地位が大幅に強化される見込みです。

詳細

主要成果

NvidiaとAmkor Technologyは、約15億ドル（約2300億円）規模の複数年にわたる先進パッケージングサービス契約を締結しました。この戦略的提携は、Nvidiaが主要サプライヤーであるTSMCのCoWoS（Chip-on-Wafer-on-Substrate）パッケージング能力におけるボトルネックを緩和し、供給源の多様化を図る上で極めて重要な意味を持ちます。

技術・事業詳細

この契約により、NvidiaはAmkorをCoWoS以外の第二のパッケージング供給源として活用し、AIチップの生産能力と供給安定性を確保できるようになります。AIチップ、特にHBM（高帯域幅メモリ）を統合する高機能GPUは、CoWoSのような2.5D/3D先進パッケージング技術に大きく依存しています。しかし、AI需要の爆発的増加により、TSMCのCoWoS容量は長らく供給不足の状態が続いていました。

Amkorは、米国のCHIPSおよび科学法（CHIPS Act）からの補助金を受けて、アリゾナ州に大規模な2.5D/3D先進パッケージング能力を確立する計画を進めています。この新施設は、Nvidiaのような顧客に対して、CoWoSに匹敵する、あるいは補完する高機能パッケージングソリューションを提供することを目指しています。今回の契約は、AmkorがAIチップの先進パッケージングサプライチェーンにおける戦略的な地位を確固たるものにし、新たな成長機会を獲得するための大きな推進力となるでしょう。

- ****契約規模:**** NvidiaとAmkor間のパッケージングサービス契約は約15億ドルに及ぶ。
- ****供給源の多様化:**** NvidiaはTSMCのCoWoSに依存するリスクを軽減し、供給安定性を向上。
- ****Amkorの能力強化:**** アリゾナ州に2.5D/3D先進パッケージング施設を建設し、AIチップ向け供給を拡大。

背景・業界文脈

AI時代の到来は、半導体産業に未曾有の需要をもたらし、特に高性能AIチップのパッケージング能力が新たなボトルネックとして浮上しています。NvidiaはAI GPU市場で圧倒的なシェアを誇る一方で、その生産はTSMCの先進プロセスとCoWoSパッケージングに大きく依存しており、これが供給制約の主な原因となっていました。今回のAmkorとの契約は、Nvidiaがサプライチェーンのレジリエンスを強化し、将来的なAIチップの需要拡大に柔軟に対応するための戦略的な布石です。米国のCHIPS Actは、このような国内での半導体製造およびパッケージング能力の強化を後押ししています。

今後の展望

NvidiaとAmkorのパートナーシップは、AIチップの供給安定化に貢献し、AI技術のさらなる発展を加速させる可能性を秘めています。Amkorは、この契約を通じて、先進パッケージング分野における競争力を高め、AI関連の収益を大幅に拡大するでしょう。また、TSMC以外のサプライヤーが先進パッケージング能力を強化することは、半導体業界全体のサプライチェーンの多様化を促進し、将来的な技術革新と市場競争を活性化させることが期待されます。この動きは、AIチップの設計と製造における新たなエコシステムの形成を示唆しています。

元記事: <https://www.tradingkey.com/news/nvidia-signs-1-5-billion-packaging-agreement-with-amkor-latter-up-over-9-pre-market>

収集日: 2026年07月24日 | 自動記事収集・翻訳システム (Gemini API使用)

#10 インド中核州が₹6,200 croreを投じParas SemiconductorsとのOSAT施設建設を合意、異種統合・3Dパッケージングを推進

公開日 2026年07月22日 ET Government インド



概要

マディヤ・プラデーシュ州政府は、Paras Semiconductorsと了解覚書を締結し、ウジャイン・インドール回廊沿いに6,200クローレ（約7.5億ドル）を投じて先進半導体パッケージングOSAT（Outsourced Semiconductor Assembly and Test）施設を設立すると発表しました。この施設は、異種統合、2.5D/3D先進パッケージング、ハイブリッドボンディング、チップレット統合など、多岐にわたる最先端のパッケージング操作を行う予定です。この動きは、インドの半導体エコシステムを強化し、世界的な半導体サプライチェーンにおける国内の地位を高めるための重要な一歩です。

主要成果

インドのマディヤ・プラデーシュ州政府は、Paras Semiconductorsとの間で了解覚書（MoU）を締結し、同州のウジャイン・インドール回廊に先進半導体パッケージング OSAT（Outsourced Semiconductor Assembly and Test）施設の設立を決定しました。このプロジェクトには、総額6,200クローレ（約7.5億ドル）が投資される予定で、インドの半導体製造能力を大幅に強化するものです。

技術・製造詳細

建設されるOSAT施設は、最先端の半導体パッケージング技術に特化します。具体的には、以下の主要な技術領域での操業が計画されています。

- ****異種統合（Heterogeneous Integration）:**** 異なる機能を持つ複数のチップレットを一つのパッケージ内に統合し、高性能と小型化を実現。
- ****2.5D/3D先進パッケージング:**** インターポーザを用いた2.5Dパッケージングや、チップを垂直に積層する3Dパッケージングにより、データ帯域幅と集積度を向上。
- ****ハイブリッドボンディング:**** マイクロバンプを用いずにチップを直接接合する技術で、より高密度かつ高性能な接続を実現。
- ****チップレット統合:**** モジュラー型のチップレット設計を採用し、柔軟なシステム構成と高い歩留まりを可能に。

これらの技術は、AI、HPC（高性能コンピューティング）、5G、自動車などの分野で求められる次世代半導体の製造に不可欠です。この施設は、インド国内でのハイエンドチップのパッケージング需要に応えるだけでなく、グローバルなサプライチェーンにおいて重要な役割を果たすことを目指します。

背景・業界文脈

インド政府は、数年前から「Semicon India Mission」を掲げ、国内の半導体エコシステム構築に力を入れています。半導体製造は非常に資本集約的であり、これまでインドはその分野で出遅れていましたが、最近では国内投資を積極的に誘致し、製造、パッケージング、テストの能力を強化しようとしています。今回のマディヤ・プラデーシュ州でのOSAT施設設立は、その取り組みの一環であり、特に先進パッケージング分野におけるインドの競争力を高める上で重要な意味を持ちます。世界的な半導体サプライチェーンの再編が進む中で、インドは地政学的なリスクを分散し、国内での技術的自立性を高めることを目指しています。

今後の展望

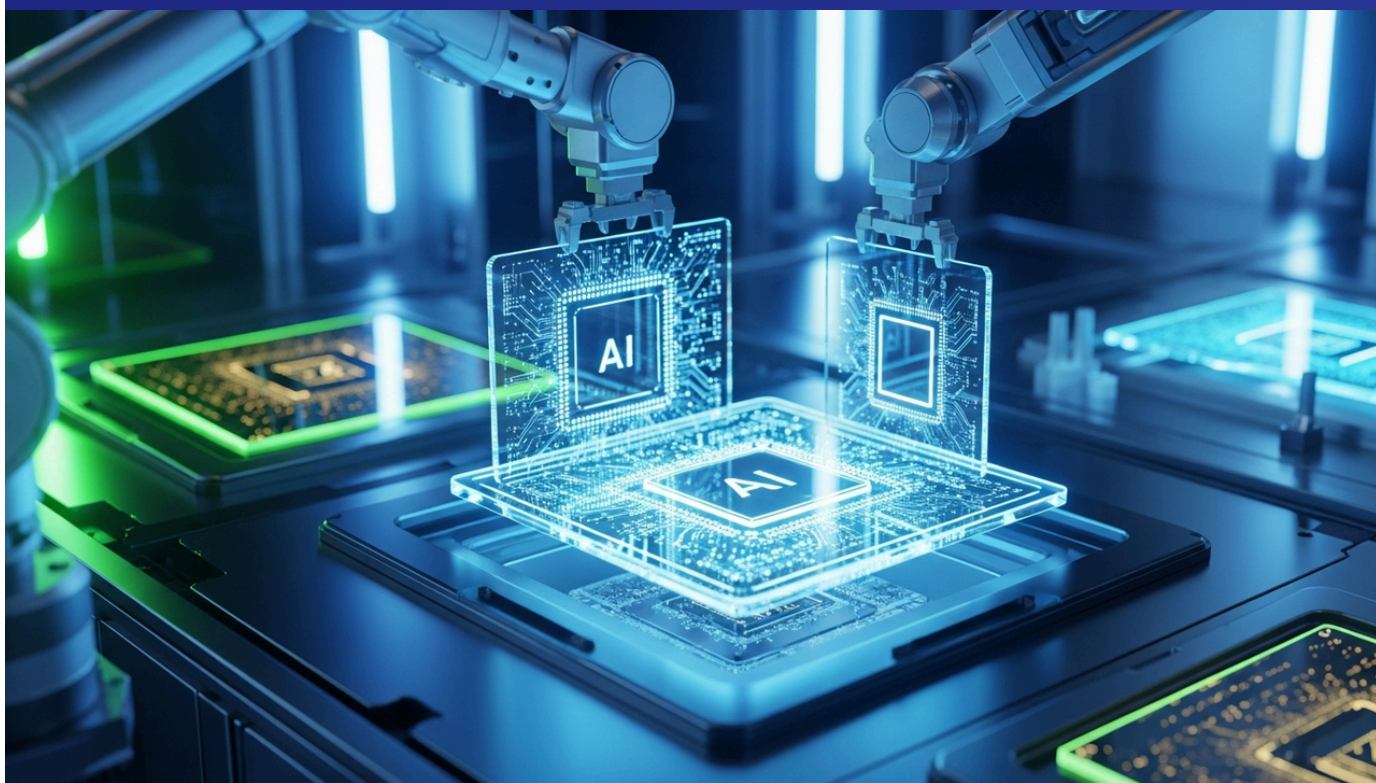
Paras SemiconductorsによるOSAT施設の設立は、マディヤ・プラデーシュ州に新たなハイテク産業のハブを形成し、地域経済の活性化と雇用創出に貢献するでしょう。最先端のパッケージング技術への注力は、インドが単なる半導体の消費国から、製造とイノベーションの拠点へと変貌を遂げる上での重要なステップとなります。この施設が本格稼働することで、インドはAI、HPC、IoTなどの成長分野で必要とされる高度なチップの国内供給を可能にし、グローバルな半導体市場における存在感を高めることが期待されます。

元記事: <https://government.economictimes.indiatimes.com/news/economy/madhya-pradesh-signs-6200-crore-mou-for-new-semiconductor-facility-with-paras-semiconductors/132560503>

収集日: 2026年07月24日 | 自動記事収集・翻訳システム (Gemini API使用)

#11 韓国JNTCと日本TOPPAN、AIチップ向けガラス基板技術で提携を発表、有機基板の限界を打破し次世代パッケージングを推進

公開日 2026年07月18日 Tai (via Semiconductor News) 韓国



概要

韓国のJNTCと日本のTOPPANは、AIチップ向けの次世代ガラス基板技術で戦略的提携を発表しました。AIアクセラレータとHBM（高帯域幅メモリ）を組み合わせる先進パッケージにおいて、全体的なパッケージの大型化と配線密度の高まりにより、従来の有機基板が信号損失、反り、寸法安定性、微細配線対応で限界に直面しています。ガラス基板は、高い寸法安定性と低損失が特徴であり、この提携を通じて高密度配線に適した次世代パッケージング材料としての開発・普及を加速し、AIチップの性能向上と信頼性確保に貢献します。

主要成果

韓国のJNTCと日本のTOPPANは、人工知能（AI）チップ向けのガラス基板技術開発で戦略的提携を締結しました。このパートナーシップは、AIアクセラレータと高帯域幅メモリ（HBM）を組み合わせる先進パッケージにおいて、従来の有機基板が抱える限界を克服し、次世代の高密度パッケージングソリューションを確立することを目指します。

技術・用途詳細

AIアクセラレータとHBMの統合による先進パッケージは、その高性能化に伴い全体的なパッケージサイズが大型化し、内部の配線密度が飛躍的に高まっています。このような極限環境下では、従来の有機基板が以下の課題に直面しています。

- ****信号損失の増大:**** 高周波信号の伝送において、有機材料の誘電損失が無視できなくなり、信号品質が低下。
- ****反り（Warping）の問題:**** 製造プロセス中の熱履歴や材料の熱膨張係数（CTE）のミスマッチにより、基板が反りやすくなり、歩留まりに影響。
- ****寸法安定性の課題:**** 微細化が進むにつれて、有機材料の寸法安定性が不十分となり、高精度な積層が困難に。
- ****微細配線対応の限界:**** 超微細な配線パターン形成において、有機材料の加工限界に直面。

これに対し、ガラス基板は、その特性から次世代パッケージング材料として大きな注目を集めています。ガラスは非常に高い寸法安定性を持ち、熱膨張係数も低く、また低誘電損失であるため、高密度で高速な信号伝送に適しています。JNTCとTOPPANは、それぞれの専門知識と技術力を結集し、ガラス基板を用いたAIチップ向けパッケージングソリューションの設計、開発、製造を加速させる計画です。この提携により、AIチップの性能、信頼性、および長期的な安定性が向上することが期待されます。

背景・業界文脈

AIおよびHPC（高性能コンピューティング）の急速な発展は、半導体パッケージング技術に絶え間ない革新を求めています。特に、AIデータセンターの消費電力と放熱の問題は深刻化しており、パッケージング材料の選択がシステム全体の性能とコストに直接影響を与えるようになってきました。ガラス基板は、有機基板とシリコンインターポーザの中間に位置するコストと性能のバランスを提供し、今後のAIチップの性能向上を実現する上で不可欠な要素として認識されています。日韓の主要企業がこの分野で提携することは、アジアが半導体技術革新の中心地であることを改めて示すものです。

今後の展望

JNTCとTOPPANの提携は、AIチップ向けガラス基板市場の成熟と普及を加速させる重要な役割を果たすでしょう。この共同開発により、ガラス基板技術の課題（例：Through-Glass Via (TGV)の技術的障壁）が克服され、商業化が早まることが期待されます。長期的には、ガラス基板がAIチップのパッケージングにおいて主流の選択肢となる可能性があり、これにより、AIシステム全体の性能とエネルギー効率が飛躍的に向上する道が開かれます。このイノベーションは、AIがさらに高度なタスクを実行し、より幅広い産業で応用されるための基盤を強化します。

元記事: <https://tai-semicon.medium.com/jntc-and-toppan-team-up-on-glass-substrates-for-ai-chips-semiconductor-news-july-19-2026-dd585ed59e86>

収集日: 2026年07月24日 | 自動記事収集・翻訳システム (Gemini API使用)

#12 インドの半導体エコシステムが急拡大、政府が₹1.275兆を投じSemicon 2.0を推進、ATMP/OSAT施設も稼働

公開日 2026年07月16日 Asia Briefing インド



概要

インドの半導体製造エコシステムは2026年に急速な拡大を続けており、現在、13の承認された半導体プロジェクトが稼働中または開発段階にあります。最近ではラージャスターン州で初のATMP/OSAT（Assembly, Test, Marking, and Packaging / Outsourced Semiconductor Assembly and Test）施設が稼働を開始しました。インド政府は「Semicon 2.0」を立ち上げ、チップ設計、製造、ディスプレイ製造、先進パッケージング、半導体装置、特殊材料、R&D、エンジニアリングサービス、人材育成にわたる政府支援を拡大するために、総額1.275兆ルピー（約15.36億ドル）を割り当てています。

主要成果

インドの半導体製造エコシステムは2026年に目覚ましい拡大を続けており、政府が「Semicon 2.0」プログラムを通じて総額1.275兆ルピー（約15.36億ドル）の大規模な支援をコミットしました。これにより、国内で13の半導体関連プロジェクトが進行中または稼働を開始し、特にラージャスターン州では初のATMP/OSAT施設が商業生産を開始しました。

技術・事業詳細

インド政府のSemicon 2.0プログラムは、半導体サプライチェーン全体にわたる包括的な支援を提供します。これには以下の主要分野が含まれます。

- ****チップ設計と製造:**** 国内での半導体設計能力の強化と、先端製造施設の誘致・支援。
- ****ディスプレイ製造:**** スマートフォンや家電製品向けディスプレイパネルの国内製造能力を向上。
- ****先進パッケージング:**** 2.5D/3D、異種統合、ハイブリッドボンディングなどの先端パッケージング技術の開発と導入。
- ****半導体装置および特殊材料:**** 製造に必要な装置や材料の国内生産能力を育成。
- ****研究開発と人材育成:**** 半導体技術の研究開発を促進し、高度なスキルを持つエンジニアや技術者の育成を支援。

ラージャスターン州で稼働を開始したATMP/OSAT施設は、インドが単なる半導体の消費国から、製造とイノベーションの拠点へと変貌を遂げる上での重要な一歩です。これらの施設は、チップのアセンブリ、テスト、マーキング、パッケージングといった後工程サービスを提供し、国内の半導体企業や海外企業の現地化ニーズに対応します。

背景・業界文脈

世界的な半導体サプライチェーンの地政学的な再編とレジリエンス強化の動きは、インド政府が半導体産業を国家戦略上の最優先事項と位置付ける主要な理由です。インドは巨大な国内市場と豊富なIT人材を擁しており、半導体エコシステムを確立することで、経済成長を加速させ、技術的自立性を高めることを目指しています。Semicon India Missionの成功は、インドがデジタル経済大国としての地位を確立し、グローバルな技術競争において重要なプレーヤーとなるために不可欠です。

今後の展望

Semicon 2.0プログラムとそれに伴う大規模投資は、インドの半導体産業に持続的な成長の勢いをもたらすでしょう。国内での製造、特に先進パッケージング能力の強化は、AI、IoT、5Gなどの新興技術分野におけるインドの競争力を高めます。複数の半導体プロジェクトが進行する中で、インドは今後数年間でグローバルな半導体サプライチェーンにおける重要性をさらに増すことが期待されます。これにより、高度な半導体製品の国内供給が可能となり、輸入依存度の低減と経済安全保障の強化に繋がるでしょう。

元記事: <https://www.india-briefing.com/news/setting-up-a-semiconductor-fabrication-plant-in-india-what-foreign-investors-should-know-22009.html/>

収集日: 2026年07月24日 | 自動記事収集・翻訳システム (Gemini API使用)

#13 HBM不足が「チップフレーション」を加速、TrendForceはAI需要による新常態を予測

公開日 2026年07月16日 The Korea Economic Daily 韓国



概要

AIインフラ需要の急増により、メモリチップ価格が高騰し、クラウドプロバイダーの収益構造に圧力がかかっています。市場調査会社TrendForceは、AIサーバーで使用されるHBM（高帯域幅メモリ）の供給不足がしばらく続くと予測しており、この不足はAI需要が生産能力を上回る限り容易に解決されない「ニューノーマル」とであると定義しました。Morgan Stanleyは、AI需要の拡大がメモリ業界に「チップフレーション」と呼ばれる価格上昇を引き起こしていると分析しています。この状況は、HBMが通常のDDR5システムRAMの最大4倍のシリコンウェーハ容量を消費するため、HBM生産の増加が他のメモリ生産を減少させていることに起因しています。

詳細

主要成果

AIインフラ需要の爆発的な増加により、高帯域幅メモリ（HBM）の供給不足が深刻化し、メモリチップ価格が「チップフレーション」と呼ばれる上昇局面に入っています。市場調査会社TrendForceは、このHBM不足が一時的なものではなく、AI需要が生産能力を恒常的に上回る「ニューノーマル」としてしばらく続くと予測しています。

市場・技術詳細

AIサーバーの性能は、GPUだけでなく、それに結合されるHBMの帯域幅と容量に大きく依存します。現在のAIモデルの訓練には、膨大な量のデータを高速に処理する必要があり、HBMは従来のDDR5システムRAMと比較して、その高いデータ転送速度と効率性で圧倒的な優位性を持っています。しかし、HBMの製造は複雑で、標準的なDDR5メモリに比べて最大4倍のシリコンウェーハ容量を消費します。このため、メモリメーカーがHBM生産にリソースを集中させると、他のDRAM製品の供給が減少し、結果として広範なメモリ市場での価格上昇を招いています。

Morgan Stanleyのアナリストは、AI需要の拡大がメモリ業界に「チップフレーション」という現象を引き起こしていると指摘しています。これは、GPUを含むAIハードウェアの価格が高騰するだけでなく、周辺コンポーネント、特にHBMの価格も押し上げられることを意味します。現在のHBM3は既に供給が逼迫しており、TSMCのCoWoS（Chip-on-Wafer-on-Substrate）パッケージング容量も2027年半ばまで完全に割り当てられています。SamsungやMicronといった主要メモリメーカーはHBM生産を増強していますが、2026年中の不足解消には至らない見込みです。

- ****HBMのシリコン消費:**** 通常DDR5の最大4倍のシリコンを消費し、供給全体のバランスに影響。
- ****チップフレーション:**** AI需要がメモリ価格を押し上げ、クラウドプロバイダーのコストを増加。
- ****供給制約の長期化:**** AI需要が生産能力を上回る限り、HBM不足は「ニューノーマル」として継続。

背景・業界文脈

AIモデルの規模と複雑さの拡大は、データセンターにおけるAIハードウェアへの投資を劇的に加速させています。これにより、高性能なAIチップ（GPUやAIアクセラレータ）だけでなく、それらに不可欠なHBMや、それらを統合する先進パッケージング技術の需要が爆発的に増加しています。TSMCのCoWoSのような先進パッケージングのボトルネックは、HBM供給不足をさらに悪化させる要因となっています。この状況は、クラウドプロバイダーの収益構造に大きな圧力をかけ、AIインフラのコスト増を招いています。

今後の展望

HBMの供給不足と「チップフレーション」は、AIエコシステム全体の成長にとって重要な課題であり続けるでしょう。メモリメーカー各社は大規模な投資を通じて生産能力の増強を図っていますが、需要の伸びに追いつくには時間がかかります。長期的には、HBM生産技術の効率化、新たなパッケージングソリューションの開発、そしてサプライチェーン全体の最適化が、この「ニューノーマル」に対応する鍵となります。また、HBMの代替技術や、より効率的なメモリ利用を可能にするソフトウェア・ハードウェア協調設計も、将来的な解決策として注目されるでしょう。AI産業の持続的な成長には、HBM供給の安定化が不可欠です。

元記事: <https://www.digitaltoday.co.kr/en/view/82189/hbm-shortage-puts-ai-cloud-on-alert-coreweave-hedges-prices-to-tackle-chipflation>

#14 韓国半導体大手SamsungとSK hynix、DRAM生産倍増へ5180億ドルの巨額投資を計画、AIチップ市場を再形成

公開日 2026年07月19日 CoinDesk 韓国



概要

韓国の半導体大手Samsung ElectronicsとSK Hynixは、今後5年間で約5180億ドル（約80兆円）を投じ、国内南西部に4つの新しいチップ製造工場を建設し、DRAM生産量を倍増させる大規模な投資計画を発表しました。SK Hynixは高帯域幅メモリ（HBM）チップの主要サプライヤーとしての地位を確立しており、この巨額な投資は世界のAI需要の健全性を示すものとして広く認識されています。しかし、AI投資の熱気が冷めれば、2028年から2029年頃にHBMを含むメモリチップの供給過剰が再燃する可能性も懸念されています。

主要成果

韓国の半導体巨人であるSamsung ElectronicsとSK Hynixは、今後5年間で約5180億ドル（約80兆円）という前例のない規模の投資を行うことを発表しました。この巨額な資金は、韓国南西部に4つの新しいチップ製造工場を建設し、国のDRAM生産能力を倍増させることを目指します。この動きは、世界のAI市場の旺盛な需要を背景に、韓国が半導体分野でのリーダーシップを確固たるものにするための戦略です。

事業・市場詳細

今回の投資計画の大部分は、高帯域幅メモリ（HBM）を含む最先端DRAMの生産能力増強に充てられます。SK Hynixは、Nvidiaなどの主要AIチップメーカー向けHBMの主要サプライヤーとしての地位を確立しており、その成功は今回の投資の大きな原動力となっています。SamsungもHBM4の商業化を進めており、2026年にはHBM売上が大幅に成長すると予想されています。この大規模な設備投資は、AIインフラ需要の急増に応えるものであり、世界のAI半導体市場における韓国企業の戦略的地位をさらに強化するでしょう。

しかし、このような記録的な規模の容量拡張には、市場の将来に関する懸念も伴います。もしAI投資の熱気が冷め、現在の需要予測が外れた場合、2028年から2029年頃にHBMを含むメモリチップの供給過剰が再燃する可能性が指摘されています。過去の半導体市場のサイクルは、しばしば供給過剰による価格暴落を経験しており、メモリメーカーは今回の投資が将来の市場バランスに与える影響を慎重に見極める必要があります。

- ****投資規模:**** SamsungとSK Hynixが合計5180億ドルを投資し、DRAM生産を倍増。
- ****HBMリーダーシップ:**** SK HynixはHBM主要サプライヤー、SamsungもHBM4商業化で追随。
- ****供給過剰のリスク:**** 2028-2029年頃にAI需要が減速した場合、HBMを含むメモリの供給過剰懸念。

背景・業界文脈

AIモデルの複雑化とデータ量の爆発的な増加は、GPUだけでなく、それを支えるHBMなどの高帯域幅メモリに対する需要を劇的に高めています。この需要は、世界の半導体産業における投資の優先順位を再構築し、メモリメーカーに前例のない規模の設備投資を促しています。韓国政府もこの動きを全面的に支援し、半導体産業を国家経済の重要な柱として位置づけています。今回の投資は、地政学的なサプライチェーンの再編が進む中で、国内での半導体製造能力を確保し、技術的優位性を維持するための国家的な取り組みの一環でもあります。

今後の展望

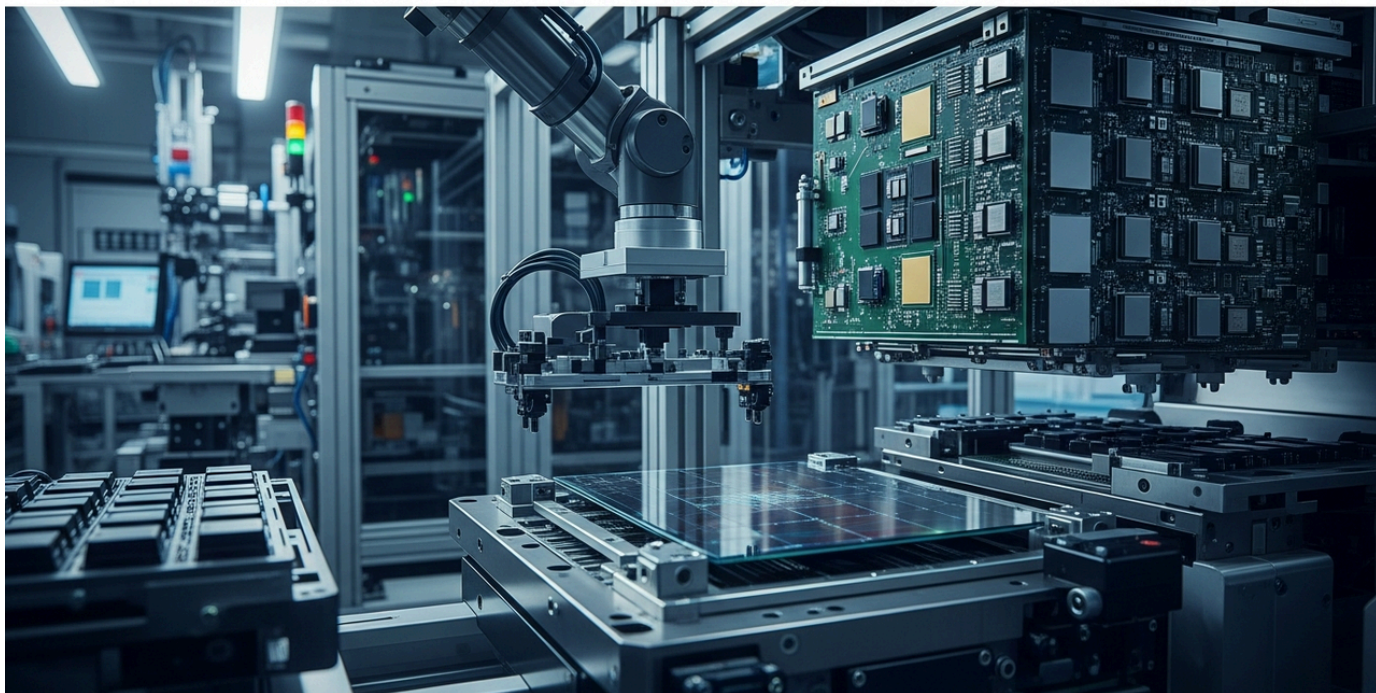
SamsungとSK Hynixの巨額投資は、短期的にはHBM供給不足の緩和に貢献し、AI技術のさらなる発展を加速させるでしょう。しかし、長期的な市場バランスと投資回収の可能性については、AI需要の持続性と新たな技術革新のペースに大きく左右されます。両社は、技術的リーダーシップを維持しつつ、市場の変動リスクを管理するために、高度なパッケージング技術（例：ハイブリッドボンディング）への投資や、顧客との緊密な連携を強化していく必要があります。この投資が成功すれば、韓国はAI時代の半導体市場において圧倒的な地位を確立することになりますが、同時に供給過剰という潜在的なリスクも常に意識しておく必要があるでしょう。

元記事: <https://cryptobriefing.com/south-korea-ai-chip-investment-crypto-impact/>

収集日: 2026年07月24日 | 自動記事収集・翻訳システム (Gemini API使用)

#15 モディ首相、Kaynes Semiconのインド・グジャラート州OSAT施設を開設、年産23億チップで5000人雇用

公開日 2026年07月16日 YouTube (ANI News) インド



概要

インドのナレンドラ・モディ首相は、グジャラート州サナンドにKaynes SemiconのOSAT（Outsourced Semiconductor Assembly and Test）施設が開設され、2026年3月31日に商業生産を開始したことを発表しました。この施設は330億ルピー（約4億ドル）を投じて建設され、年間23億チップの生産能力を持ち、5,000人以上の直接的・間接的な雇用を創出します。インド半導体ミッション（ISM）の下で、先進ATMP（Assembly, Test, Marking, and Packaging）技術に特化しており、国内の半導体エコシステムを強化する重要な一歩となります。

主要成果

インドのナレンドラ・モディ首相は、グジャラート州サナンドに建設されたKaynes SemiconのOSAT（Outsourced Semiconductor Assembly and Test）施設の開設を正式に発表しました。この施設は2026年3月31日に商業生産を開始しており、330億ルピー（約4億ドル）の投資により、年間23億チップという大規模な生産能力と、5,000人以上の雇用創出を実現します。

技術・製造詳細

Kaynes SemiconのOSAT施設は、インド半導体ミッション（ISM）の支援を受け、先進ATMP（Assembly, Test, Marking, and Packaging）技術に特化しています。ATMPは、半導体チップ製造の最終段階であり、ウェーハから切り出された個々のチップをパッケージングし、テストし、最終製品として出荷可能な状態にするプロセスです。この施設では、以下のような先進的な技術が導入されています。

- ****高精度アセンブリ:**** チップを基板上に正確に配置・接合する技術。
- ****包括的なテスト:**** パッケージング後のチップが設計通りに機能するかを検証するための広範な電氣的テスト。
- ****多様なパッケージング:**** AI、IoT、自動車、通信などの幅広いアプリケーションに対応する多様なパッケージングソリューション。

年間23億チップという生産能力は、インド国内の半導体需要の大部分をカバーし、さらには国際市場への供給も視野に入れています。これにより、インドは国内で重要な半導体コンポーネントを生産できるようになり、サプライチェーンのレジリエンスが大幅に向上します。

背景・業界文脈

インド政府は、数年前から半導体産業を国家戦略上の最優先事項と位置づけ、国内での半導体製造能力を強化する「Make in India」政策を推進しています。インド半導体ミッション（ISM）は、この取り組みの中心であり、設計、製造、そして後工程であるATMP/OSAT分野への投資を積極的に誘致しています。世界的な半導体サプライチェーンの混乱と地政学的な緊張の高まりの中で、インドのような新興国が国内製造能力を構築することは、経済安全保障と技術的自立性の確保に不可欠です。Kaynes Semiconの施設は、この国家的な目標を達成するための重要な一里塚となります。

今後の展望

Kaynes SemiconのOSAT施設の稼働は、インドの半導体エコシステムに新たな活力を与え、特に後工程分野における国内能力を大きく向上させるでしょう。この大規模な生産拠点から供給されるチップは、インドのデジタル化を加速させ、IoT、AI、自動車エレクトロニクスなどの成長産業の発展を後押しします。また、5,000人以上の雇用創出は、地域の経済発展にも大きく貢献します。この成功は、さらなる国内外からの半導体関連投資を呼び込み、インドがグローバルな半導体サプライチェーンにおいてより戦略的な役割を果たすための道を切り開くことが期待されます。

元記事: <https://www.youtube.com/watch?v=9L7p6EUNLy0>

収集日: 2026年07月24日 | 自動記事収集・翻訳システム (Gemini API使用)

#16 SK Hynix、清州P&T7工場に7.1兆ウォンの追加投資を再承認、HBMとAIメモリ向け先進パッケージング能力を大幅強化

公開日 2026年07月22日 The Elec 韓国

 16_SK Hynix、清州P&T7工場に7.1兆ウォンの追加投資を再承認、HBMとAIメモリ向け先進パ
ツ

概要

SK hynixは、高帯域幅メモリ（HBM）を含むAIメモリ向けの先進パッケージング製品を製造するため、清州のP&T7プロジェクトに7.1兆ウォン（約55億ドル）の追加投資を再承認しました。この投資は、同社にとって7番目のパッケージングおよびテスト施設となるP&T7の建設と設備導入を加速させるものです。工場建設は今年4月に開始されており、2027年10月までにウェーハテストラインの設置、2028年2月までにはウェーハレベルパッケージングラインの段階的な建設が計画されています。この大規模投資は、AI需要の爆発的増加に対応し、HBM市場におけるSK hynixのリーダーシップをさらに強固にする戦略です。

主要成果

SK hynixは、韓国清州のP&T7プロジェクトに対し、7.1兆ウォン（約55億ドル）という大規模な追加投資を再承認しました。この決定は、高帯域幅メモリ（HBM）を含むAIメモリ向けの先進パッケージング製品の製造能力を大幅に強化することを目的としており、AIチップ市場の急成長に対応するためのSK hynixの積極的な姿勢を示しています。

技術・製造詳細

P&T7は、SK hynixにとって7番目のパッケージングおよびテスト施設となります。この工場では、AIアクセラレータの中核部品であるHBMの生産に不可欠な先進パッケージング技術が導入されます。具体的には、チップ積層、マイクロバンプボンディング、およびウェーハレベルパッケージング（WLP）などの工程において、最先端の設備とプロセスが適用される予定です。工場建設は既に今年4月に着工しており、以下のスケジュールで進められます。

- ****ウェーハテストライン設置:**** 2027年10月までに完了予定。これにより、HBMなどのメモリダイの初期品質保証が可能となる。
- ****ウェーハレベルパッケージングライン建設:**** 2028年2月までに段階的に建設を完了予定。WLPは、小型化と高性能化が求められるAIメモリの生産において重要な技術。

この大規模な生産能力の増強は、AIチップに特化したメモリ需要の急増に直接対応するためのものです。HBMは、従来のDRAMに比べて圧倒的な帯域幅を提供するため、AIモデルのトレーニングや推論に不可欠なコンポーネントとなっています。

背景・業界文脈

AIの急速な発展は、世界の半導体産業に構造的な変化をもたらしており、高性能なAIチップとその周辺メモリへの需要が爆発的に増加しています。特に、Nvidiaなどの主要AIチップメーカーは、HBMの安定供給を確保するために、メモリメーカーとの連携を強化しています。SK hynixは、HBM市場において世界をリードするサプライヤーの一つであり、今回の投資は、その競争優位性をさらに確固たるものにするための戦略的意義があります。世界的なサプライチェーンの再編が進む中で、国内での先進パッケージング能力の強化は、技術的自立性と経済安全保障の観点からも重要です。

今後の展望

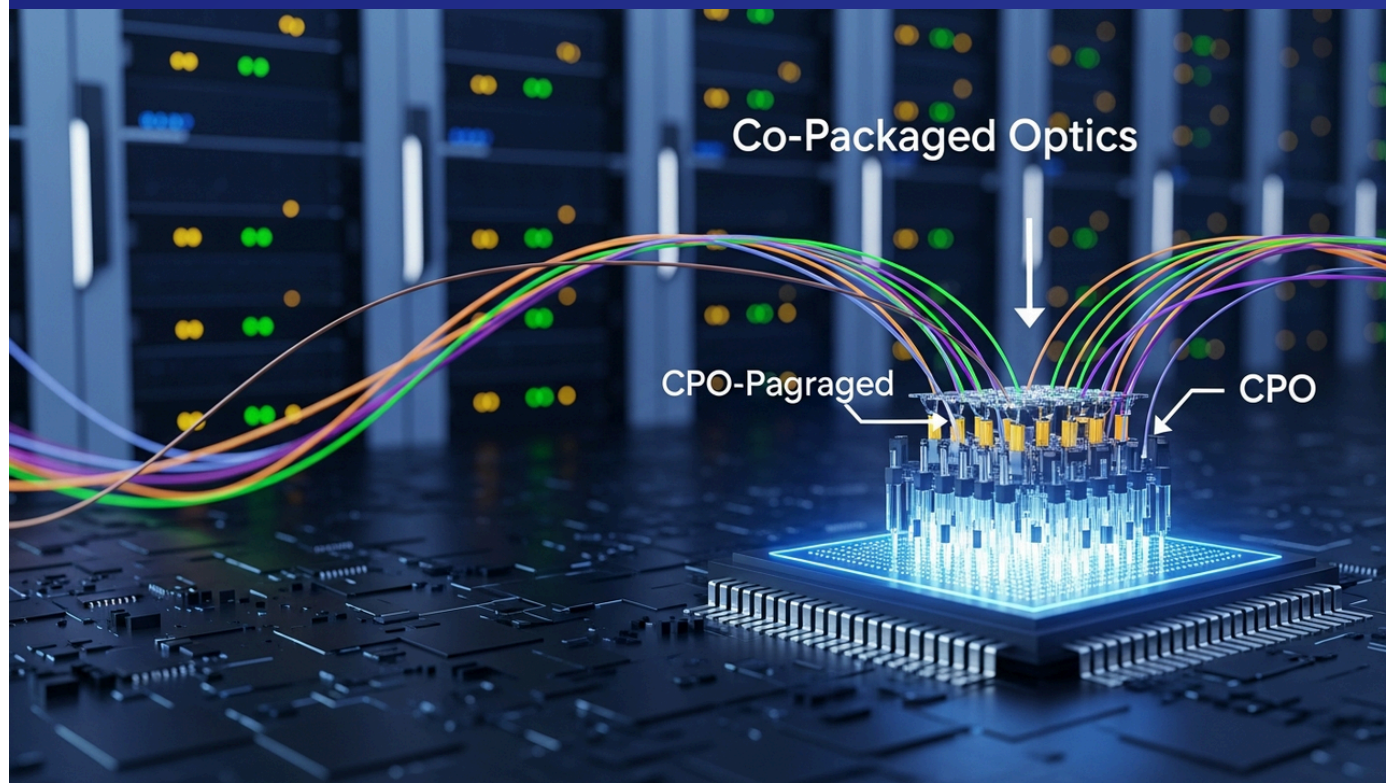
SK hynixのP&T7への大規模投資は、HBMおよびAIメモリ市場における同社の供給能力を大幅に向上させ、AIチップの供給ボトルネック緩和に貢献するでしょう。これにより、AI技術のさらなる発展と普及が加速されることが期待されます。しかし、SamsungやMicronなどの競合他社もHBM生産能力の増強に積極的であるため、今後も市場シェアと技術リーダーシップを巡る競争は激化すると見られます。P&T7の本格稼働は、SK hynixがAI時代の半導体市場において中心的な役割を果たすための重要な基盤となるでしょう。また、冷却技術など、HBMの性能を最大限に引き出すための周辺技術開発も、今後の競争の鍵となります。

元記事: <https://www.thelec.net/news/articleView.html?idxno=12449>

収集日: 2026年07月24日 | 自動記事収集・翻訳システム (Gemini API使用)

#17 Co-Packaged Optics (CPO) 需要がAIチップサプライチェーンを再構築、高帯域幅と低消費電力へ移行

公開日 2026年07月20日 Astute Group イギリス



概要

Co-Packaged Optics (CPO) の需要急増が、先進パッケージングおよびAIプロセッサのサプライチェーンにおける半導体製造の優先順位を根本的に再構築しています。AIクラスターがより高い帯域幅と電力消費の削減を求めるにつれて、CPOは技術開発段階から本格的な商業展開へと移行しています。光学統合には、追加のウェーハ処理、精密組立、そして高性能プロセッサとHBM（高帯域幅メモリ）を既にサポートしている先進パッケージング能力が必要であり、これにより限られた先進パッケージングリソースを巡る競争が激化すると予想されます。

主要成果

Co-Packaged Optics (CPO) の需要が急増しており、これにより先進パッケージングおよびAIプロセッサのサプライチェーンにおいて、半導体製造の優先順位が根本的に再構築されています。CPOは、AIクラスターが要求するより高い帯域幅と電力消費の劇的な削減を実現する鍵として、技術開発段階から本格的な商業展開へと移行しつつあります。

技術・用途詳細

CPOは、電気信号を光信号に変換する光トランシーバーを、データ処理を行う半導体チップ（ASICやGPU）と同一パッケージ内に統合する技術です。これにより、チップと外部デバイス間の電気配線距離が短縮され、信号損失が大幅に低減し、結果として超高速データ伝送と大幅な消費電力削減が可能になります。特にAIデータセンターでは、AIワークロードの規模拡大に伴い、テラビット級のデータ伝送速度とワットあたりの性能向上が必須であり、CPOはこれらの要求を満たすための理想的なソリューションとして注目されています。

CPOの実装には、以下のような高度な技術と製造能力が求められます。

- ****追加のウェーハ処理:**** 光学部品を半導体プロセスと統合するための特殊なウェーハレベル処理。
- ****精密組立技術:**** 光学部品と電子部品をミリメートル以下の精度で統合するための高精度アセンブリ。
- ****先進パッケージング能力:**** 高性能プロセッサとHBM（高帯域幅メモリ）を既に統合している既存の先進パッケージング基盤の上に、さらに光学部品を組み込む複雑なパッケージング技術。

これらの要件は、すでに逼迫している先進パッケージングリソース（CoWoSなど）への競争をさらに激化させることが予想されます。

背景・業界文脈

AIの急速な進化は、データセンターにおける計算能力とネットワーク帯域幅に未曾有の要求をもたらしています。従来の銅線ベースの電氣的相互接続は、高速化に伴う信号損失と消費電力の増大という物理的限界に直面しています。CPOは、この「電気の壁」を打ち破り、AIチップとネットワークインフラ間のデータ伝送効率を劇的に向上させる技術として期待されています。主要なクラウドプロバイダーやAIハードウェアベンダーは、CPOを次世代AIインフラの不可欠な要素として採用を検討しており、これが半導体サプライチェーン全体の戦略的な優先順位を変える要因となっています。

今後の展望

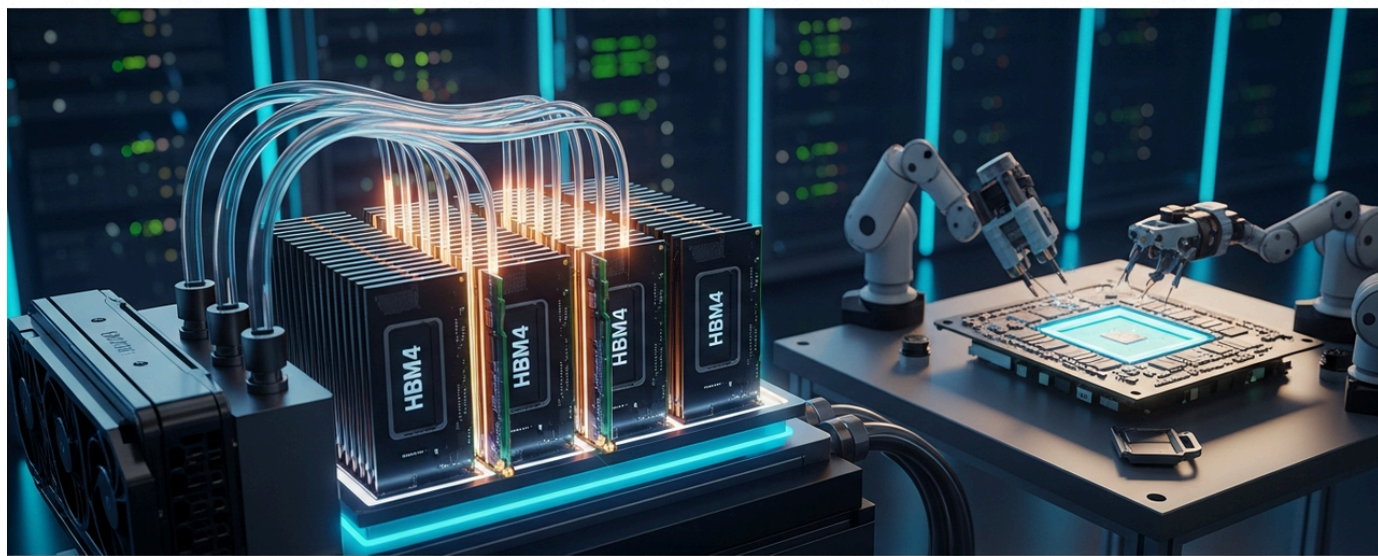
CPOの商業展開は、AIチップの性能とエネルギー効率を新たなレベルに引き上げ、AI技術のさらなる飛躍を可能にするでしょう。しかし、その実現には、半導体メーカー、OSAT企業、光学部品サプライヤー間の密接な連携と、先進パッケージング技術への継続的な投資が不可欠です。限られたリソースを巡る競争が激化する中で、CPO技術の標準化と量産化の課題を克服することが、広範な導入の鍵となります。長期的には、CPOはAIデータセンターのアーキテクチャを根本的に変革し、より持続可能で高性能なAIインフラの構築に貢献すると期待されています。

元記事: <https://www.astutegroup.com/news/memory-shortages/co-packaged-optics-demand-reshapes-ai-chip-supply-chains-in-2026/>

収集日: 2026年07月24日 | 自動記事収集・翻訳システム (Gemini API使用)

#18 HBM4の競争焦点が冷却技術に移行、ハイブリッドボンディング導入の遅れとNvidia次世代GPUの動向

公開日 2026年07月17日 DigiTimes 台湾



概要

第6世代高帯域幅メモリ（HBM4）の競争の焦点が、ハイブリッドボンディング技術の導入遅れを背景に、冷却技術へと移行しつつあると業界関係者は指摘しています。Nvidiaの次世代GPU「Vera Rubin」との組み合わせにより、HBM4の出荷は2026年後半に増加し続ける見込みであり、主要3社のメモリメーカー間で安定した量産と供給を巡る激しい競争が展開されています。HBM4は、より高いスタック、高密度統合、より複雑なパッケージングへと進化しており、これにより発熱量が増大するため、効果的な冷却ソリューションの重要性が高まっています。

主要成果

第6世代高帯域幅メモリ（HBM4）市場における競争の焦点が、ハイブリッドボンディング技術の導入遅延という背景を受け、チップの性能を最大限に引き出すための冷却技術へと移行しつつあります。Nvidiaの次世代GPU「Vera Rubin」との組み合わせが期待されるHBM4の出荷は、2026年後半にさらに増加する見込みです。

技術・市場詳細

HBM4は、そのアーキテクチャにおいて、前世代と比較してより高いチップスタック、さらなる高密度な統合、そしてより複雑なパッケージング構造を採用する傾向にあります。これらの進化は、データ帯域幅と処理能力を劇的に向上させる一方で、チップ内部およびパッケージ全体での発熱量の増大という課題を伴います。従来の冷却ソリューションでは対応しきれない熱問題が深刻化するため、効率的で先進的な冷却技術がHBM4の安定稼働と性能維持に不可欠となっています。

一方、HBM製造におけるマイクロバンプレス接続を実現するハイブリッドボンディング技術は、その導入が計画よりも遅れています。この遅延は、設備投資、材料、テスト、生産プロセスの変更など、技術移行に伴う複雑な課題に起因すると見られています。ハイブリッドボンディングは最終的にHBMの性能を向上させるものの、その本格的な普及が遅れることで、当面のHBM4の競争は、従来のボンディング技術と、それと組み合わせる冷却技術の最適化に集約されることになります。

主要なHBMメーカーであるSamsung、SK hynix、Micronの3社は、HBM4の安定した量産体制と顧客への確実な供給を巡って激しい競争を繰り広げています。Nvidiaは、AIアクセラレータ市場で支配的な地位を維持しており、その次世代GPUであるVera Rubinに最適なHBM4の確保は、各メモリメーカーにとって最大のビジネスチャンスです。

- ****冷却技術への焦点:**** HBM4の発熱増大に対応するため、高性能冷却ソリューションが競争の鍵に。
- ****ハイブリッドボンディングの遅延:**** 技術移行の複雑性により、HBM製造におけるハイブリッドボンディングの本格導入が遅れる。
- ****Nvidia Vera Rubinとの連携:**** 2026年後半にNvidia次世代GPUとの組み合わせでHBM4出荷増が見込まれる。

背景・業界文脈

AIモデルの規模と複雑さの指数関数的な増加は、半導体チップの計算能力と効率性に前例のない要求を突きつけています。HBMは、GPUやAIアクセラレータの性能を最大限に引き出す上で不可欠な要素であり、その進化はAI技術のロードマップと密接に連携しています。熱設計は、これまでも半導体チップの性能を決定する重要な要素でしたが、HBMのような高密度積層メモリの登場により、その重要性はさらに増しています。ハイブリッドボンディングのような先端パッケージング技術の進展が期待される一方で、その実用化には時間がかかるという現実が、当面の技術開発の方向性を規定しています。

今後の展望

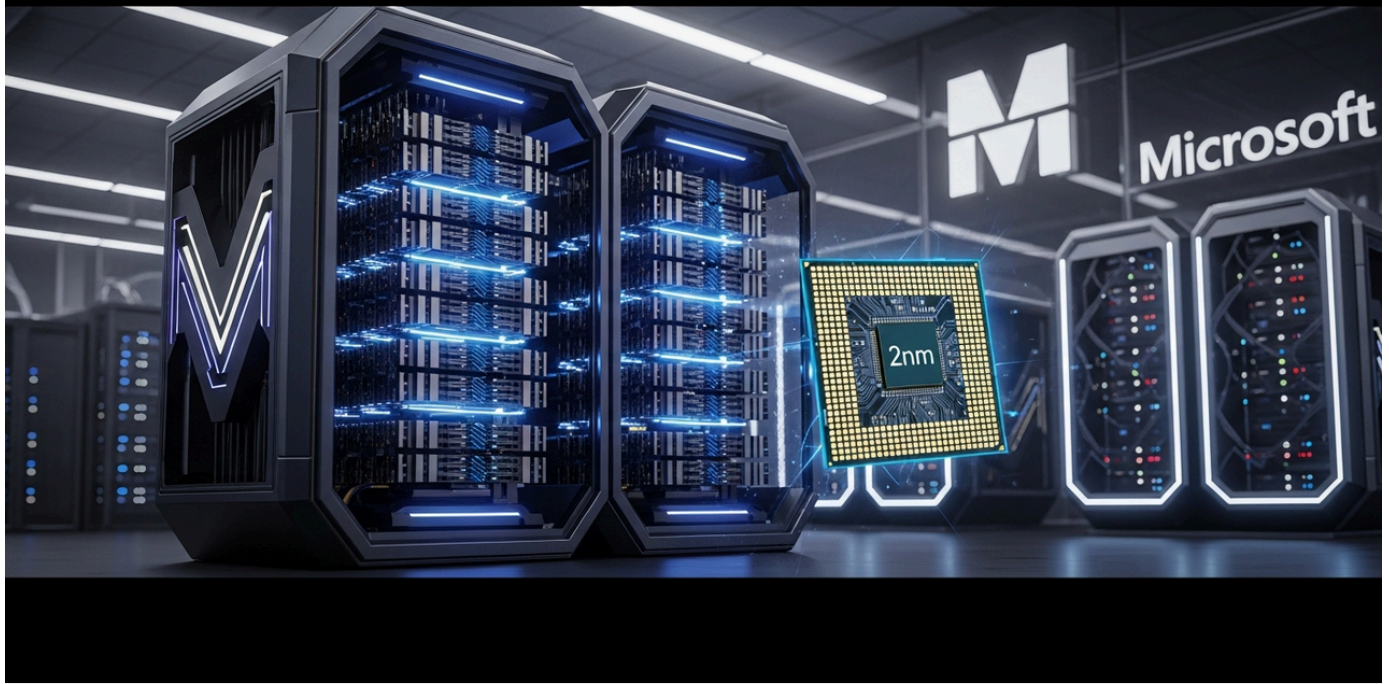
HBM4の競争において冷却技術が中心となることは、AI時代の半導体設計と製造における統合的なアプローチの必要性を示しています。これは、メモリメーカーだけでなく、パッケージングプロバイダー、冷却ソリューションベンダー、およびシステムインテグレーター間の連携を一層強化するでしょう。ハイブリッドボンディングの遅延は短期的な課題をもたらすものの、HBM4の需要はNvidiaの次世代プラットフォームによって強かに牽引され続けると見られます。長期的には、ハイブリッドボンディング技術の成熟と普及は不可避であり、冷却技術との相乗効果により、AIチップの性能はさらなる高みへと達することが期待されます。この競争は、AIインフラの性能限界を押し広げ、新たなイノベーションを促進する原動力となるでしょう。

元記事: <https://www.digitimes.com/news/a20260717PD226/hbm4-hbm-cooling-shipments-nvidia.html>

収集日: 2026年07月24日 | 自動記事収集・翻訳システム (Gemini API使用)

#19 AMDのHelios AIラック、HBM4でNVIDIAに対抗しMicrosoftを顧客に獲得、2nmプロセス採用CPUも注目

公開日 2026年07月21日 TrendForce 台湾



概要

AMDの「Helios AIラック」がHBM4メモリの優位性でNVIDIAに挑戦し、Microsoftを新たな主要顧客として獲得しました。Heliosラックは、AIモデルのトレーニングと推論に最適化されており、NVIDIAのソリューションに対する強力な代替となり得ます。SK hynixはNVIDIAのRubin関連のHBM4供給で大きなシェアを占めると見られています。AMDのエコシステムにも潜在的な拡大の余地があります。さらに、Commercial Timesによると、VeniceはTSMCの2nmプロセスで構築される最初のエンタープライズCPUの一つとなり、Instinct MI450、MI455、次世代MI550シリーズも大きな注目を集めることが予想されます。

主要成果

AMDは、HBM4メモリの優位性を活用した「Helios AIラック」でNVIDIAのAI市場における支配的地位に挑戦し、主要なクラウドプロバイダーであるMicrosoftを新たな顧客として獲得しました。この動きは、AIインフラ市場における競争を激化させ、多様なソリューションの選択肢を提供することを示しています。

技術・製品詳細

Helios AIラックは、AMDの最新世代AIアクセラレータとHBM4メモリを統合した、ラック規模のAIシステムです。HBM4は、前世代のHBM3と比較して、より高い帯域幅と容量を提供し、大規模なAIモデルのトレーニングと推論において、NVIDIAのGPUソリューションに匹敵する、あるいはそれを上回る性能を発揮することを目指しています。Microsoftのような大手顧客がHelios AIラックを採用したことは、AMDのAIソリューションが市場で高い評価を得ていることを明確に示しています。

HBM4の供給については、SK hynixがNVIDIAの次世代AI GPU「Rubin」に関連するHBM4の大部分を供給すると見られていますが、AMDのエコシステムにおいてもHBM4の需要が高まることで、SK hynixの供給拡大の機会が生まれる可能性があります。また、AMDはTSMCの2nmプロセスを採用したエンタープライズCPU「Venice」の開発も進めており、これが2nmプロセスで構築される最初のCPUの一つとなる予定です。さらに、Instinct MI450、MI455、および次世代MI550シリーズといったAIアクセラレータ製品群も、その高性能とエネルギー効率から大きな注目を集めています。これらの製品は、AMDがAIチップ市場で存在感を高める上で重要な役割を果たすでしょう。

- ****HBM4の優位性:**** Helios AIラックがNVIDIAに対抗する上で、HBM4の高帯域幅と容量が重要な差別化要因に。
- ****Microsoftの採用:**** 主要クラウドプロバイダーがAMDのAIラックを導入し、市場における競争力を証明。
- ****2nmプロセスCPU:**** TSMCの2nmプロセスを採用したエンタープライズCPU「Venice」が、最先端市場でAMDの地位を強化。

背景・業界文脈

AIの急速な発展は、高性能なAIアクセラレータとその周辺インフラに対する需要を爆発的に増加させています。NVIDIAはこれまでAI GPU市場で圧倒的なシェアを占めてきましたが、AMDは自社のCPU、GPU、およびHBM技術を統合した包括的なAIソリューションを提供することで、NVIDIAに対抗しようとしています。Microsoftのような大手クラウドプロバイダーが複数のサプライヤーからのAIハードウェアを調達することは、サプライチェーンの多様化とベンダーロックインのリスク低減を目的としており、業界全体の健全な競争を促進します。

今後の展望

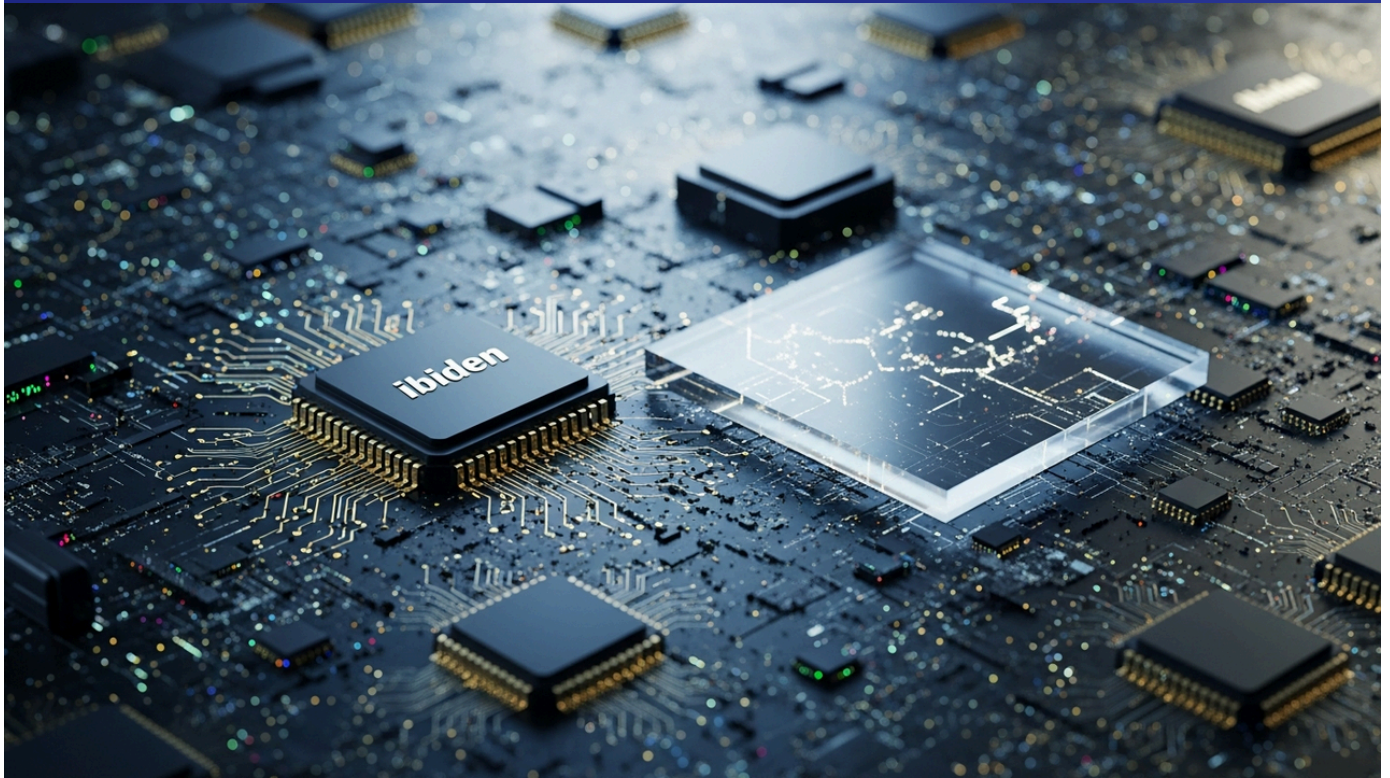
AMDのHelios AIラックがMicrosoftを顧客に獲得したことは、AIインフラ市場におけるAMDの競争力を大きく高めるものです。NVIDIAとの競争は今後も激化するでしょうが、AMDはHBM4の技術的優位性と多様な製品ポートフォリオ（CPU、GPU、統合システム）を武器に、市場シェアを拡大していくと予想されます。TSMCの最先端プロセスノードを活用した「Venice」CPUや、InstinctシリーズのAIアクセラレータの成功は、AMDがAI時代における主要なプレーヤーとしての地位を確立する上で不可欠です。この競争は、AI技術のさらなる革新と、データセンターインフラの進化を加速させる原動力となるでしょう。

元記事: <https://www.trendforce.com/news/2026/07/21/news-amds-first-rack-scale-ai-system-helios-challenges-nvidia-with-hbm4-memory-edge-but-reportedly-comes-at-a-higher-price/>

収集日: 2026年07月24日 | 自動記事収集・翻訳システム (Gemini API使用)

#20 先進パッケージ基板市場が過熱：Ibidenが5000億円投資でリード、Samsung Electro-Mechanicsがガラス基板で挑戦、技術課題も顕在化

公開日 2026年07月17日 MK 日本



概要

AI半導体の性能を決定づける重要なコンポーネントであるパッケージ基板市場が過熱しており、日本のIbidenが約35%の市場シェアで圧倒的なリーダーシップを維持しています。同社はAIサーバー向け高性能ICパッケージ基板の生産能力増強のため、2026年度から2028年度までの3年間で総額約5000億円（約32億ドル）を投資することを決定しました。これに対し、Samsung Electro-MechanicsはFC-BGA製品と次世代ガラス基板でIbidenに挑戦を表明し、Shinko Electric Industriesが約18%、台湾のUnimicronが約14%のシェアを占めるなど競争が激化。一方、IbidenはThrough-Glass Vias（TGV）の技術的障壁が2030年まで解消されないと予測し、ガラスインターポーザを使用するCoPoSの商業化も困難であると指摘しており、有機基板の反り問題も深刻化しています。

主要成果

人工知能（AI）半導体の性能を決定する中核部品である先進パッケージ基板市場が、大規模な投資と技術競争で過熱しています。日本のIbidenが約35%の市場シェアで圧倒的なリーダーシップを維持し、AIサーバー向け基板に約5000億円（約32億ドル）を投資する一方で、Samsung Electro-Mechanicsが次世代ガラス基板で挑戦を表明し、技術的課題も顕在化しています。

技術・市場詳細

AIチップの性能向上に伴い、CPU、GPU、高帯域幅メモリ（HBM）を統合する先進パッケージング基板は、より高い配線密度、優れた電気特性、および熱管理能力が求められています。現在の市場では、日本のIbidenが約35%のシェアを誇り、Shinko Electric Industriesが約18%、台湾のUnimicronが約14%と続き、上位企業が市場を牽引しています。Ibidenは、この急増する需要に対応するため、2026年度から2028年度までの3年間で総額約5000億円をAIサーバー向け高性能ICパッケージ基板の生産能力増強に投じる計画です。この投資は、主にFC-BGA（Flip Chip-Ball Grid Array）基板の高性能化と生産能力拡大に充てられます。

一方、韓国のSamsung Electro-Mechanicsは、この市場での存在感を高めるべく、高機能FC-BGA製品に加え、次世代のガラス基板技術に注力し、Ibidenへの挑戦を表明しています。ガラス基板は、有機基板と比較して高い寸法安定性、低熱膨張係数（CTE）、低誘電損失という利点があり、特にAIチップの大型化と高密度配線化において有望視されています。Samsung Electro-MechanicsやShinko Electric Industriesは、このガラス基板分野での技術開発と市場参入を加速しています。

しかし、ガラス基板技術の実用化にはまだ高い障壁が存在します。Ibidenは、Through-Glass Vias（TGV）の技術的課題が2030年まで解決されないと予測しており、ガラスインターポーザを使用するCoPoS（Chip on Package on Substrate）の本格的な商業化もそれ以前には困難であると見ています。また、AIチップのパッケージ面積が増加するにつれて、従来の有機基板では、基板の反り問題が深刻化しており、これはABF（Ajinomoto Build-up Film）などの材料とシリコンウェーハ間の熱膨張係数のミスマッチに起因しています。

- ****Ibidenの投資:**** AIサーバー向けICパッケージ基板に3年間で約5000億円を投資し、FC-BGA生産能力を強化。

- ****Samsung Electro-Mechanicsの挑戦:**** FC-BGAに加え、次世代ガラス基板でIbidenに
対抗。
- ****ガラス基板の技術課題:**** TGV技術の未成熟やCoPoSの商業化遅延が予測される。
- ****有機基板の限界:**** AIチップ大型化に伴う基板の反り問題が顕在化。

背景・業界文脈

AIチップの高性能化は、パッケージング技術の限界を常に押し上げています。従来のパッケージング技術では、AIアクセラレータやHBMの統合によって生じる熱、信号損失、電力効率の問題に対応しきれなくなっています。そのため、有機基板の進化とガラス基板のような新材料への移行が業界全体の喫緊の課題となっています。特に日本と韓国の企業がこの分野で技術的リーダーシップを競い合っており、その動向は世界の半導体サプライチェーンに大きな影響を与えます。

今後の展望

Ibidenの巨額投資は、当面の間、FC-BGA基板市場における同社の優位性を維持するでしょう。一方で、Samsung Electro-Mechanicsが主導するガラス基板技術の開発競争は、中長期的にパッケージング市場の勢力図を塗り替える可能性があります。TGVやCoPoSといったガラス基板技術の課題が解決されれば、AIチップの性能はさらに向上し、新たな設計の自由度をもたらすでしょう。業界は、有機基板の限界と新材料の可能性の間でバランスを取りながら、AI時代の要求に応える最適なパッケージングソリューションを模索し続けることになります。この競争は、AI技術の進化と半導体産業の持続的な成長を加速させる原動力となるでしょう。

元記事: <https://www.mk.co.kr/en/business/12101118>

#22 NVIDIA、Amkorと15億ドルの戦略的提携で米国AIチップ先端パッケージング能力を2028年までに大幅拡充

公開日 2026年07月23日 ETElectronics アメリカ



概要

NVIDIAはAmkor Technologyに対し、米国におけるAIチップの先端パッケージング能力拡張支援として15億ドルの前払い金を提供することで戦略的提携を締結しました。この合意は、NVIDIAが今後数年間でAmkorの米国拠点における特定のパッケージングおよびテスト容量を利用することを保証するものです。両社は、高密度インターコネクトや次世代ヘテロジニアスインテグレーションを含むAIおよびアクセラレーテッドコンピューティング向け先端パッケージング技術のロードマップを連携させ、国内半導体製造とサプライチェーンの強靱化に貢献します。

主要成果

NVIDIAとAmkor Technologyは、米国におけるAIチップの先端パッケージング能力を大幅に拡張するため、総額15億ドルの戦略的提携を発表しました。この提携により、NVIDIAはAmkorに対し、今後数年間のパッケージングおよびテスト容量確保に向けた前払い金を拠出し、AIおよび高性能コンピューティング（HPC）向け半導体のサプライチェーン強化を図ります。

技術・ビジネス詳細

- **投資規模と目的:** NVIDIAは15億ドルの前払い金を提供し、Amkorはこれをアリゾナ州の既存施設における先端パッケージング製造能力の増強に充てます。これにより、米国国内でのAIチップ製造エコシステムの確立が加速されます。
- **技術連携:** 両社は、次世代AIおよびアクセラレーテッドコンピューティングプラットフォームに不可欠な高密度インターコネクトおよびヘテロジニアスインテグレーションを含む先端パッケージングおよびテスト技術の長期的なロードマップを連携させます。これは、複数のチップレットを一つのパッケージに統合する、より複雑なAIプロセッサの需要に対応するために不可欠です。
- **期待される成果:** 2028年までの稼働を目指し、この拡張はNVIDIAがAI GPUの供給を確保し、TSMC CoWoSのような既存のパッケージングボトルネックを緩和する上で重要な役割を果たすと期待されています。米国の半導体サプライチェーンのレジリエンスを高めるという、政府のCHIPS法にも沿った動きです。

背景・業界文脈

AIの急速な進化に伴い、高性能半導体の需要が爆発的に増加しています。特に、NVIDIAが設計するような複雑なAIアクセラレータは、先進的なパッケージング技術に大きく依存しており、TSMCのCoWoS（Chip-on-Wafer-on-Substrate）のような技術の供給能力がボトルネックとなっています。このため、NVIDIAはサプライチェーンの多様化を模索しており、Amkorとの提携はその一環として、米国国内でのパッケージング能力を強化し、地政学的リスクを軽減する狙いがあります。

Amkorは、世界有数のOSAT（Outsourced Semiconductor Assembly and Test）プロバイダーの一つであり、その専門知識と米国でのプレゼンスがNVIDIAにとって魅力的でした。今回の提携は、米国政府が推進する半導体製造の国内回帰の動きとも合致しており、半導体産業全体のサプライチェーン強靱化に向けた重要な一歩となります。

今後の展望

この戦略的提携は、NVIDIAのAIチップ供給の安定化に寄与するだけでなく、Amkorの先端パッケージング技術への投資を加速させ、同社の市場における競争力を一層高めるでしょう。また、米国におけるAI半導体エコシステムの発展を促進し、将来的な技術革新と製造能力の拡大に繋がる可能性を秘めています。長期的に見れば、この動きは、AIチップのサプライチェーンにおける地理的多様化のトレンドを加速させ、他の半導体企業にも同様の戦略的投資を促す可能性があります。

元記事: <https://electronics.economictimes.indiatimes.com/news/semiconductors/amkor-and-nvidia-sign-15-billion-deal-to-advance-ai-chip-packaging/132594850>

収集日: 2026年07月24日 | 自動記事収集・翻訳システム (Gemini API使用)

#23 BESI、AI関連パッケージングとハイブリッドボンディング需要で受注が前年比128.8%増、四半期記録を更新

公開日 2026年07月23日 BE Semiconductor Industries N.V. オランダ



概要

オランダの半導体装置メーカーBESIは、2026年第2四半期にAI関連パッケージング装置とハイブリッドボンディングシステムの強い需要により、受注が前年同期比128.8%増の2億9290万ユーロに達し、四半期記録を更新しました。ハイブリッドボンディングの顧客導入数は2025年末の15社から2026年第2四半期末までに21社に増加し、ロジック、メモリ、CPO、消費者向けアプリケーションへと利用が拡大しています。この好調は、AIスーパーサイクルが半導体後工程市場に与える直接的な影響を示すものです。

主要成果

オランダの主要半導体装置メーカーであるBE Semiconductor Industries (BESI) は、2026年第2四半期において、AI関連パッケージング装置と革新的なハイブリッドボンディングシステムの需要急増を背景に、過去最高の受注額2億9290万ユーロを記録しました。これは前年同期比で驚異的な128.8%の増加を示しており、AI半導体エコシステムにおける同社の技術的優位性と市場牽引力を明確にしています。

技術・ビジネス詳細

- **ハイブリッドボンディングの導入拡大:** BESIのハイブリッドボンディング技術の顧客導入数は、2025年末の15社から2026年第2四半期末までに21社へと顕著に増加しました。この技術は、ロジックチップ、メモリ（HBMを含む）、Co-Packaged Optics (CPO)、および多様な消費者向けアプリケーションでの採用が拡大しており、その汎用性と重要性が高まっています。ハイブリッドボンディングは、チップレット間の接続密度を劇的に向上させ、将来のヘテロジニアスインテグレーションにおいて不可欠な技術とされています。
- **AI需要への対応:** AIおよびHPCアプリケーション向け半導体のパッケージング需要が、同社の収益と利益を大幅に押し上げています。特に、高度なボンディング装置は、複雑なAIプロセッサと高帯域幅メモリ (HBM) の積層構造を実現するために不可欠であり、BESIは市場の最前線に位置しています。
- **財務的ハイライト:** 報告された四半期売上高と利益も大幅に増加しており、これはAIスーパーサイクルが半導体後工程サプライヤーに与える好影響を明確に示しています。同社の好調な業績は、今後の設備投資計画や研究開発への再投資を可能にし、さらなる技術革新を促進する基盤となります。

背景・業界文脈

半導体業界は現在、AIの爆発的な成長によって牽引される未曾有のスーパーサイクルの中にあります。特に、半導体の「後工程」、すなわちパッケージングとテストの分野は、チップレット技術や3Dスタッキングの進化により、その重要性が飛躍的に増えています。従来のムーアの法則の限界に近づく中で、先端パッケージング技術は、性能向上とコスト削減の両方を実現するための鍵となっています。BESIが提供するハイブリッドボンディング技術は、ワイヤボンディングやフリップチップボンディングと比較して、より微細なピッチでの接続を可能にし、信号伝送効率と消費電力効率を向上させることができるため、AIチップの性能向上に不可欠なソリューションとして注目されています。

今後の展望

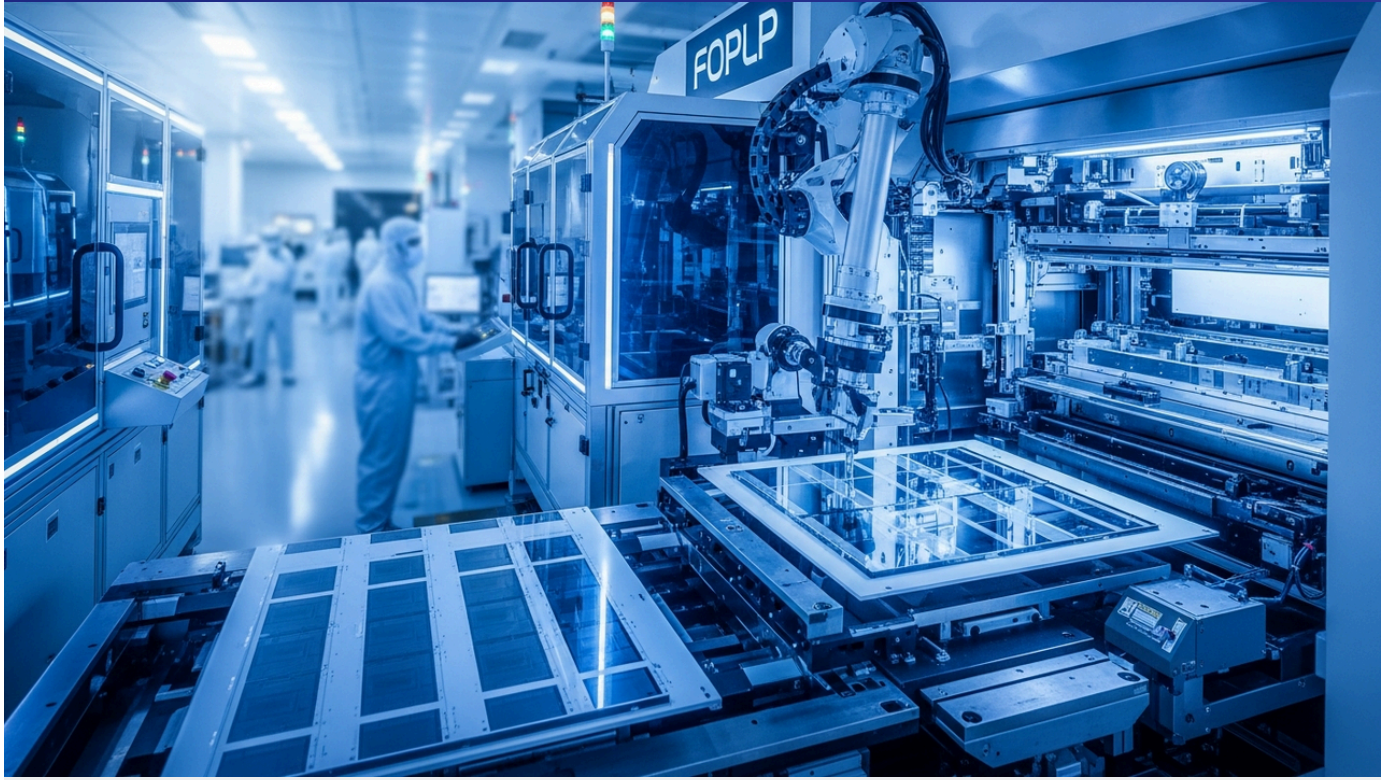
BESIの記録的な受注は、AIチップの製造エコシステムにおける先端パッケージング技術の重要性が今後も増大し続けることを示唆しています。同社は、引き続きハイブリッドボンディング技術の進化に投資し、顧客基盤を拡大することで、この成長市場でのリーダーシップを維持することを目指しています。将来的に、より高度なチップレット統合や新しい半導体アーキテクチャが登場するにつれて、BESIのような後工程装置メーカーの役割は一層戦略的になるでしょう。投資家にとっては、AIインフラ投資の直接的な恩恵を受ける企業として、その動向は引き続き注目されるでしょう。

元記事: <https://www.besi.com/investor-relations/press-releases/details/be-semiconductor-industries-nv-announces-q2-26-and-h1-26-results/>

収集日: 2026年07月24日 | 自動記事収集・翻訳システム (Gemini API使用)

#24 PowertechとBroadcom、シンガポールで4億ドル合併事業を設立しAI ASIC向けFOPLP製造能力を拡大

公開日 2026年07月17日 Taipei Times 台湾



概要

Powertech Technologyは、Broadcomとの合併事業を承認し、シンガポールに4億米ドルを投じてパネルレベル先端パッケージング（PLP）製造能力を構築する計画を発表しました。この合併事業は、特にAI ASIC（特定用途向け集積回路）向けの先進パッケージ基板に添加剤微細配線再配線層（RDL）技術を提供することに焦点を当てます。PowertechのFOPLP技術は、GPUやCPUなど高性能コンピューティングおよびAIデバイス用の先進チップパッケージングに応用され、AI分野におけるBroadcomの需要に応えます。

主要成果

Powertech Technologyは、Broadcomとの戦略的合併事業を通じて、シンガポールで4億米ドルの大規模投資を行い、AI ASIC向けFOPLP（Fan-Out Panel-Level Packaging）製造能力の大幅な拡大を決定しました。この提携は、次世代AIおよび高性能コンピューティングデバイスに必要な高度なパッケージングソリューションの供給を強化し、急速に進化するAI市場の需要に応えることを目的としています。

技術・ビジネス詳細

- **投資と技術焦点:** 合併事業は4億米ドルを投資し、特に先進パッケージ基板向けに添加剤微細配線再配線層（RDL）技術の提供に注力します。RDL技術は、より高いピン数と優れた電気的性能を持つパッケージを実現するために不可欠であり、パネルレベルでの製造はコスト効率とスループットの向上をもたらします。
- **FOPLP技術の応用:** PowertechのFOPLP技術は、GPUやCPUといった高性能コンピューティングおよびAIデバイスで使用される先進チップのパッケージングに応用されます。この技術は、従来のウェーハレベルパッケージングと比較して、より大きな基板面積での製造を可能にし、より多くのチップを一度に処理することでコストを削減し、生産効率を高めます。
- **Broadcomとの連携:** Broadcomは、AI ASICの主要なサプライヤーの一つであり、その設計と需要は高性能パッケージング能力に強く依存しています。Powertechとの合併事業は、BroadcomがAI半導体の迅速な市場投入と供給の安定性を確保するための重要なステップとなります。

背景・業界文脈

AIの進化は、半導体の設計と製造に新たな要求を突きつけており、特にAI ASICは、特定のAIワークロードに最適化されたカスタムチップとして需要が急増しています。これらのチップは、極めて高い計算能力とデータ転送速度を必要とし、それを実現するためには、高度なパッケージング技術が不可欠です。FOPLPは、従来のパッケージング技術に比べて、より薄く、より高密度で、より優れた熱管理能力を提供できるため、AIチップの性能を最大限に引き出す上で重要な役割を果たします。シンガポールでの製造拠点設立は、グローバルな半導体サプライチェーンの多様化と地域的強化のトレンドにも合致しています。

今後の展望

PowertechとBroadcomのこの合併事業は、AI ASIC市場の成長を加速させる重要な要因となるでしょう。FOPLP技術の進化と大規模な生産能力の確立は、より高性能でコスト効率の高いAIチップの開発を可能にし、AIインフラの普及に貢献します。研究者やエンジニアにとっては、新しいパッケージング技術がカスタムAIシリコン設計の柔軟性を高めることを意味します。投資家にとっては、AI分野における競争力の源泉として、先端パッケージング技術への投資が企業の長期的な成長を左右する新たな指標となるでしょう。

元記事: <https://www.taipeitimes.com/News/biz/archives/2026/07/18/2003860928>

収集日: 2026年07月24日 | 自動記事収集・翻訳システム (Gemini API使用)

#25 TYLsemi、4300万ドルのシード資金調達でチップレット設計のリスク低減、フルスタックプラットフォームを構築

公開日 2026年07月16日 Tom's Hardware アメリカ



概要

半導体新興企業TYLsemiは、4300万ドルのシード資金を調達し、AIインフラビルダー向けのチップレットベース設計に伴うリスクを軽減する新しい事業モデルを発表しました。同社は、コンピューティングチップレットとその周辺チップレット、パッケージング、テストを統合した「フルスタックチップレットプラットフォーム」を提供することで、顧客がカスタムAIシリコンを効率的かつ低コストで開発できるようにすることを目指します。これにより、チップレットエコシステムの普及を加速させる可能性があります。

主要成果

半導体新興企業TYLsemiは、4300万ドルのシード資金調達を成功させ、AIインフラビルダー向けにチップレットベース設計のリスクを劇的に軽減する革新的な事業モデルを発表しました。このモデルは、コンピューティングチップレットと関連周辺チップレット、そしてパッケージングおよびテストサービスを網羅する「フルスタックチップレットプラットフォーム」を提供することで、カスタムAIシリコンの開発プロセスを効率化し、大幅なコスト削減を目指します。

技術・ビジネス詳細

- **フルスタックチップレットプラットフォーム:** TYLsemiは、単一のIPブロックを提供する従来のチップレット企業とは異なり、顧客がカスタムAIシリコンをゼロから設計する必要をなくすプラットフォームを提供します。これには、高性能コンピューティングを担う中央のコンピューティングチップレットに加え、I/O、メモリコントローラ、電源管理などの周辺チップレット、さらにこれらを統合するパッケージング、そして最終的な機能検証を行うテストまでが含まれます。このアプローチにより、顧客は設計段階のリスクと複雑さを大幅に低減できます。
- **コストと開発期間の削減:** チップレット設計は、特定の機能ブロックを個別に開発・製造し、後から統合することで、大規模モノリシック（単一巨大）チップに比べて開発コストと時間を削減できるという利点があります。しかし、異なるベンダーからのチップレットの統合、パッケージング、そしてテストは依然として複雑な課題です。TYLsemiのフルスタックアプローチは、これらの課題を一元的に解決し、カスタムAIシリコンの市場投入までの期間を短縮します。
- **資金調達の意義:** 4300万ドルのシード資金調達は、同社の革新的な事業モデルに対する投資家の強い信頼を示すものです。この資金は、プラットフォームの開発、人材の確保、そして市場への展開を加速するために活用される見込みです。

背景・業界文脈

AIの進化は、高性能かつカスタム性の高い半導体を求める動きを加速させています。しかし、先端プロセスノードでのモノリシックチップの開発は、指数関数的にコストが増大し、数億ドルの費用と数年の開発期間を要するようになりました。チップレット技術は、この課題を解決する有望な手段として浮上しており、複数の小型チップレットを統合することで、より柔軟でコスト効率の高い半導体設計を可能にします。しかし、チップレット間の相互接続性、パッケージング、そして全体の信頼性を確保するためのエコシステムはまだ発展途上にあります。TYLsemiのモデルは、このギャップを埋め、チップレット技術の主流化を促進する可能性を秘めています。

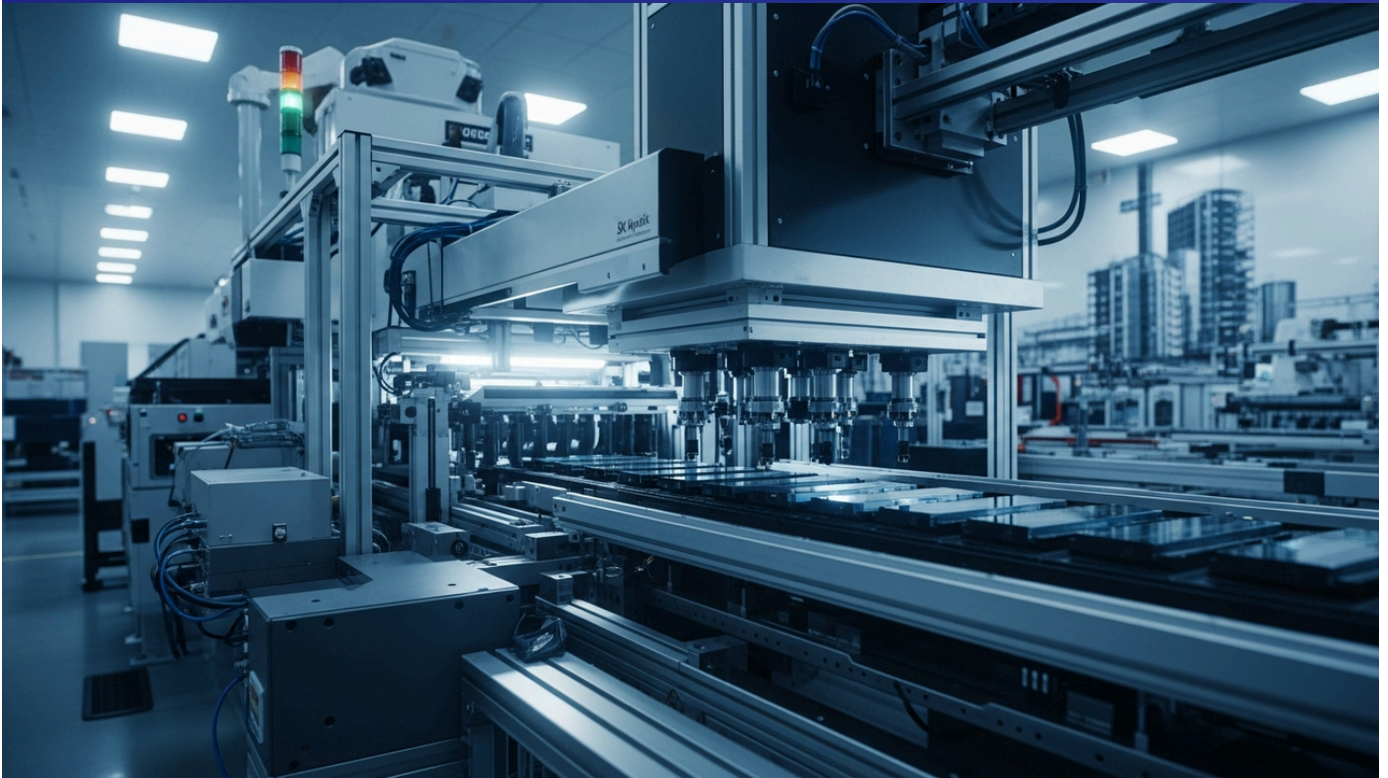
今後の展望

TYLsemiのフルスタックチップレットプラットフォームは、AI半導体開発の「民主化」を推し進める可能性を秘めています。より多くの中小企業やスタートアップが、高価な先端プロセスに依存することなく、カスタムAIシリコンを手軽に開発できるようになることで、AIイノベーションのペースが加速するでしょう。研究者やエンジニアにとっては、新たな設計パラダイムと、より迅速なプロトタイピングの機会が提供されます。投資家にとっては、チップレットエコシステムの成熟と、それに伴うサプライチェーンの変化が新たな投資機会を生み出すことを示唆しています。

元記事: <https://www.tomshardware.com/tech-industry/semiconductors/new-semiconductor-firm-breaks-cover-backed-by-usd43-million-in-early-stage-funding-tylsemi-aims-to-deliver-custom-silicon-to-customers-without-breaking-the-bank>

#27 SK hynix、米国インディアナ州に40億ドル投資し 2028年後半HBM量産へ、CHIPS法活用でサプライチェーン強化

公開日 2026年07月16日 Silicon Analysts アメリカ



概要

SK hynixは、CHIPS法に基づく投資支援を活用し、米国インディアナ州に約40億ドルを投じてHBM（高帯域幅メモリ）の量産を目的とした先端半導体パッケージングラインを建設する計画を発表しました。この施設での量産開始は2028年後半を予定しており、米国における半導体製造を強化する重要な取り組みの一環となります。この戦略は、地理的多様化と米国のCHIPS補助金を得つつ、フロントエンド製造の構造的コストペナルティを最小限に抑え、半導体サプライチェーンのレジリエンスを高めることを目指しています。

主要成果

SK hynixは、米国における半導体製造能力の強化に向け、インディアナ州に約40億ドルを投資して、HBM（高帯域幅メモリ）の量産を目的とした先端半導体パッケージングラインを新設する計画を明らかにしました。この大規模な投資は、米国のCHIPS法に基づく補助金支援を受けることが見込まれており、2028年後半には新施設での量産が開始される予定です。これは、半導体サプライチェーンの地理的多様化を推進し、同時に米国での製造に関連するコスト構造の課題を緩和する戦略的な動きです。

技術・ビジネス詳細

- **投資目的と規模:** 約40億ドルの投資は、主にAIチップに不可欠なHBMの先端パッケージング能力の構築に充てられます。HBMは、複数のDRAMチップを垂直に積層し、プロセッサとの接続帯域幅を劇的に向上させる技術であり、AIアクセラレータの性能を最大化するために不可欠です。この投資により、SK hynixは米国市場でのHBM供給能力を確立し、主要顧客の需要に応える体制を整えます。
- **CHIPS法の影響:** 米国のCHIPS法は、国内での半導体製造を促進するための多額の補助金を提供しており、SK hynixの今回の投資もこの枠組みの恩恵を受けることが期待されています。CHIPS法は、地政学的リスクの増大とサプライチェーンの脆弱性への懸念に対応し、米国経済の安全保障を強化することを目的としています。
- **戦略的意義:** 米国でのHBMパッケージング施設の建設は、SK hynixにとって製造拠点の地理的多様化を意味します。これにより、特定の地域に集中する製造リスクを分散し、より強靱なグローバルサプライチェーンを構築することが可能になります。また、フロントエンド（ウェーハ製造）と比較して、バックエンド（パッケージング）のコストペナルティが小さい米国で先端パッケージング能力を確立することは、経済合理性の観点からも理にかなっています。

背景・業界文脈

AIの爆発的な成長は、高性能メモリであるHBMの需要をかつてないレベルにまで押し上げています。HBMは、従来のメモリよりも高い帯域幅と低い消費電力を実現するため、AIデータセンターのGPUやアクセラレータに不可欠です。しかし、HBMの製造には高度な積層技術と精密なパッケージングが必要であり、その能力は依然として限られています。米国政府は、中国との技術競争やサプライチェーンの安定化を背景に、国内での半導体製造能力の再構築を強く推進しており、CHIPS法はその中心的な施策となっています。SK hynixの動きは、このような国際的な半導体戦略と深く連動しています。

今後の展望

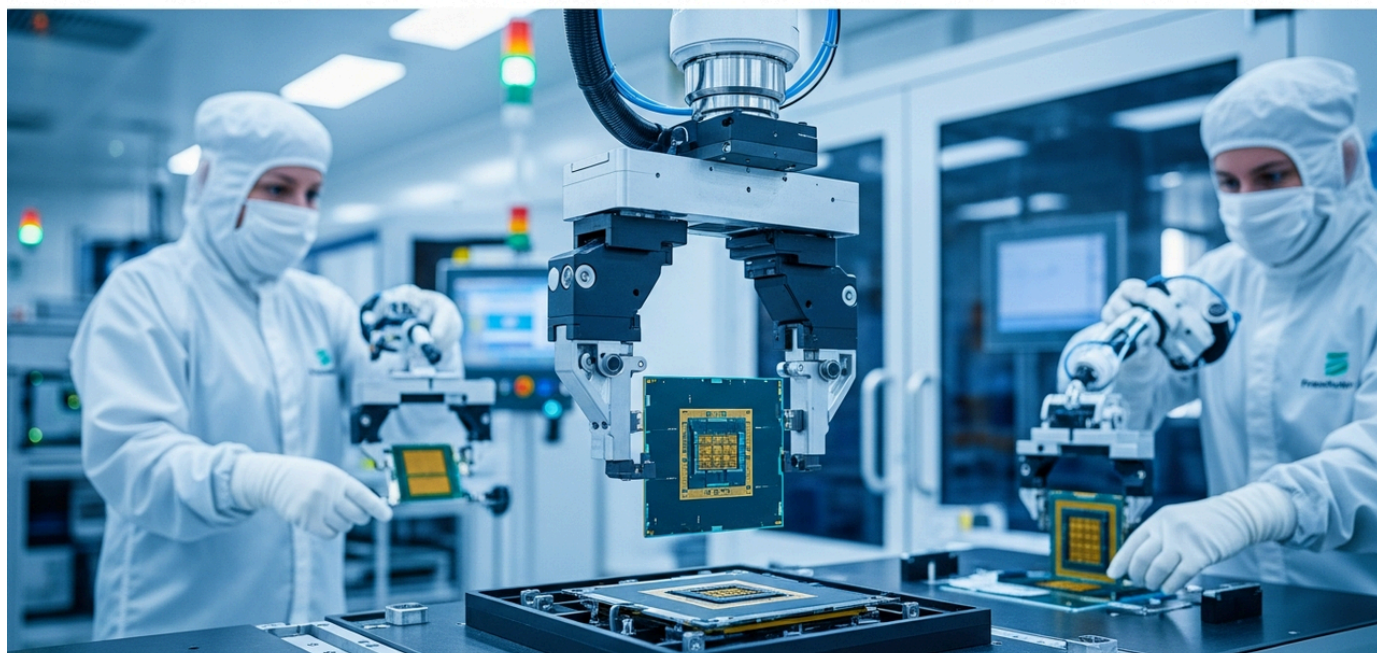
SK hynixのインディアナ州での投資は、HBM市場における同社のリーダーシップをさらに強化し、米国における先端パッケージングエコシステムの発展に貢献するでしょう。2028年後半の量産開始は、AIインフラの需要がさらに高まる時期と重なり、市場への影響は大きいと見られます。研究者やエンジニアにとっては、米国国内での先端パッケージング技術の研究開発と人材育成が加速することに期待が寄せられます。投資家にとっては、CHIPS法による補助金とHBM需要の長期的な成長トレンドが、同社の収益性向上と株価上昇のドライバーとなる可能性があり、その動向は引き続き注目されるでしょう。

元記事: <https://siliconanalysts.com/analysis/micron-samsung-sk-hynix-us-fab-capex-subsidy-war-2>

収集日: 2026年07月24日 | 自動記事収集・翻訳システム (Gemini API使用)

#28 Fraunhofer、EU Chips Actの下で先端パッケージングとヘテロジニアスインテグレーションのパイロットライン「APECS」を設立

公開日 2026年07月21日 Fraunhofer-Institut für Angewandte Festkörperphysik IAF ドイツ



概要

フラウンホーファー応用固体物理学研究所（IAF）は、EU Chips Actの一環として、電子部品およびシステムの先端パッケージングおよびヘテロジニアスインテグレーションのためのパイロットライン「APECS」を設立しました。このプラットフォームは、最新のマイクロエレクトロニクスシステムの開発、統合、およびパイロットスケールでの製造を可能にし、研究成果の産業応用への移行を加速することを目的としています。特に、フラウンホーファーIZMは最大610 x 457 mmのパネルでのパネルレベルファンアウトパッケージングを実証しており、大面積・高スループットパッケージングへの業界トレンドを牽引します。

主要成果

フラウンホーファー応用固体物理学研究所（IAF）は、欧州の半導体産業を強化するEU Chips Actの枠組みのもと、先端パッケージングおよびヘテロジニアスインテグレーション技術に特化したパイロットライン「APECS」を設立しました。この最先端プラットフォームは、最新のマイクロエレクトロニクスシステムの開発から統合、そしてパイロットスケールでの製造までを一貫して支援し、研究段階の技術を産業用途へと迅速に橋渡しすることを目指しています。

技術・研究詳細

- **APECSプラットフォームの目的:** APECS (Advanced Packaging for Electronic Components and Systems) は、電子部品のパッケージングと異なる機能を持つチップの統合（ヘテロジニアスインテグレーション）における欧州の技術的自立性を高めることを目的としています。この施設は、研究機関や企業が新しいパッケージングソリューションを開発、テスト、および少量生産できる共有リソースとして機能します。
- **ヘテロジニアスインテグレーションの推進:** パイロットラインでは、異なるプロセスノードで製造されたチップレットを一つのパッケージに統合する技術に重点が置かれます。これにより、個々のチップの最高の性能を組み合わせ、より複雑で高性能なシステムを構築することが可能になります。特に、高周波エレクトロニクスや量子コンピューティングなど、最先端分野での応用が期待されます。
- **パネルレベルファンアウトパッケージング (FOPLP) の実証:** フラウンホーファーIZM は、APECSプラットフォームの一環として、最大610 x 457 mmという大面積パネルでのパネルレベルファンアウトパッケージング（FOPLP）を実証しました。これは、従来の円形ウェーハベースの製造と比較して、大幅なコスト削減とスループットの向上を実現できる画期的な技術であり、大面積・高スループットパッケージングへの業界の移行を加速させるものとして注目されています。

背景・業界文脈

世界的な半導体サプライチェーンの地政学的リスクと、AIおよび高性能コンピューティングの需要増大を受け、欧州連合はEU Chips Actを立ち上げ、域内での半導体製造能力と研究開発を強化しています。この戦略において、先端パッケージングとヘテロジニアスインテグレーションは、微細化の限界に直面する中で半導体性能を向上させる主要な手段として位置づけられています。Fraunhoferのような研究機関がパイロットラインを設立することは、欧州がこの分野でグローバルな競争力を確立し、独自の技術エコシステムを構築するための重要なステップとなります。

今後の展望

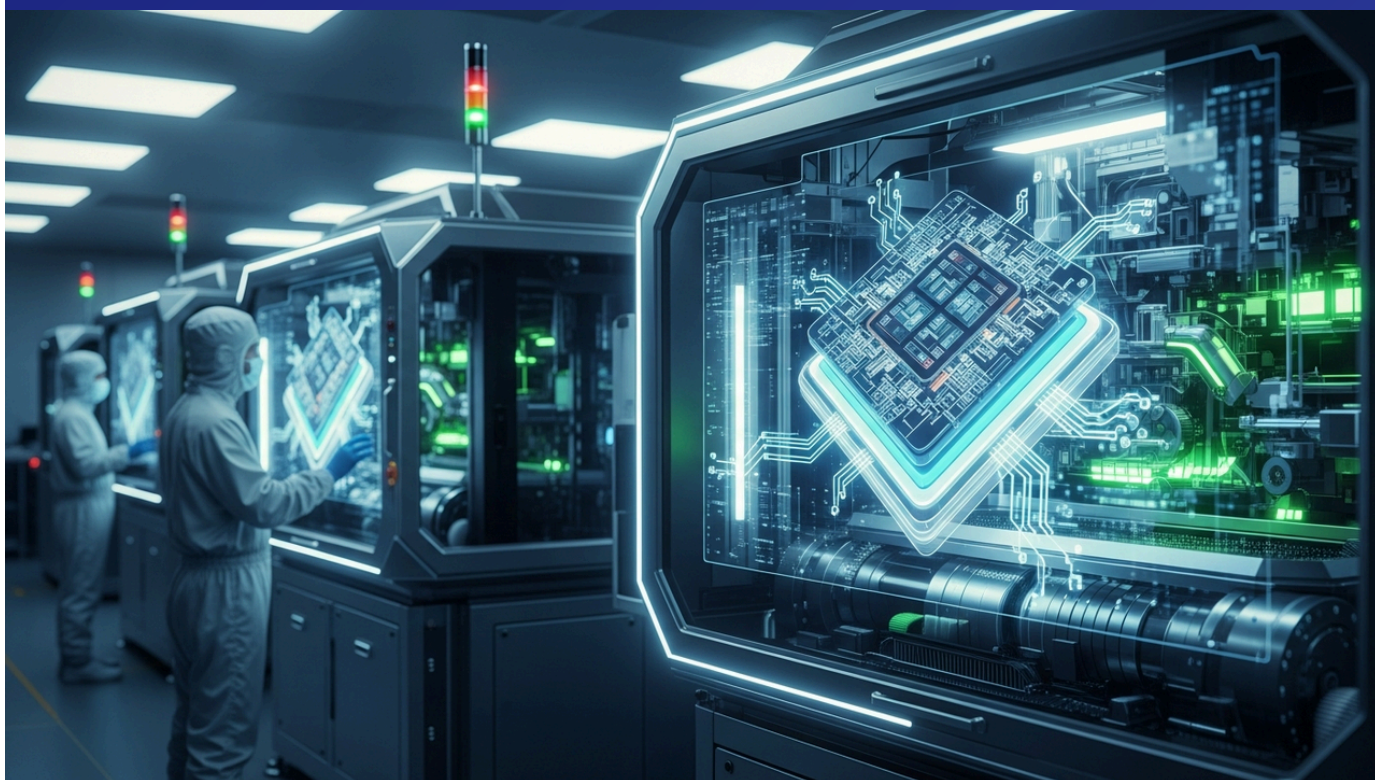
APECSパイロットラインの設立は、欧州の半導体産業における先端パッケージング技術の発展を大きく加速させるでしょう。これにより、欧州企業は、AI、5G/6G通信、自動車、産業用IoTといった戦略的セクター向けに、より革新的で信頼性の高いマイクロエレクトロニクスシステムを開発できるようになります。研究者やエンジニアにとっては、最先端の設備を用いた共同研究やプロトタイプ開発の機会が拡大します。投資家にとっては、EU Chips Actによる強力な政策支援と、Fraunhoferのような主要な研究機関が牽引する技術革新が、欧州の半導体エコシステムへの新たな投資機会を生み出すことを示唆しています。

元記事: <https://www.iaf.fraunhofer.de/en/researchers/electronic-circuits/high-frequency-electronics/apecs.html>

収集日: 2026年07月24日 | 自動記事収集・翻訳システム (Gemini API使用)

#29 Applied Materials、PLPでAIアクセラレーター向け新装置機会、KLAは複雑化するAIチップのプロセス制御で重要性増す

公開日 2026年07月18日 TIKR.com アメリカ



概要

Applied Materialsは、AIアクセラレーターがより多くのプロセッサとメモリを統合するにつれて、従来の円形ウェーハではなく長方形パネル上で大型チップパッケージを製造するパネルレベルパッケージング（PLP）において、新たな装置市場機会を創出しています。同時に、KLAのプロセス制御システムは、AIプロセッサの複雑化と製造コストの高騰が進む中、チップ製造中の欠陥を正確に特定し、歩留まりを維持するためにその重要性を著しく高めています。この動向は、先端パッケージングがAIチップ製造のボトルネックとなる中で、装置およびプロセス制御技術の価値が向上していることを示唆しています。

主要成果

AIアクセラレーターがますます多くのプロセッサとメモリを統合する方向へと進化する中、Applied Materialsは、従来の円形ウェーハに代わり、長方形パネル上で大型チップパッケージを構築するパネルレベルパッケージング（PLP）において、新たな装置市場機会を獲得しています。また、AIプロセッサの製造が複雑化し、コストが急騰するにつれて、KLAが提供する高精度なプロセス制御システムが、製造中の欠陥を効率的に特定し、高歩留まりを維持するための不可欠なツールとしてその価値を飛躍的に高めています。

技術・ビジネス詳細

- **パネルレベルパッケージング（PLP）の重要性:** PLPは、より大きなパネル上で複数のチップを同時にパッケージングすることで、生産効率とコスト効率を向上させる技術です。AIアクセラレーターは、複数のチップレット（CPU、GPU、HBMなど）を一つのパッケージに統合するヘテロジニアスインテグレーションが主流となっており、従来のウェーハレベルプロセスでは対応しきれない大型パッケージの需要が高まっています。Applied Materialsは、このPLPに対応する新たな製造装置を提供することで、市場のニーズに応えています。
- **KLAのプロセス制御の価値向上:** AIチップの微細化と多層化、チップレット化は、製造プロセスの複雑性を極限まで高めています。これにより、わずかな欠陥でも最終製品の歩留まりに甚大な影響を与え、製造コストを押し上げます。KLAのプロセス制御システムは、ウェーハおよびパッケージング段階での微細な欠陥を高速かつ高精度に検出することで、これらのリスクを管理し、製造プロ効率と信頼性を確保するために不可欠です。AIチップ製造におけるこれらのシステムの需要は、今後も継続的に増加すると見込まれます。
- **業界のトレンド:** 半導体製造のボトルネックがフロントエンド（微細加工）からバックエンド（パッケージング）へとシフトする中で、PLPのような革新的なパッケージング技術と、KLAのような高度なプロセス制御・検査技術の重要性が一段と高まっています。これは、AIチップの性能向上が、単一チップの進化だけでなく、システム全体の統合と製造品質にかかっていることを示しています。

背景・業界文脈

AIとHPCの急速な発展は、より多くのトランジスタを小型パッケージに詰め込み、同時に電力効率と信号伝送速度を向上させるという、半導体業界にとって大きな課題を突きつけています。この課題に対し、チップレット技術とヘテロジニアスインテグレーションが主要な解決策となっていますが、これらは従来の製造・検査手法では対応しきれない新たなパッケージング技術を必要とします。PLPは、これらの要件を満たすための重要な進化であり、従来の丸いウェーハではなく、より効率的な四角いパネルを使用することで、材料の無駄を減らし、生産量を最大化します。KLAの検査装置は、この複雑なプロセスにおいて、微細な欠陥も見逃さずに検出する「門番」としての役割を担い、高価なAIチップの不良品発生を最小限に抑えます。

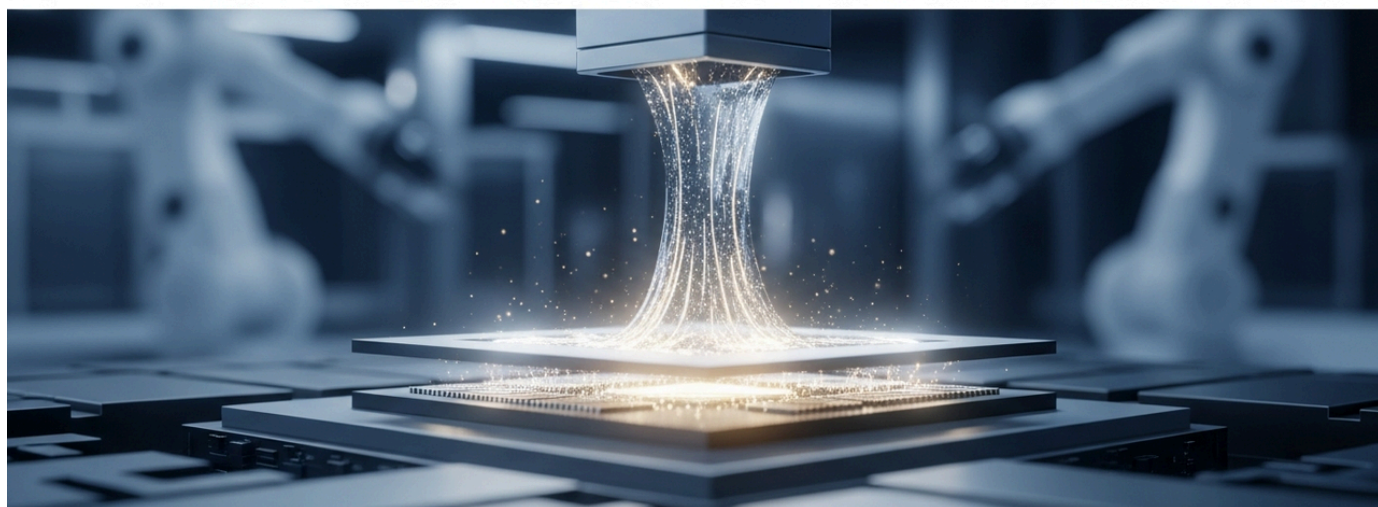
今後の展望

Applied MaterialsとKLAは、それぞれの専門分野でAIチップ製造の新たなフロンティアを切り開いています。PLP技術の普及は、パッケージング装置市場の構造を変化させ、Applied Materialsに長期的な成長機会をもたらすでしょう。また、KLAのプロセス制御技術は、AIチップの複雑化とコスト増大が進む限り、その不可欠な価値を維持・向上させると考えられます。研究者やエンジニアにとっては、PLPと高精度な検査技術の進展が、より革新的なAIチップ設計と量産化を可能にする基盤となるでしょう。投資家にとっては、先端パッケージングと品質管理という、AIスーパーサイクルの見えないが不可欠な部分を支える企業への投資妙味が高まると言えます。

元記事: <https://www.tikr.com/blog/applied-materials-fell-6-on-friday-heres-what-could-drive-the-stock-in-2026>

#30 NCF、AIチップ・HBM積層向け先端パッケージングの不可欠な材料へ進化、安定ボンディングと信頼性向上に貢献

公開日 2026年07月20日 LP Information Data グローバル



概要

AIサーバー、アクセラレートコンピューティングチップ、高帯域幅メモリ（HBM）、ヘテロジニアスインテグレーションパッケージングの急速な発展に伴い、NCF（非導電性フィルム）は補助的な接着材料から先端パッケージングの不可欠な主要材料へと進化しています。NCFの主要な機能は、チップと基板、チップとチップ、積層メモリ構造間の安定したボンディングを提供し、相互接続保護、応力緩衝、信頼性向上に貢献することです。この進化は、次世代半導体の性能と信頼性を支える上で極めて重要です。

主要成果

AIサーバー、アクセラレーテッドコンピューティングチップ、高帯域幅メモリ（HBM）、およびヘテロジニアスインテグレーションパッケージングといった先端半導体技術の急速な進化を背景に、NCF（非導電性フィルム）は、従来の補助的な接着材料という位置付けから、先端パッケージングにおける不可欠な主要材料へとその役割を大きく変化させています。NCFは、チップと基板、チップとチップ、そして積層メモリ構造間において、安定したボンディング、相互接続の保護、応力緩衝、および全体の信頼性向上という多岐にわたる重要な機能を提供し、次世代半導体性能の実現に貢献しています。

技術・研究詳細

- **NCFの進化と機能:** NCFは、熱圧着時にチップや基板間に均一な厚みで充填され、内部の電氣的相互接続を物理的に保護すると同時に、応力分散材として機能します。AIチップやHBMの積層化が進むにつれて、チップ間の微細なギャップを埋め、熱膨張係数の違いによる応力を緩和し、高い信頼性を長期にわたって維持する能力が求められています。最新のNCFは、接着強度、熱伝導性、低誘電率などの特性が高度に最適化されており、高周波信号の伝送品質を維持しながら、発熱を効率的に管理することが可能です。
- **先端パッケージングにおける役割:**
 - **HBMスタッキング:** 複数のDRAMダイを垂直に積層するHBMにおいて、NCFは各ダイ間の電氣的絶縁と機械的強度を確保するために不可欠です。特に、熱圧縮ボンディング（TCB）プロセスでは、NCFがチップの接続信頼性と熱特性を決定する重要な要素となります。
 - **チップレットとヘテロジニアスインテグレーション:** 異なる機能を持つチップレットを一つのパッケージに統合する際、NCFはチップレット間の接続保護と、異種材料間の界面における信頼性向上に寄与します。これにより、より複雑なAIプロセッサやSoC（System-on-Chip）の実現が可能となります。
- **市場への影響:** NCF技術の進化は、先端パッケージングの歩留まり向上、製造コスト削減、そして最終製品の性能と信頼性向上に直結します。これにより、AIチップの量産化と普及をさらに加速させることになります。

背景・業界文脈

ムーアの法則の物理的限界が近づく中、半導体業界は「微細化」だけでなく、「パッケージング」を通じて半導体の性能向上を図る方向へとシフトしています。AIの急速な発展は、このトレンドを加速させ、高密度・高帯域幅・低消費電力を実現するHBMやチップレット技術を不可欠なものとししました。これらの先端パッケージング技術は、従来のパッケージング材料では対応できない新たな課題（例えば、超微細ピッチ接続、熱管理、異なる材料間の応力など）を提起しており、NCFのような革新的な材料がその解決策として浮上しています。特に日本の材料メーカーはこの分野で高い技術力を誇っています。

今後の展望

NCFは、AIチップの性能を最大限に引き出し、その信頼性を保証する上で今後もその重要性を増していくでしょう。研究者やエンジニアにとっては、NCFの材料特性をさらに最適化し、より過酷な環境下での長期信頼性を確保するための研究開発が引き続き重要なテーマとなります。例えば、熱伝導性のさらなる向上や、接着剤としての柔軟性の確保が求められます。投資家にとっては、先端パッケージング材料、特にNCFの主要サプライヤーは、AIスーパーサイクルにおける隠れた受益者として、長期的な成長が期待される分野となります。次世代HBMやチップレット技術の普及とともに、NCF市場も大きく拡大していくと予測されます。

元記事: <https://www.lpinformationdata.com/news/2330/non-conductive-film-ncf>

収集日: 2026年07月24日 | 自動記事収集・翻訳システム (Gemini API使用)