

半導体後工程

Weekly Intelligence Report

2026-07-11 | 18件 | 6カ国

troy-technical.jp

今週のキーワード

AI半導体PKG

HBMとCoWoSが需要爆発、供給ボトルネック深刻化

18

件

記事数

6

カ国

対象国数

93

%増

CoWoS需要

20

%超

ABF供給ギャップ

今週的全18記事 — 5軸評価で読むべき記事を選ぶ

各列の見方 — 技術新規性：ブレイクスルー度合い 実用化距離：製品として使える近さ 市場インパクト：業界全体への影響規模
データ信頼性：定量データ・査読の有無 日本関連度：日本の企業・サプライチェーンとの直接的関連性

#	記事タイトル	種別	技術 新規性	実用化 距離	市場 インパクト	データ 信頼性	日本 関連度	一行サマリ
#01	Lam Research、AI先端PKG推進	企業戦略						Lam ResearchがAI向け先端PKGのボトルネック解消と電力効率向上を掲げ、パネルベース製造を推進。
#02	Nvidia Blackwell量産開始	新製品/市場危機						NvidiaのBlackwellがTSMC CoWoS-Lで量産開始も、HBM3Eと基板材料不足で供給ひっ迫が続く見込み。
#03	Amkor、AI向けPKG投資	企業戦略/設備投資						AmkorがAI向け先端PKGに25-30億ドル投資、アリゾナ新工場は2028年稼働で米サプライチェーン強化に貢献。
#04	韓国、HBM拠点に巨額投資	企業戦略/設備投資						SamsungとSKグループが忠清道に2525億ドルを投資し、HBM製造と先端PKG能力を大幅強化。
#05	AT&S、AI基板量産開始	新製品/企業戦略						AT&Sがマレーシア新工場でAI向けIC基板量産開始、AMD含む顧客コミットメント確保で売上高予測を大幅上方修正。
#06	TSMC、CoWoS能力拡張	企業戦略/技術ロードマップ						TSMCがCoWoSパッケージング能力を大幅拡張、2028年には14リテンクルサイズ生産開始でAIチップ性能向上を主導。
#07	HBM/ABF供給ボトルネック	市場危機/サプライチェーン						HBMとABFの供給不足がAIチップサプライチェーンの主要ボトルネックに。味の素は2027年にABF供給が必要に20%超不足と予測。
#08	レーザー/ガラス基板浮上	技術トレンド/市場危機						AIメモリ不足が先端PKG危機を誘発し、ガラス基板への移行加速。超高速レーザーが新たなボトルネックに浮上。
#09	AT&S、PCB事業強化	企業戦略/設備投資						AT&Sがオーストリア工場に1000万ユーロ投資しPCB事業を強化、電力・熱管理専門知識を拡大しノバージョンハブ化。
#10	Micron、広島HBM工場	企業戦略/設備投資						Micronが日本の広島工場に93億ドル投資しHBM生産強化、2028年稼働。シンガポールでもPKG能力拡大。
#11	KITECH、HBM高密度化	学術論文/新技術						韓国KITECHが商業用HBMの4倍の集積密度を達成する新規チップ統合プロセスを開発、AI半導体性能を大幅向上へ。
#12	HBMハイブリッドボンディング再検討	技術ロードマップ/市場動向						SamsungとSK hynixがHBM向けハイブリッドボンディングの本格採用時期を再検討、16層HBM4Eが最短導入候補に浮上。
#13	Intel、EMIB-T/XBM	新技術/企業戦略						IntelのEMIB-TがTSMC CoWoSの対抗馬として浮上、新メモリXBMアーキテクチャでAIメモリボトルネック緩和へ多角的にアプローチ。

#	記事タイトル	種別	技術 新規性	実用化 距離	市場 インパクト	データ 信頼性	日本 関連度	一行サマリ
# 14	CoWoS需要93%急増予測	市場概観/ 市場予測	●○○○ ○	●●●● ●	●●●● ●	●●●● ○	●●●● ○	モルガン・スタンレーがCoWoS需要の2027年までの93%急増を予測。Nvidiaが牽引し、AMD Venice CPUも採用へ。
# 15	中国HBM/HB特許追撃	技術ロードマップ/ 市場競争	●●●● ○	●●○○ ○	●●●● ●	●●●● ○	●●●● ●	中国メモリ産業がHBM3/3E開発で急速追撃。YMTCIはウェーハ・トゥ・ウェーハハイブリッドボンディング特許を先行取得し、グローバル競争激化。
# 16	Micron、HBM受注残2028年まで	市場危機/ サプライチェーン	●○○○ ○	●●●● ●	●●●● ●	●●●● ○	●●●● ○	MicronのHBM受注残が2028年まで埋まり、供給不足が深刻化。GlobalWafersと10年間の長期契約でシリコンウェーハを確保。
# 17	半導体、HLSIへ転換	技術トレンド/ 解説記事	●●●● ○	●●○○ ○	●●●● ●	●●●● ○	●●●● ○	AIがチップ設計を再形成し、半導体業界はHLSIへ転換。3D集積、ハイブリッドボンディング、TSMCのCPO技術が鍵。
# 18	SK hynix、EUVでHBM強化	企業戦略/ 設備投資	●●○○ ○	●●●● ○	●●●● ●	●●●● ○	●●●● ○	SK hynixが龍仁・清州工場にASML製EUV装置を大規模導入しHBM生産能力を大幅強化、米国にも先端PKG施設建設。

●●●●○ High ●●●○○○ Med-High ●●○○○○ Med ●○○○○○ Low | 背景黄色 = 注目記事

今週、判断に影響しうる3つの問い

①HBM/CoWoSの供給ボトルネックは、貴社のAI戦略を阻害していないか？

Nvidia Blackwell量産開始、Micron受注残2028年まで埋まるなど需要は爆発的。TSMC CoWoSは2027年まで供給不足、ABFは2027年に20%超不足と予測されており、サプライチェーンの脆弱性が顕在化している。

②次世代パッケージング技術（ガラス基板、ハイブリッドボンディング）への投資は十分か？

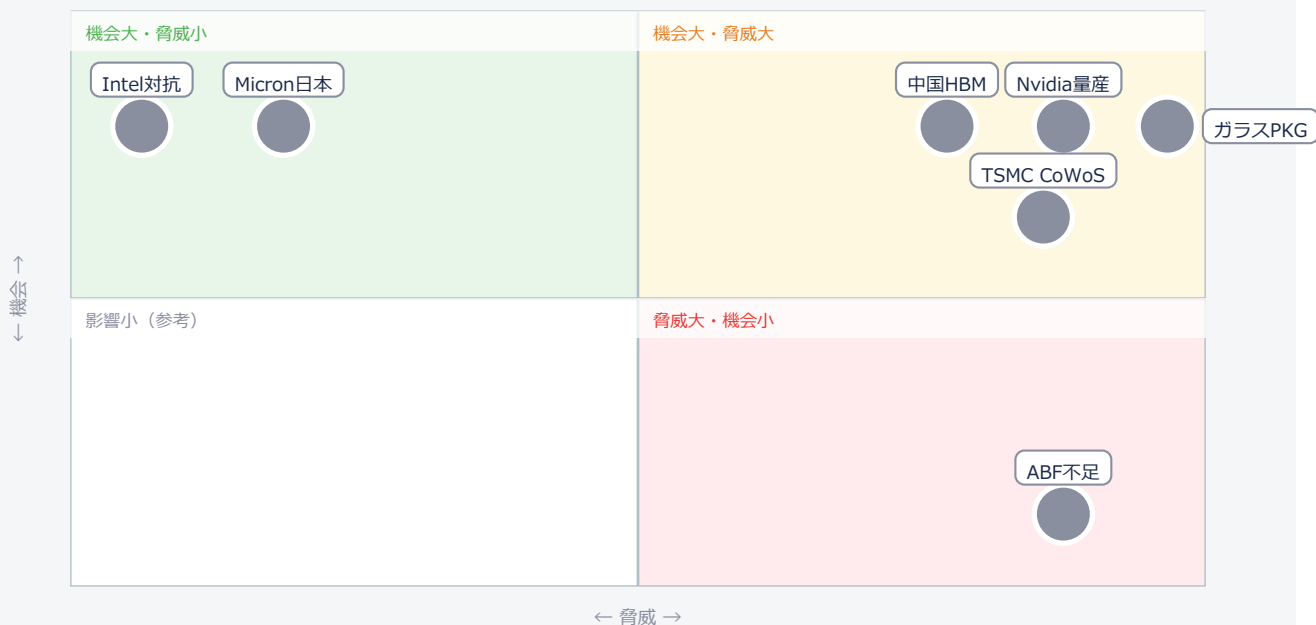
IntelはCoWoS対抗のEMIB-Tと新メモリXBMを推進、KITECHはHBMの4倍集積密度を達成。ガラス基板や超高速レーザーが新たなボトルネックに浮上しており、技術転換期への対応が急務。

③中国のHBM/先端PKG追撃に対し、日本企業は競争力を維持できるか？

中国CXMTはHBM3/3E開発を加速、YMTCはウェーハ・トゥ・ウェーハハイブリッドボンディング特許を先行取得。韓国勢も巨額投資で追隨しており、日本の材料・装置メーカーは技術優位性の維持と新たな協業が不可欠。

日本企業にとっての「機会 vs 脅威」

日本企業にとっての「機会 vs 脅威」マトリクス



項目	象限	↑ 機会	↓ 脅威
● Nvidia量産	注意	AIチップ需要増で材料・装置供給	HBM/基板不足で供給制約
● ABF不足	脅威大	代替材料・装置開発	AIチップ生産の深刻な制約
● Intel対抗	機会大	新PKG/メモリ技術の協業機会	CoWoS寡占崩壊の可能性
● 中国HBM	注意	中国市場への材料・装置供給	技術キャッチアップと価格競争
● Micron日本	機会大	日本国内でのHBMサプライチェーン強化	—
● ガラスPKG	注意	新材料・装置市場の創出	技術開発の遅れ、新たなボトルネック
● TSMC CoWoS	注意	装置・材料需要の継続的拡大	供給不足継続、競争激化

深掘り ① — HBM集積密度4倍化のブレークスルー

#11 | 2026/07/07 | EurekaAlert! | 技術新規性●●●●● 実用化距離●○○○○ 市場インパクト●●●●●
データ信頼性●●●●● 日本関連度●●●●○

韓国生産技術研究院（KITECH）が、商業用HBMの約4倍の集積密度を達成する新規チップ統合プロセスを開発しました。この技術は、チップの同時転写と高効率な金属相互接続形成を組み合わせることで、限られた空間内により多くのチップを搭載可能にします。

従来のHBMが8～12層のDRAMダイ積層に対し、本技術はさらなる多層化や小型チップ集積を可能にし、AIアクセラレーターのメモリ帯域幅とデータ転送遅延を劇的に改善します。製造歩留まりとスケラビリティも考慮されており、将来的な量産化に期待が持たれます。

▶ 技術者の視点

KITECHの発表は、HBMの性能向上における物理的限界を押し広げる画期的な成果です。特に「4倍の集積密度」という数値は、AIチップの小型化と高性能化に直結し、データセンターの電力効率向上やエッジAIデバイスへの応用を加速させる可能性を秘めています。しかし、基礎研究段階であり、量産化にはコスト、歩留まり、信頼性といった未解決課題が山積しています。日本企業にとっては、この技術が実用化された際の【脅威】は大きいものの、高密度PKGに対応する材料（低誘電率・低損失材料）や、高精度なボンディング装置、検査装置の開発における【機会】も存在します。KITECHとの共同研究や、関連技術の動向を早期にキャッチアップし、自社技術への応用可能性を検討すべきです。

深掘り ② — Nvidia Blackwell量産開始とサプライチェーンの課題

#02 | 2026/07/02 | MetalSemi Asia | 技術新規性●●●○○ 実用化距離●●●●● 市場インパクト●●●●●
データ信頼性●●●○○ 日本関連度●●●●○

Nvidiaの次世代AIアクセラレーター「Blackwell」がTSMCの4NPプロセスと先端CoWoS-Lパッケージング技術を活用し、量産を本格的に開始しました。これによりAIコンピューティング性能は飛躍的に向上すると期待されます。

しかし、クラウドサービスプロバイダーからの需要は第4四半期まで供給を上回ると予測されており、HBM3Eメモリと複雑な基板材料の不足が初期出荷の制約となる可能性が指摘されています。TSMCはCoWoS容量を優先していますが、サプライチェーン全体のボトルネックは深刻です。

▶ 技術者の視点

Nvidia Blackwellの量産開始は、AI市場の成長を牽引する重要なマイルストーンです。CoWoS-L技術はHBMとの統合により高性能を実現しますが、HBM3Eメモリや高性能基板材料の供給不足は、AIチップの供給を阻む深刻なボトルネックとして顕在化しています。この状況は、日本の材料メーカーや装置メーカーにとって【機会】であり、HBMや高性能基板（ABFなど）の増産、代替材料の開発、および関連装置の供給能力強化が急務です。特に、HBMの歩留まり向上に貢献する検査装置や、パッケージング材料の品質安定化技術は競争優位性となります。一方で、供給不足が続けば、日本のAI関連産業の成長を【脅威】として阻害する可能性もあります。調達部門はサプライヤーとの連携を強化し、R&D部門はボトルネック解消に資する技術開発を加速すべきです。

深掘り ③ — IntelのCoWoS対抗戦略と新メモリXBM

#13 | 2026/07/07 | Tom's Hardware | 技術新規性●●●●○ 実用化距離●●●○○ 市場インパクト●●●●●
データ信頼性●●●○○ 日本関連度●●●●○

Intelの2.5Dパッケージング技術EMIB-Tが、TSMCのCoWoSへの信頼できる代替技術として浮上しています。36/35 μmのバンプピッチでの検証が4.5倍レティクルサイズのシリコンパッケージに拡大され、2026年末までの認定を目指しています。

さらにIntelは、HBMのコストの高いシリコンインターポザーを不要にする、UCIeリンクと内蔵修理機能を備えた新しいメモリXBMアーキテクチャの特許も公開しました。これは、AIのメモリボトルネック緩和への多角的なアプローチを示しています。

▶ 技術者の視点

IntelのEMIB-Tは、CoWoSの寡占状態に風穴を開ける可能性を秘めており、日本の材料・装置メーカーにとっては新たな【機会】となり得ます。特に、EMIB-TはCoWoSよりも製造プロセスが簡素化される可能性があり、対応する材料や装置の需要が生まれるでしょう。また、新メモリXBMアーキテクチャは、HBMのシリコンインターポザーを不要にするという点で、HBMのコスト構造を根本的に変える可能性があり、DRAMメーカーやパッケージング材料メーカーにとっては【脅威】にもなり得ます。XBMの内蔵修理機能は歩留まり向上に貢献する画期的な技術です。日本企業は、EMIB-TやXBMの技術詳細を早期に把握し、自社製品がこれらの新しいエコシステムに適合するか、あるいは新たなビジネスチャンスを創出できるかを評価する必要があります。Intel Foundryとの連携も視野に入れるべきです。

その他の注目記事

中国HBM/HB特許追撃 (BloomingBit.io)

技術新規性●●●●○ 実用化距離●●●○○ 市場インパクト●●●●●

中国CXMTがHBM3/3E開発を加速し、YMTCはウェーハ・トゥ・ウェーハハイブリッドボンディング特許を先行取得。日本の材料・装置メーカーは中国市場の動向と技術キャッチアップに警戒が必要。

Micron、HBM受注残2028年まで (Investing.com)

技術新規性●○○○○ 実用化距離●●●●● 市場インパクト●●●●●

MicronのHBM受注残が2028年まで埋まり、GlobalWafersと10年契約でウェーハ確保。HBM供給不足の深刻さと長期化を示唆し、日本の材料・装置メーカーには増産圧力が継続。

Micron、広島HBM工場 (TechsCurrent)

技術新規性●●○○○ 実用化距離●●●○○ 市場インパクト●●●●●

Micronが日本の広島工場に93億ドル投資しHBM生産強化。日本の経済産業省支援もあり、国内サプライチェーン強化とHBM供給安定化に貢献するが、競争激化も予想される。

TSMC、CoWoS能力拡張 (Biya Global Limited)

技術新規性●●●○○ 実用化距離●●●○○ 市場インパクト●●●●●

TSMCがCoWoS能力を大幅拡張し、2028年には14リテンクルサイズ生産開始。AIチップのデファクトスタンダードの進化は、日本の装置・材料メーカーにとって継続的なビジネス機会。

半導体、HLSIへ転換 (Next Move Strategy Consulting)

技術新規性●●●●○ 実用化距離●●○○○ 市場インパクト●●●●●

AIがチップ設計をHLSIへ転換させ、3D集積やハイブリッドボンディング、TSMCのCPO技術が鍵。半導体設計の根本的変化は、日本の材料・装置メーカーに新たな技術開発と協業の機会をもたらす。

今週のアクション提案

記事評価マトリクスと機会/脅威分析を踏まえたアクション提案です。

■ 即時（今週中）

- 【調達】HBMおよびABFのサプライヤーとの緊急会議を設定し、2027年までの供給見通しと代替策について協議を開始。
- 【R&D;】ガラス基板加工用超高速レーザー技術の最新動向を調査し、自社技術との連携可能性を検討。

■ 短期（1ヶ月）

- 【経営企画】AI半導体パッケージング市場の最新予測（CoWoS需要急増、中国のHBM追撃など）に基づき、中長期的な事業戦略への影響を分析し、リスクと機会を特定。
- 【半導体PKG】IntelのEMIB-TやXBM、KITECHの超高密度統合プロセスなど、CoWoS以外の先端パッケージング技術の動向を詳細に調査し、自社技術ロードマップへの影響を評価。
- 【R&D;】ハイブリッドボンディング技術の最新動向（Samsung/SK hynixの導入時期再検討など）を注視し、自社材料・装置開発への影響を評価。

■ 中長期（四半期～）

- 【R&D;】HLSI（ヘテロジニアス大規模集積）やCPO（コ・パッケージド・オプティクス）といった半導体設計の根本的な転換に対応するため、光電融合材料や3D集積技術に関する基礎研究・応用研究への投資計画を策定。
- 【事業開発】Micronの広島工場への巨額投資や韓国勢のHBM拠点強化など、日本およびアジアにおけるHBMサプライチェーン再編の動きを捉え、新たな協業パートナーや市場機会を探索。
- 【調達】ABF代替材料や、HBM製造に必要な特殊材料のサプライヤー多様化に向けた戦略を立案し、長期的な安定供給体制を構築。

半導体後工程 採用記事全文集

出力日: 2026-07-11

採用記事数: 18 件

収録記事一覧

- #01 Lam Research、AI向け半導体先端パッケージングをボトルネック解消と電力効率向上で推進
- #02 Nvidia、次世代AIアクセラレーターBlackwellのTSMC製CoWoS-L量産を開始、第4四半期まで供給ひっ迫見込み
- #03 Amkor Technology、AI需要に対応し先端パッケージング・テスト施設に25億〜30億ドルを投資、アリゾナ新工場は2028年稼働へ
- #04 韓国サムスンとSKグループ、忠清道にHBMパッケージング拠点など2525億ドルを投資、AI半導体サプライチェーンを強化
- #05 AT&S、AI基板の主要顧客コミットメントを確保し、マレーシア・クリム新工場で量産開始、2026/27年度売上高成長率45-55%増を見込む
- #06 TSMC、AI需要に対応しCoWoS先端パッケージング能力を大幅拡張、2028年までに14リテンクルサイズのパッケージを生産開始へ
- #07 HBMとABFの供給不足がAIチップサプライチェーンの主要ボトルネックに、味の素は2027年に20%超のABF供給ギャップを予測
- #08 AIメモリ不足が先端パッケージング危機を誘発、超高速レーザーとガラス基板が新たなボトルネックに浮上
- #09 AT&S、オーストリアのフェーリング工場に1000万ユーロを投資しPCB事業を強化、イノベーションハブへ
- #10 Micron、HBM生産強化のため広島工場に93億ドルを投じ2028年稼働へ、シンガポールでもパッケージング能力を拡大
- #11 韓国生産技術研究院、商業用HBMの4倍の集積密度を達成する新規チップ統合プロセスを開発
- #12 SamsungとSK hynix、HBM向けハイブリッドボンディングの本格採用時期を再検討か、16層HBM4Eが最短の導入候補に
- #13 Intel、EMIB-TでTSMC CoWoSへの対抗馬として浮上、新メモリXBMアーキテクチャでAIメモリボトルネックを緩和へ
- #14 モルガン・スタンレー、CoWoS需要が2027年までに93%急増し、AMD Venice CPUも採用と予測
- #15 中国メモリ産業がHBM3/3E開発で急速追撃、YMTCはウェーハ・トゥ・ウェーハハイブリッドボンディング特許を先行取得
- #16 MicronのHBM受注残、2028年まで完全に埋まる見通し、GlobalWafersと10年間のオフテイク契約でシリコンウェーハを確保
- #17 AIがチップ設計を再形成する中、半導体業界はヘテロジニアス大規模集積（HLSI）へ転換

#18 SK hynix、龍仁半導体クラスターと清州工場にASML製EUV装置を投入、HBM生産能力を大幅強化へ

#01 Lam Research、AI向け半導体先端パッケージングをボトルネック解消と電力効率向上で推進

公開日 2026年07月09日 Lam Research アメリカ



概要

Lam Researchは、AI需要の急増が従来の半導体スケーリングの限界を超え、先端パッケージングがイノベーションの最前線にあると強調しています。チップレットを単一システムとして機能させることで、ボトルネックを削減し、メモリ帯域幅を増加させ、電力効率を向上させ、AI性能を大幅に高めることを目指します。業界はより複雑なAIアーキテクチャをサポートするため、ウェハーベースからパネルベースのパッケージングへの移行を進めており、Lam ResearchのSalzburg Panel Center of Excellenceがその大規模製造を牽引します。

詳細

主要成果

Lam Researchは、人工知能（AI）の爆発的な需要に対応するため、先端パッケージング技術が半導体スケーリングの新たなフロンティアであると発表しました。特に、チップレット技術とパネルベースのパッケージングへの移行が、AI性能を飛躍的に向上させる鍵となると強調しています。

技術・臨床詳細

同社企業戦略および先端パッケージング担当シニアバイスプレジデントであるAudrey Charles氏によると、AIの成長は従来の半導体プロセス微細化の速度を上回っており、このギャップを埋めるために先端パッケージングが不可欠です。チップレット技術は、複数の独立したダイ（チップレット）を単一のパッケージ内に統合し、あたかも単一のシステムであるかのように機能させます。これにより、データ伝送のボトルネックが大幅に削減され、高帯域幅メモリ（HBM）との連携によるメモリ帯域幅の劇的な増加、そして全体的な電力効率の改善が実現します。これらの特性は、AIワークロードに求められる膨大なデータ処理能力と低消費電力に直接貢献します。

さらに、業界は製造効率とコスト削減のため、従来のウェハーベースのパッケージングから、より大型のパネルベースのパッケージングへと移行しています。Lam Researchは、この変革を支援するためにSalzburg Panel Center of Excellenceを設立し、パネルレベルでの大規模な先端パッケージング製造能力を確立しています。パネルベースのプロセスは、一度に処理できるチップの数を大幅に増やし、特にファンアウト型パッケージングにおいて、ウェハーベースに比べて生産コストを削減できる可能性を秘めています。

背景・業界文脈

半導体業界は、ムーアの法則の限界に直面しており、トランジスタ密度のスケーリングだけではAIアプリケーションの性能要求を満たしきれなくなっています。このため、チップ間の接続性、メモリ帯域幅、電力供給といった要素を改善する先端パッケージングが、次世代の性能向上を実現する主要な手段として注目されています。特にAIプロセッサは、GPUとHBMの統合が不可欠であり、これらを効率的かつ高密度にパッケージングする技術が求められます。

今後の展望

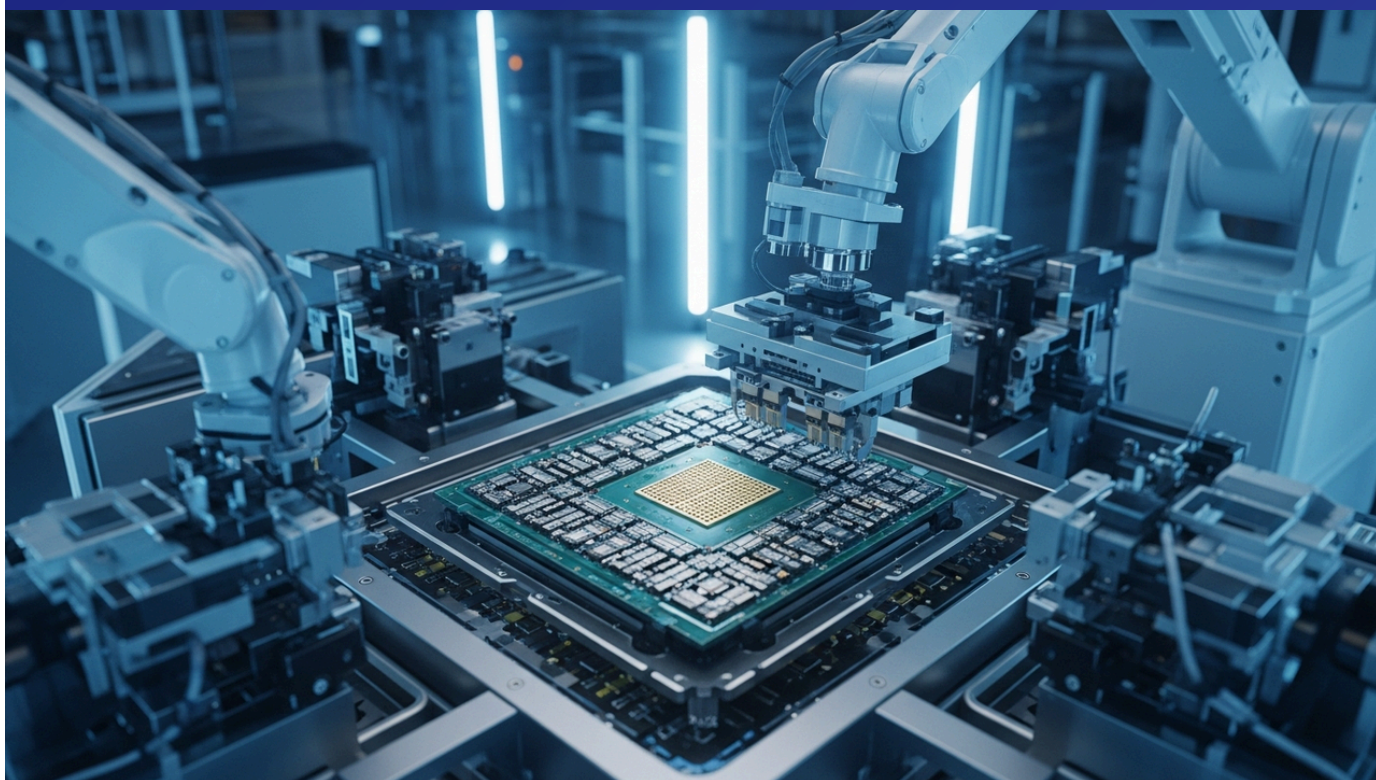
Lam Researchは、パネルベースのパッケージング技術が、AIおよび高性能コンピューティング（HPC）市場における将来の成長を支える基盤となると見えています。同社の技術は、より複雑なAIアーキテクチャに対応するためのスケーラビリティと効率を提供し、半導体業界全体のイノベーションを加速させることが期待されます。この戦略的なシフトは、材料サプライヤーや装置メーカーを含む広範なサプライチェーンに影響を与え、新たなビジネスチャンスを生み出すでしょう。

元記事: <https://newsroom.lamresearch.com/advanced-packaging-for-ai-semiconductor-scaling>

収集日: 2026年07月10日 | 自動記事収集・翻訳システム (Gemini API使用)

#02 Nvidia、次世代AIアクセラレーターBlackwellのTSMC製CoWoS-L量産を開始、第4四半期まで供給ひっ迫見込み

公開日 2026年07月02日 MetalSemi Asia 台湾



概要

Nvidiaは、次世代AIアクセラレーター「Blackwell」のTSMCにおける量産を本格的に開始しました。このチップはTSMCの4NPプロセスと先端CoWoS-Lパッケージング技術を活用しています。クラウドサービスプロバイダーからの需要は第4四半期まで供給を上回ると予測されており、NvidiaのAIトレーニング市場における強力な地位を裏付けています。TSMCはNvidia向けにCoWoS容量を優先していますが、HBM3Eメモリと複雑な基板材料の不足が初期出荷の制約となる可能性が指摘されています。

主要成果

Nvidiaは、AIアクセラレーター市場をリードする「Blackwell」チップの量産をTSMCで本格的に開始しました。この戦略的な動きは、AIインフラの需要急増に対応するためのものであり、Nvidiaの市場における優位性をさらに強固にするものです。BlackwellはTSMCの最先端4NPプロセス技術と革新的なCoWoS-Lパッケージングを採用しており、AIコンピューティングの性能を飛躍的に向上させると期待されています。

技術・臨床詳細

Blackwell AIアクセラレーターは、TSMCの4NPプロセスノードで製造され、特にAIワークロード向けに最適化された高性能を実現します。このチップは、複数のダイを統合するためにCoWoS-L（Chip-on-Wafer-on-Substrate with Localized backside power delivery network）という高度なパッケージング技術を使用しています。CoWoS-Lは、従来のパッケージング手法と比較して、より高い帯域幅、低消費電力、そして優れた熱管理能力を提供し、複雑なAIモデルのトレーニングと推論に必要な膨大なデータ処理能力を可能にします。この技術は、複数のHBM3Eメモリスタックと大規模なGPUダイを密接に統合し、インターポザーを介して接続することで、超高速データ転送を実現します。しかし、AIチップ需要の爆発的な増加により、HBM3Eメモリや高性能基板材料の供給不足が顕在化しており、これが初期出荷量のボトルネックとなる可能性が指摘されています。

背景・業界文脈

AIデータセンターの急速な拡張は、高性能半導体の需要を未曾有のレベルに押し上げており、特にHBMと先端パッケージングがサプライチェーンの主要なボトルネックとなっています。Nvidiaは、OpenAI、Google、Microsoftなどの主要クラウドサービスプロバイダーからの強力な需要に支えられ、AIトレーニング市場で圧倒的なシェアを維持しています。TSMCは、CoWoSパッケージング技術のリーディングプロバイダーとして、この急増する需要に対応するため積極的に生産能力を拡大していますが、サプライチェーン全体での材料不足や装置の制約が課題となっています。Blackwellの量産開始は、AI技術の進化とそれに伴うハードウェアインフラの需要が、半導体業界の投資と革新を加速させている明確な証拠と言えるでしょう。

今後の展望

Blackwellチップの量産は、AIコンピューティングの新時代を切り開くものとなりますが、同時にサプライチェーンの脆弱性も浮き彫りにしています。Nvidiaは第4四半期まで供給が需要を下回ると予測しており、これはAIアクセラレーター市場におけるNvidia製品の需要の高さを示す一方で、サプライヤー各社にとっての増産圧力でもあります。HBMメーカー（SK hynix、Samsung、Micron）や、高性能基板メーカーは、この需要に応えるための大規模な設備投資を計画しており、今後数年間でこれらの分野における競争と革新がさらに加速すると見られます。また、米国内での半導体生産能力強化の動きも活発化しており、将来的に地域的なサプライチェーンの分散が進む可能性があります。

元記事: <https://www.setin.asia/nvidia-blackwell-production-ramp-tsmc>

収集日: 2026年07月10日 | 自動記事収集・翻訳システム (Gemini API使用)

#03 Amkor Technology、AI需要に対応し先端パッケージング・テスト施設に25億～30億ドルを投資、アリゾナ新工場は2028年稼働へ

公開日 2026年07月08日 Hudson Labs アメリカ



概要

Amkor Technologyは、AIおよびデータセンターコンピューティング向けの先端パッケージング需要の加速を受け、2026会計年度に25億ドルから30億ドルの大規模な設備投資を計画しています。この投資は、主にアリゾナ州ピオリアと韓国の新規先端パッケージングおよびテスト施設の建設に充てられます。特にアリゾナ州の新施設は2027年に第1フェーズが完成し、2028年には生産を開始する予定で、米国における半導体サプライチェーン強化に貢献します。

主要成果

Amkor Technologyは、AIおよび高性能コンピューティング市場の急速な成長に対応するため、2026会計年度に過去最大規模となる25億ドルから30億ドルの設備投資を実施すると発表しました。この戦略的投資の大部分は、米国アリゾナ州ピオリアと韓国に建設される最先端のパッケージングおよびテスト施設に投入され、同社の先端パッケージング能力を大幅に強化します。アリゾナ新工場は2027年に最初の建設フェーズが完了し、2028年には量産を開始する見込みで、米国政府の国内半導体製造拠点強化政策と連携しています。

技術・臨床詳細

Amkorの設備投資は、特にAIアクセラレーターに不可欠な2.5D/3Dパッケージング、High-Bandwidth Memory (HBM)統合、チップレット技術、および先進的なテストソリューションに重点を置いています。アリゾナ州の新しいパッケージングキャンパスは、最先端のチップレット統合技術やCoWoS (Chip-on-Wafer-on-Substrate) 類似の技術に対応するための設備が導入されると予想されます。この施設は、複雑なAIチップの組み立てとテストを可能にし、高効率な熱管理や電力供給ソリューションも含むでしょう。韓国の施設では、既存の能力を拡張し、次世代メモリおよびロジック半導体向けの先端パッケージング需要に対応します。この大規模な投資により、Amkorは、AI時代に求められる性能、消費電力、信頼性を兼ね備えたパッケージングソリューションを提供できるようになります。

背景・業界文脈

AIの爆発的な成長は、GPUや特定用途向けIC (ASIC) などのAIチップの需要を劇的に高めており、これらのチップの性能は、微細化だけでなく、高度なパッケージング技術によって大きく左右されます。従来、パッケージング工程の多くはアジアに集中していましたが、地政学的リスクとサプライチェーンのレジリエンス（回復力）への懸念から、米国政府は国内での半導体製造・パッケージング能力の強化を推進しています。Amkorのアリゾナ新工場は、TSMCのアリゾナ工場と連携し、米国内で半導体のフロントエンド（製造）からバックエンド（パッケージング・テスト）までを一貫して行う体制構築の一翼を担います。2026年6月にはTSMCとの10年間の戦略的提携も発表されており、米国における半導体サプライチェーンの完全なエコシステム構築に向けた動きが加速しています。

今後の展望

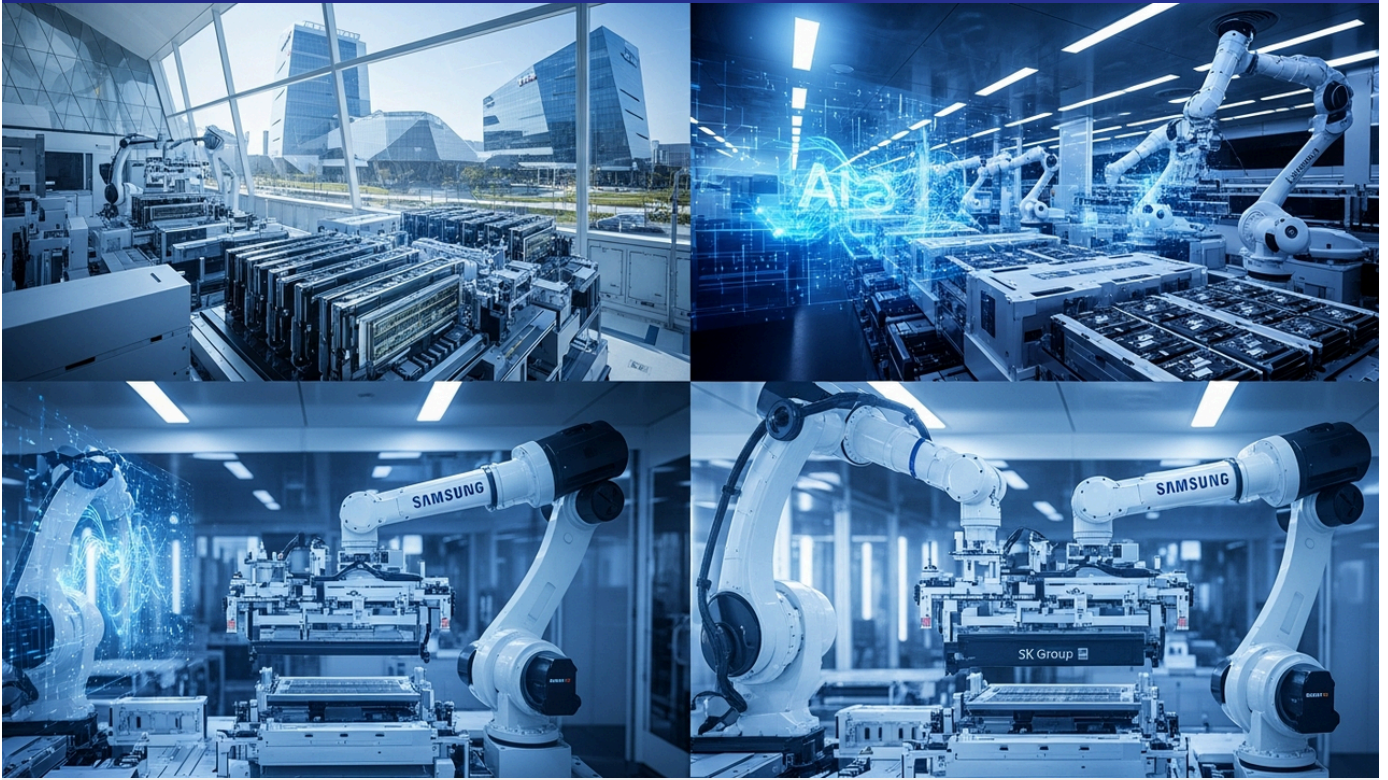
Amkorの戦略的な投資は、AI駆動型半導体市場における同社の成長を加速させる強力な触媒となるでしょう。2028年のアリゾナ新工場稼働開始により、Amkorは米国国内での先端パッケージングサービスを提供できるようになり、主要な顧客であるNvidia、AMD、Intelなどからの需要に応えることが可能になります。これにより、米国の半導体サプライチェーンはより強固になり、先端パッケージングにおける地域的な分散化が進むと予想されます。この投資は、OSAT（Outsourced Semiconductor Assembly and Test）プロバイダーとしてのAmkorの競争力を高めるだけでなく、AI時代における半導体エコシステム全体の安定供給に貢献する重要なステップとなります。

元記事: <https://vertexaisearch.cloud.google.com/grounding-api-redirect/AUZIYQEp8JbWuYtiEInnag8tNzUjRavy1UeM2IFNOICI863RJ1bpk-peEE4goQLu2PJnX2IYsTpDIBhOMeIHyzL34yKHpwgJCGeCpRhC7tkDSm-gZb6k7ZHEWA81sx-yzkzs4LI1OwXH9G4MQA0Vn5UY3skpgFcZkvA==>

収集日: 2026年07月10日 | 自動記事収集・翻訳システム (Gemini API使用)

#04 韓国サムスンとSKグループ、忠清道にHBMパッケージング拠点など2525億ドルを投資、AI半導体サプライチェーンを強化

公開日 2026年07月02日 The Korea Herald 韓国



概要

Samsung Electronics、SK hynix、Celltrionなどの韓国主要企業が、忠清道に合計392兆ウォン（約2525億ドル）を投資し、半導体、ディスプレイ、バッテリー、バイオ医薬品分野での拠点強化を図ると発表しました。特に、Samsung ElectronicsはHBM製造と先端パッケージングに56兆ウォン、SK hynixはNANDフラッシュおよび先端パッケージング施設に100兆ウォンを割り当て、AI半導体サプライチェーンの中核を担う忠清道をグローバルハブへと育成する計画です。この大規模投資は、HBM需要の急増とAI競争の激化に対応するものです。

主要成果

Samsung Electronics、SK hynix、Celltrionなどの韓国主要企業は、忠清道における半導体、ディスプレイ、バッテリー、バイオ医薬品プロジェクトに合計392兆ウォン（約2525億ドル）もの巨額投資を行うと発表しました。この戦略的な動きは、AI半導体サプライチェーンの中心地としての忠清道の地位を確立し、HBM（高帯域幅メモリ）パッケージング能力を大幅に強化することを目的としています。特に、Samsung ElectronicsはHBM製造および先端パッケージングに56兆ウォンを、SK hynixはNANDフラッシュと先端パッケージング施設に100兆ウォンをそれぞれ割り当てます。

技術・臨床詳細

Samsung Electronicsは、温陽と天安にHBMチップの製造およびパッケージング施設を新設するため、56兆ウォンを投資します。この投資は、AIチップに不可欠なHBMの生産能力と技術力を飛躍的に向上させることを目指しています。HBMは、従来のDRAMと比較してデータ転送速度と電力効率が格段に優れており、AIアクセラレーターの性能を最大化する上で欠かせないコンポーネントです。一方、SK hynixは、既存のNANDフラッシュ生産拠点（M17）の拡張に加え、先端パッケージングに特化した新しいHBM工場（P&T7）の建設に100兆ウォンを投じます。これにより、同社は次世代HBMであるHBM4およびHBM4Eの量産体制を確立し、チップレットや3Dスタッキング技術を用いた高度なパッケージングソリューションを提供できるようになります。これらの施設では、EUVリソグラフィなどの最先端プロセスやハイブリッドボンディング技術の導入も検討されており、半導体製造のフロンティアをさらに押し広げることになります。

背景・業界文脈

AIの爆発的な成長は、高性能AIチップに対する需要を劇的に高めており、HBMはその主要なボトルネックの一つとなっています。韓国は長らくメモリ半導体分野で世界をリードしてきましたが、AI時代の到来とともに、HBMの生産能力と先端パッケージング技術が新たな競争の主戦場となっています。今回の忠清道への大規模投資は、このグローバルなAI半導体競争において、韓国が主導的な地位を維持しようとする国家戦略の一環と見ることができます。また、米国が国内での半導体製造を強化する中で、アジア、特に韓国の主要企業による大規模投資は、グローバルサプライチェーンの多様化と地域的競争の激化を示唆しています。Celltrionのようなバイオ医薬品企業の投資も含まれることから、忠清道全体を多角的な先端産業ハブとして発展させる狙いがあることがうかがえます。

今後の展望

この歴史的な投資は、忠清道をAI半導体および関連技術のグローバルハブとして確立し、韓国の経済成長と技術革新を牽引する可能性があります。SamsungとSK hynixによるHBMおよび先端パッケージング能力の大幅な強化は、グローバルなAIチップサプライチェーンにおける韓国の存在感を高めるでしょう。今後、HBM市場では供給能力の拡大と技術革新が加速し、価格競争も激化する可能性があります。同時に、米国、日本、台湾などの国々でも半導体産業への大規模投資が続いており、世界の半導体地図は新たな再編期を迎えています。忠清道の投資は、単なる生産能力の増強に留まらず、次世代半導体技術の研究開発、人材育成、そして関連産業エコシステムの形成にも波及効果をもたらすと期待されています。

元記事: <https://www.koreaherald.com/article/10795719>

#05 AT&S、AI基板の主要顧客コミットメントを確保し、マレーシア・クリム新工場で量産開始、2026/27年度売上高成長率45-55%増を見込む

公開日 2026年07月09日 boerse-social.com オーストリア

 05_AT&S、AI基板の主要顧客コミットメントを確保し、マレーシア・クリム新工場で量産開始、202627

概要

オーストリアのハイエンドIC基板メーカーであるAT&Sは、マレーシアのクリムにある新工場で高性能AI基板の量産を開始し、AMDを含む主要テクノロジー企業からの長期的な顧客コミットメントを確保しました。同社は、マレーシアと中国での基板生産能力拡大に最大20億ユーロを投資しており、これらの合意に基づき、2026/27会計年度の売上高成長率予測を45～55%増に上方修正しました。この動きは、AIおよび高性能コンピューティング市場の急速な需要増に対応するものです。

詳細

主要成果

AT&Sは、マレーシアのクリムに建設した最先端新工場で、AIおよび高性能コンピューティング（HPC）向けハイエンドIC基板の量産を本格的に開始しました。この重要なマイルストーンは、AMDを含む複数の大手テクノロジー企業からの強固な長期顧客コミットメントによって裏付けられています。同社は、マレーシアと中国における基板生産能力の拡大に最大20億ユーロ（約21億ドル）を投資しており、これらの戦略的合意に基づき、2026/27会計年度の通貨調整後売上高成長率予測を45～55%増へと大幅に上方修正しました。これは、AI市場の爆発的な成長が同社の事業に直接的な好影響を与えていることを示しています。

技術・臨床詳細

AT&Sがクリム工場で生産するIC基板は、AIアクセラレーターやHPCチップの性能を最大限に引き出すために不可欠な、極めて高い技術要件を満たしています。これらの基板は、複雑な多層構造と微細な配線パターンを特徴とし、チップレット技術や2.5D/3Dパッケージングをサポートするために設計されています。特に、高密度な配線層は、CPU、GPU、HBM（高帯域幅メモリ）間的高速データ通信を可能にし、AIワークロードに不可欠な膨大なデータ処理能力を実現します。同社の投資は、最先端の製造装置やクリーンルーム技術の導入を含み、高歩留まりでの量産体制を確立することで、AI市場が求める供給安定性と品質基準に応えます。欧州における研究開発拠点とアジアの生産拠点の連携により、革新的な材料とプロセス技術を基板製造に適用しています。

背景・業界文脈

AI革命は、半導体業界に前例のない需要とイノベーションの波をもたらしており、IC基板はその性能を左右する重要なコンポーネントとなっています。AIチップの設計がチップレットベースのヘテロジニアス統合へと移行するにつれて、高性能な基板は、複数のダイを効率的に接続し、熱を管理し、電力を供給するための「インフラ」としての役割を強化しています。TSMCのCoWoSのような先端パッケージング技術においても、その最終的な性能は基板の品質に大きく依存します。AT&Sのマレーシア工場への投資は、アジアが世界の半導体サプライチェーンの主要な生産拠点であり続ける中で、先端材料とパッケージング技術への需要が急速に高まっていることを明確に示しています。同社の顧客コミットメントは、AI市場における供給ボトルネックの深刻さと、主要サプライヤーへの需要集中を反映しています。

今後の展望

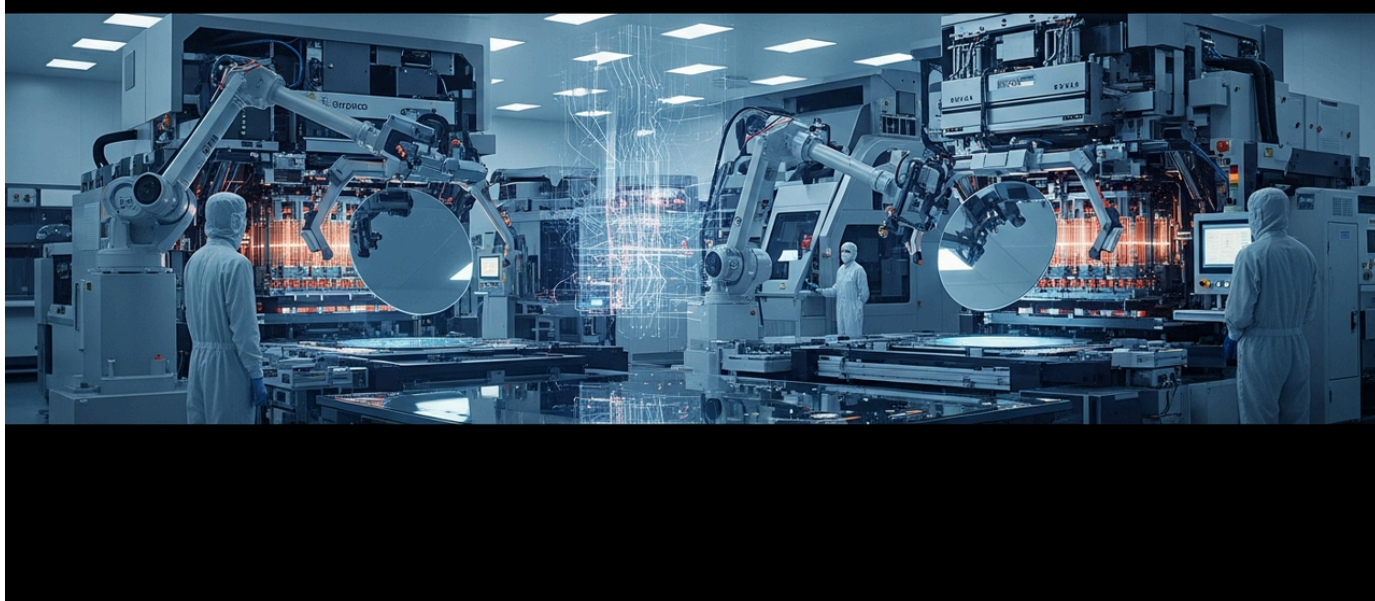
AT&Sのクリム新工場での量産開始と、それに伴う大幅な業績見通しの上方修正は、AI市場における同社の戦略的な地位を強化するものです。長期的な顧客契約の確保は、将来の収益の安定性と成長を保証し、AIハードウェア市場の拡大から直接的な恩恵を受けることを意味します。今後数年間、AIアクセラレーターの需要はさらに拡大すると予測されており、AT&Sは先端IC基板の主要サプライヤーとして、この成長波に乗ることが期待されます。同社の投資は、グローバルな半導体サプライチェーンにおける地理的バランスにも影響を与え、アジアでの生産能力強化が世界のAIインフラの発展を支える鍵となるでしょう。持続的な技術革新と生産能力拡大を通じて、AT&SはAI時代における半導体性能の限界を押し広げる上で重要な役割を果たすと見られています。

元記事: https://www.boerse-social.com/page/newsflow/wie_ats_erste_group_porr_voestalpine_sbo_und_strabag_fur_gesprachsstoff_im_atx_

収集日: 2026年07月10日 | 自動記事収集・翻訳システム (Gemini API使用)

#06 TSMC、AI需要に対応しCoWoS先端パッケージング能力を大幅拡張、2028年までに14リテンクルサイズのパッケージを生産開始へ

公開日 2026年07月09日 Biya Global Limited 台湾



概要

TSMCは、AIチップ需要の急増に対応するため、最先端のCoWoS（Chip-on-Wafer-on-Substrate）パッケージング能力を大幅に拡張しています。同社は2026年末までにCoWoS容量を月産13万ウェーハまでほぼ4倍に拡大する目標を掲げ、2028年には約10個の大型演算ダイと20個のHBMスタックを統合可能な14リテンクルサイズのCoWoSパッケージの生産を開始する予定です。この拡張は、AIチップの価値がプロセスノードの微細化だけでなく、パッケージングとシステム統合にますます依存している現状を反映しています。

主要成果

TSMCは、AIチップの爆発的な需要に対応するため、その主要な差別化要因であるCoWoS（Chip-on-Wafer-on-Substrate）先端パッケージング能力を大幅に増強しています。同社は2026年末までにCoWoS容量を月産13万ウェーハまでほぼ4倍に拡大することを目標としていますが、それでも2027年まで供給が需要に追いつかない状態が続く見込みです。特に、2028年には約10個の大型演算ダイと20個のHBM（高帯域幅メモリ）スタックを統合できる、これまでにない14リテンクルサイズのCoWoSパッケージの生産を開始する予定であり、AIチップの性能向上を主導します。

技術・臨床詳細

CoWoS技術は、複数のロジックダイとHBMスタックをシリコンインターポージャー上に統合し、そのインターポージャーをさらに有機基板に接続することで、超高速かつ高効率なデータ転送を実現します。NvidiaのBlackwellやAMDのMI300Xのような最先端AIアクセラレーターは、この技術なしには成り立ちません。TSMCは現在、CoWoS技術を拡張し、より大規模で複雑なパッケージをサポートしています。2028年に予定されている14リテンクルサイズのCoWoSパッケージは、既存のCoWoSパッケージの約2倍のサイズに相当し、極めて高い集積度と処理能力を提供します。この大規模パッケージは、AIモデルの複雑化に伴う演算能力とメモリ帯域幅への要求に応えるものであり、チップレット間の接続には微細なバンプピッチと高精度なアライメント技術が不可欠です。また、CoWoSは、円形ウェーハをベースとする既存技術ですが、TSMCは将来的に正方形パネルを利用するCoPoS（Chip-on-Panel-on-Substrate）も開発しており、さらなるコスト効率と大型化を目指しています。

背景・業界文脈

AIの進化は、半導体製造のボトルネックを従来のウェーハファブから先端パッケージングへとシフトさせました。特に、HBMとCoWoSは、AIチップの供給を左右する最も重要な要素となっています。TSMCはCoWoS市場で圧倒的なシェアを持ち、そのキャパシティはNvidiaが約60%を消費するなど、主要顧客によって完全に予約されています。この状況は、AIチップの価値が、より微細なプロセスノードだけでなく、複数のコンポーネントを効率的かつ高性能に統合するパッケージング技術に、より大きく依存するようになってきていることを示しています。米国での半導体サプライチェーン強化の動きの中で、TSMCはアリゾナ州に2つの先端パッケージング工場を計画しており、Amkor Technologyとも10年間の戦略的提携を結ぶなど、米国内でのCoWoSおよび3D-IC能力の提供を強化する姿勢を見せています。これらの投資は、グローバルなAIインフラの安定供給を確保するための不可欠なステップです。

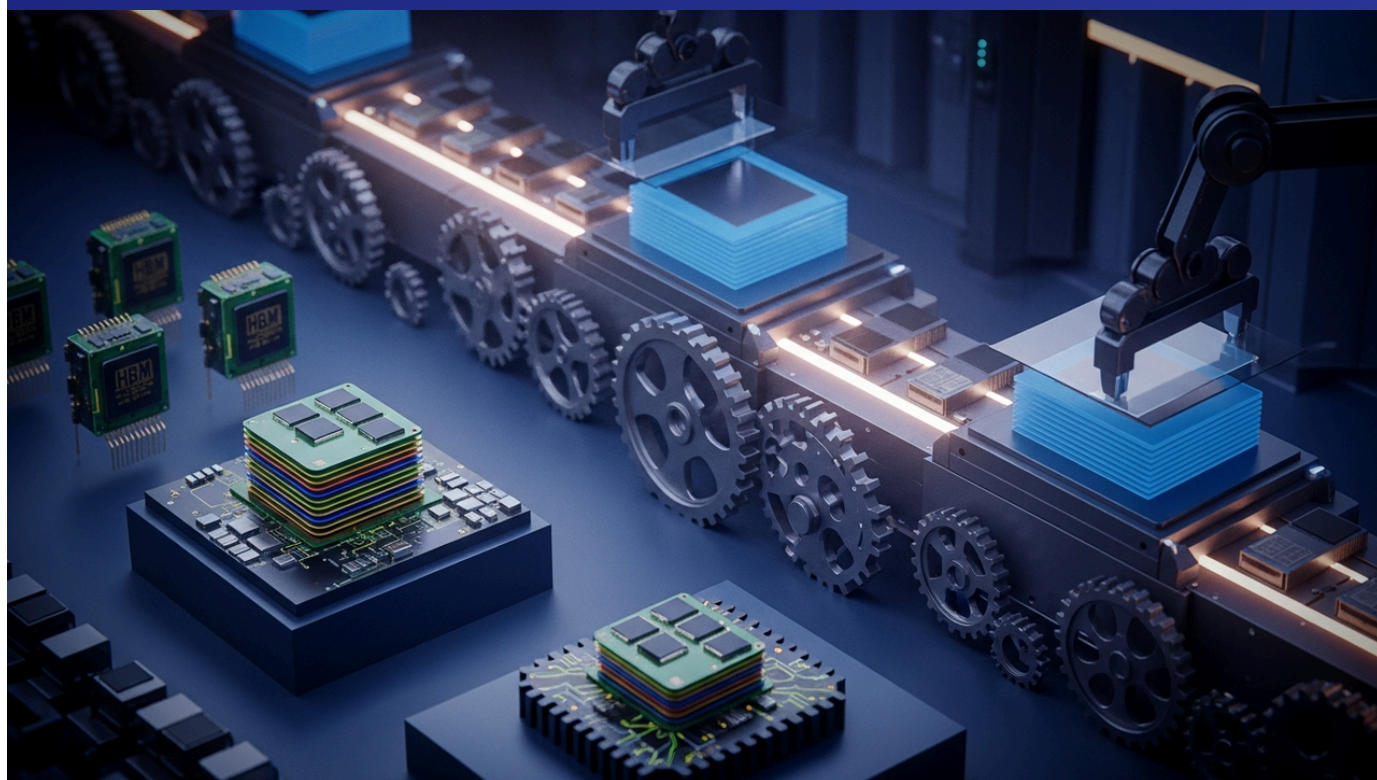
今後の展望

TSMCのCoWoS能力の大幅な拡張は、AI産業の持続的な成長を支える上で極めて重要です。しかし、需要の増加ペースが供給能力の拡大ペースを上回っているため、CoWoSは依然としてAIチップの主要なボトルネックであり続けるでしょう。この状況は、Applied Materials、BESI、Disco、Tokyo Electronなどの先端パッケージング装置サプライヤーにとって大きなビジネスチャンスをもたらしています。また、IntelのEMIB-TやSamsungのHCBのような代替パッケージング技術の開発も加速しており、市場の競争は激化する見込みです。将来的に、CoWoSの技術進化と生産能力拡大は、AIチップの価格、供給安定性、そして最終的なAIソリューションの普及に大きな影響を与えるでしょう。TSMCのCoWoS技術と投資戦略は、今後数年間、世界のAI産業の方向性を決定づける重要な要素となることは間違いありません。

元記事: https://vertexaisearch.cloud.google.com/grounding-api-redirect/AUZIYQFCV0ie60v4vvYgoStu9YC6By4q8LflHhBrPUli-8ZPhPEjo3s3FZhYvPnc4rHNNetrg4luf6M18HgAgrGPBtIHg0LwikuxOOfc4t3eZRKU_Mt4ihwH0SoHBV6BLN8GeBcA5e5qbastd7WxVtcg==

#07 HBMとABFの供給不足がAIチップサプライチェーンの主要ボトルネックに、味の素は2027年に20%超のABF供給ギャップを予測

公開日 2026年07月06日 Semiconductor Engineering アメリカ



概要

AIチップ生産の主要なボトルネックは、Nvidia、AMD、GoogleなどのGPU/XPUに不可欠なHBM（高帯域幅メモリ）とその複雑なパッケージング能力、そしてすべてのファウンドリが依存する味の素ビルドアップフィルム（ABF）の供給不足です。味の素は、2027年にABFの供給が需要に対して20%以上不足すると予測しており、この材料不足がAIチップの効率的な供給を深刻に制約する見込みです。この問題は、標準的なウェーハ製造能力だけでなく、高度な後工程サプライチェーン全体の課題を浮き彫りにしています。

主要成果

AIチップのサプライチェーンにおいて、主要なボトルネックは、Nvidia、AMD、Googleなどの主要メーカーのGPU/XPUに不可欠なHBM（高帯域幅メモリ）と、その製造に必要な複雑なパッケージング能力の不足であることが明らかになりました。さらに深刻なのは、ほぼすべての先端半導体パッケージングに不可欠な味の素ビルドアップフィルム（ABF）の供給不足です。味の素は、2027年までにABFの供給が需要に対して20%を超えるギャップが生じると予測しており、これがAIチップの生産と供給を著しく制約する見込みです。

技術・臨床詳細

HBMは、複数のDRAMダイを垂直に積層し、超高速かつ低消費電力でデータをやり取りする技術で、AIアクセラレーターの性能を決定づける要素です。より多くのHBMを製造するには、DRAMウェーハの生産能力だけでなく、高度なCoWoS（Chip-on-Wafer-on-Substrate）などの複雑なパッケージング能力が不可欠です。このパッケージング工程では、ABFがICパッケージ基板の絶縁層として広範に使用されます。ABFは、電気信号の伝送、熱の放散、および機械的保護を提供する上で重要な役割を果たし、その品質と安定供給は先端半導体の製造歩留まりと性能に直結します。しかし、AI需要の急増により、ABFのような特殊材料の需要も急伸しており、サプライヤーの増産が追いついていません。味の素が予測する20%以上の供給ギャップは、今後のAIインフラ展開にとって大きな障壁となるでしょう。

背景・業界文脈

AIデータセンターの爆発的な成長は、半導体サプライチェーン全体の構造に大きな変化をもたらしました。かつてはロジックチップの微細化プロセスが主要なボトルネックでしたが、現在では、HBMと先端パッケージング、そしてそれらに必要な特殊材料が、AIアクセラレーターの効率的な供給を阻む最大の要因となっています。ABFの供給不足は、味の素が市場をほぼ独占しているという特殊な状況も相まって、業界全体に広範囲な影響を及ぼしています。これは、半導体製造が単一の技術や工程だけでなく、材料科学、後工程、そしてグローバルなサプライチェーンマネジメントの複合的な課題に直面していることを示しています。各国政府や半導体企業は、サプライチェーンのレジリエンス（回復力）を高めるために、地域的な製造能力の強化や代替材料の開発に注力していますが、即効性のある解決策は見当たらない状況です。

今後の展望

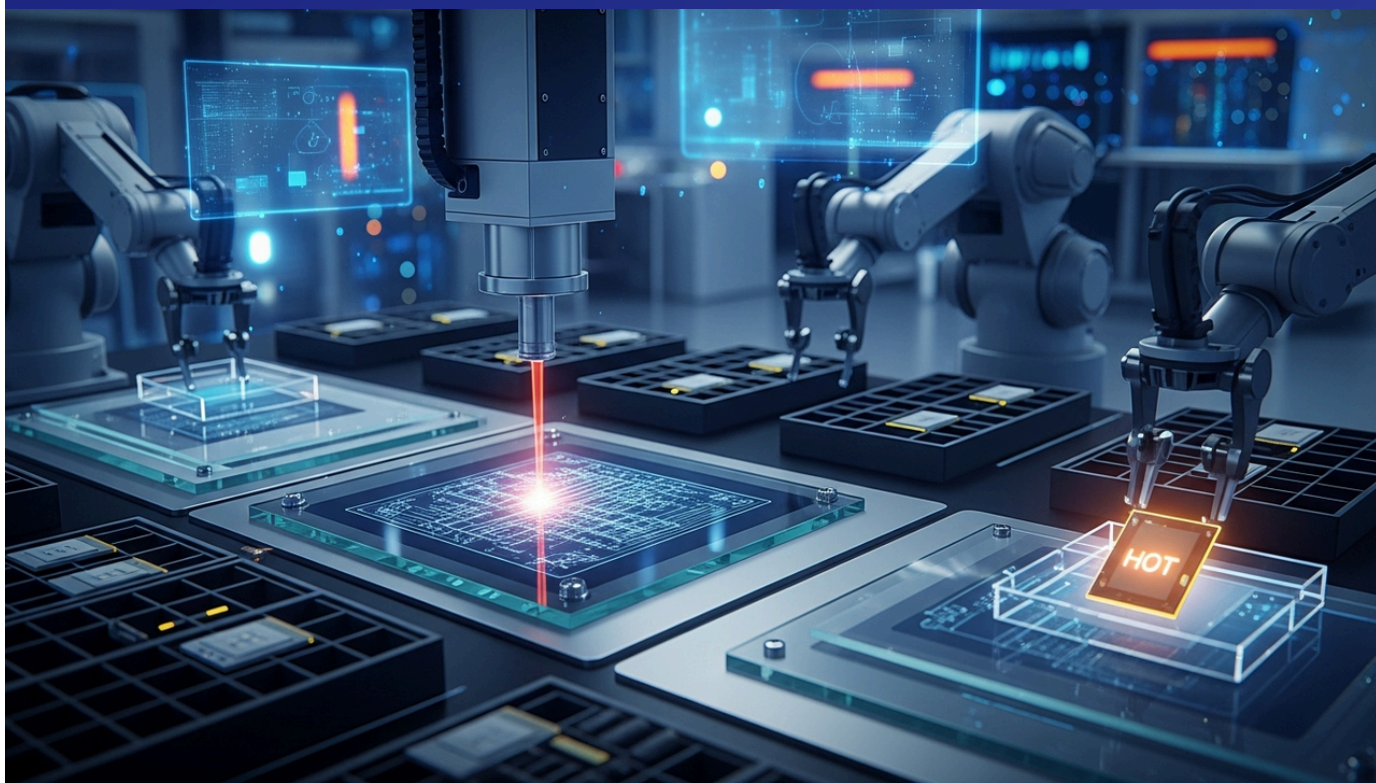
HBMとABFの供給不足は、短期的にAIチップの供給を制約し、価格高騰やAIインフラ構築の遅延を引き起こす可能性があります。半導体メーカーは、HBM生産のためのDRAMウェーハファブとパッケージング能力の両方を強化する必要がありますが、ABFのような特殊材料の増産には時間がかかります。味の素は増産に向けて投資を行っているものの、需要の伸びに追いつくには時間を要すると見られています。このボトルネックは、AIチップ設計者に対し、代替のメモリソリューション（例えば、GDDR6の使用や新しいメモリアーキテクチャ）や、ABFの代替材料の開発、またはより効率的なパッケージング手法の模索を促す可能性があります。長期的には、サプライチェーンの多様化と、重要な材料やコンポーネントにおける地域的な生産能力の確立が、AI時代における半導体産業の持続可能な成長にとって不可欠となるでしょう。

元記事: <https://semiengineering.com/data-center-ai-growth-faces-challenging-bottlenecks/>

収集日: 2026年07月10日 | 自動記事収集・翻訳システム (Gemini API使用)

#08 AIメモリ不足が先端パッケージング危機を誘発、超高速レーザーとガラス基板が新たなボトルネックに浮上

公開日 2026年07月03日 Chanelink 中国



概要

AIメモリの不足に起因する先端パッケージングプロセスの「容量危機」が、サプライチェーンの新たなボトルネックとして超高速レーザーサプライヤーを浮上させています。AIアクセラレーターは高度なパッケージングを要求し、従来のプラスチックパッケージは高温環境で反りやひび割れのリスクが高まるため、業界はガラス基板への移行を加速しています。LITILITなどの企業は、この高まる需要に対応するため、先端チップ製造における精密な材料除去を実現する大容量フェムト秒レーザー施設を建設中です。

主要成果

AIメモリ不足が引き起こす先端パッケージングプロセスの「容量危機」が、サプライチェーンに新たな重大なボトルネックを生み出しており、それが超高速レーザーサプライヤーの逼迫です。AIアクセラレーターの高性能化に伴い、従来のプラスチックパッケージが発熱による反りやひび割れの懸念から敬遠され、より熱安定性と精密加工性に優れたガラス基板への移行が加速しています。これに対応するため、LITILITなどの主要企業は、先端チップ製造における微細かつ精密な材料除去を可能にする、大容量のフェムト秒レーザー施設の建設を急ピッチで進めています。

技術・臨床詳細

AIチップ、特にGPUやASICは、HBM（高帯域幅メモリ）との統合により、極めて高い電力密度と発熱量を持ちます。この熱問題は、パッケージング材料の選択に直接影響を与え、従来の有機材料やプラスチックパッケージでは、熱による反り（warpage）やひび割れ（cracking）のリスクが増大し、信頼性低下や歩留まり悪化の原因となります。そこで注目されているのが、ガラス基板の採用です。ガラスは、熱膨張係数が低く、高い剛性と優れた平坦性を有するため、高精度な多層配線や3Dスタッキングに適しています。しかし、ガラス基板の加工には、従来の機械的・化学的手法では難しい超精密加工が求められます。ここで必要となるのが、フェムト秒レーザーのような超高速レーザーです。フェムト秒レーザーは、極めて短いパルス幅で材料にエネルギーを供給するため、熱影響を最小限に抑えつつ、ガラスのような脆性材料を精密に切断・除去することが可能です。LITILITなどのレーザー装置メーカーは、これらの用途に特化した高出力・高精度なフェムト秒レーザーシステムの供給能力を增強しており、その技術が次世代パッケージングの実現に不可欠となっています。

背景・業界文脈

半導体業界は、「ムーアの法則」の限界に近づく中で、微細化に代わる性能向上の手段として、先端パッケージング技術に注力しています。チップレットや2.5D/3D統合といった技術は、複数の機能ダイを単一パッケージに集積することで、システムの性能を向上させます。AIチップ需要の急増は、これらの先端パッケージングへの需要をかつてないレベルに押し上げ、同時にHBMの供給不足というボトルネックを生じさせています。このボトルネックは、最終的にパッケージング材料（特にガラス基板）と、その加工に必要な装置（超高速レーザー）へと波及しています。既存のレーザーサプライヤーは、この急激な需要増に対応しきれておらず、これが新たなサプライチェーンの脆弱性となっています。業界全体として、より強固で熱安定性に優れたパッケージングソリューションを模索する中で、ガラス基板とそれを可能にするレーザー技術への投資が加速しています。

今後の展望

超高速レーザー技術とガラス基板は、AIアクセラレーターの将来的な性能向上と信頼性確保において、不可欠な要素となるでしょう。現在、超高速レーザーサプライヤーが直面している容量制約は、短期的にはAIチップの供給に影響を与える可能性があります。LITILITなどの企業による大規模な施設建設は、この問題の緩和に貢献すると期待されます。長期的には、ガラス基板の採用は、より高い集積密度、優れた電気的特性、そして熱管理性能を持つ次世代パッケージング技術（例：ガラスパネルレベルパッケージング）の実現を加速させるでしょう。これは、AIチップだけでなく、高性能コンピューティング、5G/6G通信、自動車エレクトロニクスなど、幅広い分野での半導体技術の進化を支える基盤となります。レーザー技術の進化とガラス材料のコスト削減が、今後の市場拡大の鍵を握ることになります。

元記事: <https://www.chanelink.com/news/ai-memory-shortage-triggers-chip-packaging-crisis-ultrafast-lasers-become-the-next-supply-bottleneck-1288>

#09 AT&S、オーストリアのフェーリング工場に1000万ユーロを投資しPCB事業を強化、イノベーションハブへ

公開日 2026年07月03日 AT&S (Press Release) オーストリア

09_AT&S、オーストリアのフェーリング工場に1000万ユーロを投資しPCB事業を強化、イノベーションハブへ

概要

ハイエンドPCBおよびIC基板のグローバルリーダーであるAT&Sは、オーストリアのフェーリング工場に数百万ユーロ（約1000万ユーロ）を投資し、PCB事業の強化と電力・熱管理における専門知識の拡大を図ります。この大規模な技術アップグレードは、フェーリングをイノベーションハブへと発展させることを目指し、最大50の新規雇用を創出します。この投資は、半導体技術、医療技術、セキュリティ・防衛分野における高度に複雑な電子ソリューションへの需要増加に対応するものです。

主要成果

グローバルなハイエンドPCB（プリント基板）およびIC基板メーカーであるAT&Sは、オーストリアのフェーリング工場に対し、数百万ユーロ、具体的には約1000万ユーロ（約1070万ドル）を投じる大規模な投資計画を発表しました。この投資は、PCB事業を戦略的に強化し、特に電力および熱管理の分野における同社の専門知識を拡大することを目的としています。この取り組みを通じて、フェーリング工場は先進的なイノベーションハブへと転換され、最大50の新たな雇用が創出される見込みです。

技術・臨床詳細

この投資は、フェーリング工場における生産設備の近代化と技術能力の向上に充てられます。具体的には、高周波特性、高密度配線、そして優れた熱伝導性を備えた次世代PCBの製造に向けた技術アップグレードが含まれます。電力管理と熱管理の強化は、AI、HPC（高性能コンピューティング）、自動車エレクトロニクス、医療機器など、高機能化が進む電子デバイスにおいて極めて重要です。AIアクセラレーターや車載システムは、高集積化と高電力消費に伴う発熱が課題であり、AT&Sはこれらの課題に対応するため、放熱効率の高い基板材料や、埋め込み型部品技術、精密な熱経路設計などの開発を進めます。これにより、デバイス全体の性能と信頼性を向上させることが可能となります。フェーリング工場は、オーストリアにおける研究開発と製造の統合拠点として機能し、革新的なソリューションを迅速に市場に投入することを目指します。

背景・業界文脈

電子機器の高性能化と小型化は、PCBに対する要求をかつてないほど高めています。特にAIや自動運転といった分野では、大量のデータを高速かつ効率的に処理するために、高信頼性、高密度、高周波対応のPCBが不可欠です。同時に、半導体パッケージングの進化（例：チップレット統合、2.5D/3Dパッケージング）に伴い、PCBは単なる部品接続の基盤を超え、システム全体の性能を左右する重要なコンポーネントとしての役割を強めています。AT&Sのフェーリング工場への投資は、この市場の変化と需要の増加に対応するための戦略的な判断です。また、欧州連合（EU）が半導体エコシステムの国内強化を推進する中で、AT&Sのような欧州拠点の企業が、国内での技術革新と生産能力拡大に注力することは、地政学的リスク分散とサプライチェーンのレジリエンス（回復力）向上にも寄与します。

今後の展望

フェーリング工場への投資は、AT&SがPCB事業における技術リーダーシップを強化し、高成長分野での市場シェアを拡大するための重要なステップです。イノベーションハブとしての機能強化は、新たな製品開発と顧客との共同研究を加速させ、市場のニーズに迅速に対応する能力を高めるでしょう。今後、半導体技術、医療技術、セキュリティ・防衛アプリケーションなど、多様な分野で高度な電子ソリューションに対する需要はさらに高まることが予想されます。AT&Sは、この投資を通じて、高付加価値なPCB製品群を拡充し、これらの市場での競争優位性を確立することを目指します。新たな雇用の創出は、地域の経済活性化にも貢献し、オーストリアの技術産業の発展を後押しします。

元記事: <https://ats.net/en/press/50-years-in-fehring-ats-invests-millions-in-future-of-site/>

収集日: 2026年07月10日 | 自動記事収集・翻訳システム (Gemini API使用)

#10 Micron、HBM生産強化のため広島工場に93億ドルを投じ2028年稼働へ、シンガポールでもパッケージング能力を拡大

公開日 2026年07月04日 TechsCurrent 日本



概要

Micron Technologyは、高帯域幅メモリ（HBM）の生産能力を強化するため、日本の広島工場に約93億ドル（約1.4兆円）を投じる大規模な拡張計画に着手しました。この新設工場は2028年夏頃からの出荷開始を予定しており、日本の経済産業省からの支援も受けています。また、同社はシンガポールでもHBMパッケージング能力を拡大しており、2026年に稼働開始、2027年前半には大幅な容量貢献を見込んでおり、AIインフラの戦略的ボトルネックとなっているHBM供給問題の解決に貢献します。

主要成果

Micron Technologyは、AIプロセッサに不可欠なHBM（高帯域幅メモリ）の生産を強化するため、日本の広島工場に約93億ドル（約1.4兆円）を投じる大規模な拡張プロジェクトに着工しました。この新工場は2028年夏頃からの出荷開始を目指しており、日本の経済産業省からの手厚い支援も受けています。同時に、同社はシンガポールでもHBMパッケージング能力を積極的に拡大しており、2026年には稼働を開始し、2027年前半にはさらに容量を増強する予定です。これらの投資は、AIインフラの主要なボトルネックとなっているHBMの供給不足を緩和し、グローバルなAI競争におけるMicronの競争力を強化するための戦略的な動きです。

技術・臨床詳細

HBMは、複数のDRAMダイを垂直に積層し、シリコン貫通電極（TSV）を用いて接続することで、超高速かつ低消費電力でデータをやり取りする革新的なメモリ技術です。AIアクセラレーターは、膨大なデータを高速で処理する必要があるため、従来のDRAMでは供給できない帯域幅と効率性をHBMに依存しています。Micronの広島工場では、最先端のHBM製造プロセスが導入され、HBM3Eおよび将来のHBM4世代の生産に対応します。シンガポールでのパッケージング能力拡張は、HBM製造における後工程の重要性を反映しており、高度な3Dスタッキングや熱圧着ボンディング（TCB）などの技術が採用される見込みです。HBMの生産は、極めて高い歩留まりが要求され、わずかな欠陥でも多層スタック全体が無駄になるため、精密な製造技術と品質管理が不可欠です。Micronの投資は、これらの技術的課題を克服し、信頼性の高いHBMを大規模に供給することを可能にします。

背景・業界文脈

AIの爆発的な成長は、高性能AIチップの需要を劇的に高め、特にHBMがその供給を左右する最大のボトルネックとなっています。NvidiaやAMDなどの主要AIチップメーカーは、HBMの安定供給を確保するために、メモリメーカーとの長期契約を強化しています。Micronの広島工場への投資は、日本の半導体産業を強化しようとする政府の戦略（経済安全保障と国内製造能力の確保）と完全に合致しており、多額の補助金が投入されています。この動きは、米中間の技術競争が激化する中で、サプライチェーンの地政学的リスクを分散し、より安定した製造拠点を確保しようとする世界的なトレンドの一部です。韓国のSamsungやSK HynixもHBMパッケージング能力に大規模な投資を行っており、AIメモリ市場における競争が激化しています。

今後の展望

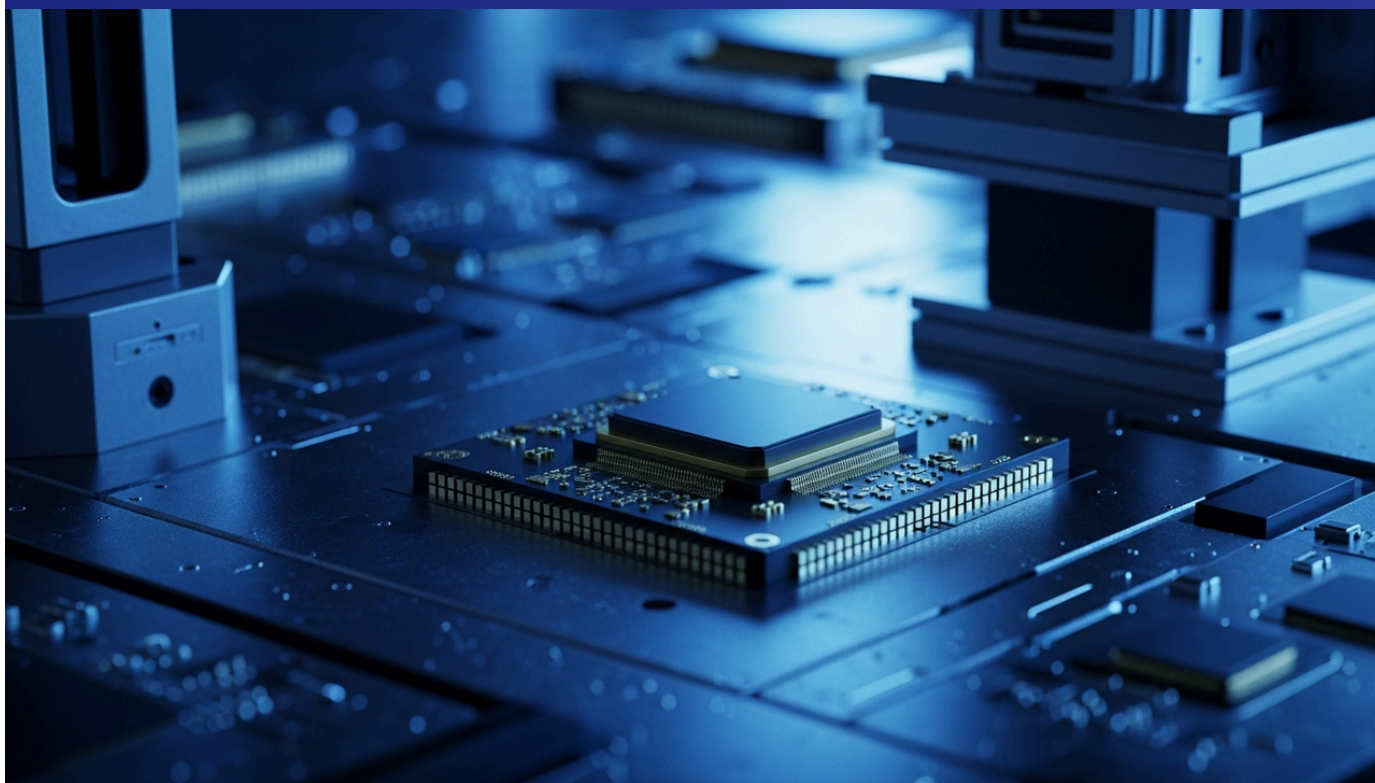
Micronの広島およびシンガポールへの大規模投資は、長期的にHBMの供給能力を大幅に拡大し、AI産業の持続的な成長を支援するでしょう。2028年以降の広島工場稼働は、特に次世代AIインフラへのHBM供給に大きく貢献すると期待されています。しかし、HBMの需要増加ペースは非常に速く、これらの投資が短期的な供給不足を完全に解消するには至らない可能性が高いです。HBM市場における競争は、単なる生産能力だけでなく、歩留まり、電力効率、そして次世代技術（HBM4、HBM4E、ハイブリッドボンディング）への対応能力によって決定されるようになるでしょう。Micronの戦略は、同社をHBM市場における主要プレーヤーとしての地位を確立させ、将来のAI技術進化を支える上で重要な役割を果たすものと見られます。

元記事: <https://techcurrent.com/2026/07/micron-hiroshima-hbm-ai-memory-supply/>

収集日: 2026年07月10日 | 自動記事収集・翻訳システム (Gemini API使用)

#11 韓国生産技術研究院、商業用HBMの4倍の集積密度を達成する新規チップ統合プロセスを開発

公開日 2026年07月07日 EurekaAlert! 韓国



概要

韓国生産技術研究院（KITECH）の研究者たちが、商業用HBMと比較して約4倍の集積密度を達成する革新的なチップ統合プロセスを開発しました。この新技術は、チップの同時転写と高効率な金属相互接続形成を組み合わせることで、与えられた空間内に統合できるチップ数を劇的に増加させます。このブレークスルーは、AI半導体性能の大幅な向上を可能にし、特にチップレットベースのヘテロジニアス統合において広範な応用が期待されます。

主要成果

韓国生産技術研究院（KITECH）の研究チームが、既存の商業用HBM（高帯域幅メモリ）と比較して約4倍の集積密度を実現する、画期的なチップ統合プロセスを開発しました。この革新的な技術は、チップを同時に転写し、効率的に金属相互接続を形成することで、限られた空間内により多くのチップを搭載することを可能にします。このブレークスルーは、AI半導体の演算能力を劇的に向上させる可能性を秘めており、チップレットベースのヘテロジニアス統合といった次世代パッケージング技術に幅広く適用できると期待されています。

技術・臨床詳細

KITECHの研究チームが開発した新プロセスは、まずチップをキャリアウェーハ上に精密に配置し、その後、金属相互接続を形成するための独自の技術を適用します。この技術の核心は、複数のチップを同時に効率的に転写し、かつ、これまでのマイクロバンプボンディングに比べて高密度で電気的特性に優れた金属接続を形成する点にあります。従来のHBMは、通常8～12層のDRAMダイを積層しますが、この新技術では、さらなる多層化やより小型のチップの集積が可能になります。結果として、与えられたフットプリント内で、商業用HBMの約4倍という前例のない集積密度を達成しました。これにより、AIアクセラレーターや高性能プロセッサにおけるメモリ帯域幅の劇的な向上、データ転送の遅延短縮、そして全体的なシステム性能の飛躍的な向上が期待されます。このプロセスは、製造歩留まりの維持とスケーラビリティも考慮されており、将来的な量産化への道を開くものです。

背景・業界文脈

半導体業界は、ムーアの法則の物理的な限界に直面しており、微細化だけでは性能向上が困難になりつつあります。このため、異種のチップを組み合わせるヘテロジニアス統合や、小さな機能ブロック（チップレット）を統合するアプローチが、次世代半導体設計の主流となりつつあります。HBMはすでにAIチップの性能を決定づける重要な要素ですが、その集積密度とコストは常に課題でした。KITECHの今回の成果は、HBMのような既存の高性能メモリだけでなく、CPU、GPU、特定用途向けIC（ASIC）などの多様なチップをより高密度に統合するための新たな道を切り開くものです。この技術は、AIの複雑なワークロードを効率的に処理するために必要な、膨大なデータ処理能力とメモリ帯域幅を提供し、AI技術のさらなる進化を後押しするでしょう。特に韓国は、メモリ半導体分野で世界をリードしており、このような先端パッケージング技術の開発は、その競争優位性を維持する上で極めて重要です。

今後の展望

KITECHが開発した超高密度チップ統合プロセスは、『Results in Engineering』誌に掲載された研究成果として、AI半導体市場に大きな影響を与える可能性があります。この技術が商業化されれば、AIアクセラレーターは現在よりもはるかに小型化され、同時に性能が飛躍的に向上するでしょう。これにより、データセンターの電力効率が向上するだけでなく、エッジAIデバイスやモバイルAIアプリケーションなど、より広範な分野でのAI導入が加速される可能性があります。チップレットベースのヘテロジニアス統合への適用は、個々のチップレットの製造プロセスを最適化しつつ、システム全体として最高の性能とコスト効率を実現する上で重要な役割を果たすと期待されます。今後は、この技術の量産化に向けた課題（コスト、歩留まり、信頼性）を解決するためのさらなる研究開発と、業界パートナーとの連携が焦点となるでしょう。このブレークスルーは、半導体業界が「半導体の高層ビル化」という新たな段階に入りつつあることを示しています。

元記事: <https://www.eurekalert.org/news-releases/1135221>

#12 SamsungとSK hynix、HBM向けハイブリッドボンディングの本格採用時期を再検討か、16層HBM4Eが最短の導入候補に

公開日 2026年07月07日 TrendForce 台湾



概要

Samsung ElectronicsとSK hynixは、HBM（高帯域幅メモリ）へのハイブリッドボンディング技術の本格的な導入時期を再検討していると報じられています。当初HBM4での採用が期待されていましたが、両社は現在も従来の熱圧着ボンディングを継続しており、業界の予測では16層HBM4Eが最も早い導入候補となる可能性があります。この見直しは、ハイブリッドボンディング技術の複雑性とコスト、そして既存技術の成熟度を考慮した結果とみられ、HBMの技術ロードマップに影響を与える可能性があります。

主要成果

Samsung ElectronicsとSK hynixという主要なHBM（高帯域幅メモリ）サプライヤーが、HBM製品へのハイブリッドボンディング技術の広範な導入時期を再評価していると報じられました。当初はHBM4世代での本格採用が期待されていましたが、両社は依然として既存の熱圧着ボンディング（TCB）を主要な接続方法としています。業界の新たな予測では、ハイブリッドボンディングが実際に普及するのは、少なくとも16層のスタックを実現するHBM4E世代以降となる可能性が高いとされています。この見直しは、HBMの性能向上と製造コストに大きく影響する重要な決定です。

技術・臨床詳細

ハイブリッドボンディングは、チップ同士を直接、微細な銅-銅接続で接合する技術であり、従来のマイクロバンプを用いた熱圧着ボンディングと比較して、より高密度な相互接続、短い信号経路、そして優れた電気的特性を実現します。これにより、HBMの帯域幅と電力効率がさらに向上し、特に多層化（例えば16層スタック）されたHBMにおいて、従来の技術では困難な薄型化と性能維持が可能になると期待されていました。しかし、ハイブリッドボンディング技術は、厳格なクリーンルーム環境、高いアライメント精度、そして複雑なプロセス制御を要求するため、製造プロセスが非常に複雑でコストが高いという課題があります。また、既存の熱圧着ボンディング技術も、材料とプロセスの改善により、HBM4世代の初期段階で必要とされる性能要件を満たし続けることが可能になっていると見られます。両社が導入時期を再検討しているのは、これらの技術的課題と経済的要因、そして歩留まりの問題を総合的に考慮した結果であると考えられます。

背景・業界文脈

AIの爆発的な成長はHBMの需要を急増させ、HBMはAIアクセラレーターの性能を左右する最も重要なコンポーネントとなっています。SK hynix、Samsung、MicronはHBM市場で激しい競争を繰り広げており、次世代技術の導入タイミングは市場競争力に直結します。ハイブリッドボンディングは、HBMのさらなる性能向上と多層化を実現する技術として期待されていましたが、その導入が遅れるとなると、HBMのロードマップと次世代AIチップの設計にも影響を与える可能性があります。また、中国のYMTC（長江ストレージ）がウェーハ・トゥ・ウェーハハイブリッドボンディングの特許取得で先行しているというニュースもあり、先端パッケージング技術における国際的な競争はさらに激化しています。主要プレイヤーの技術選択は、半導体業界全体の製造装置や材料サプライヤーにも大きな影響を与えるため、この動向は広く注目されています。

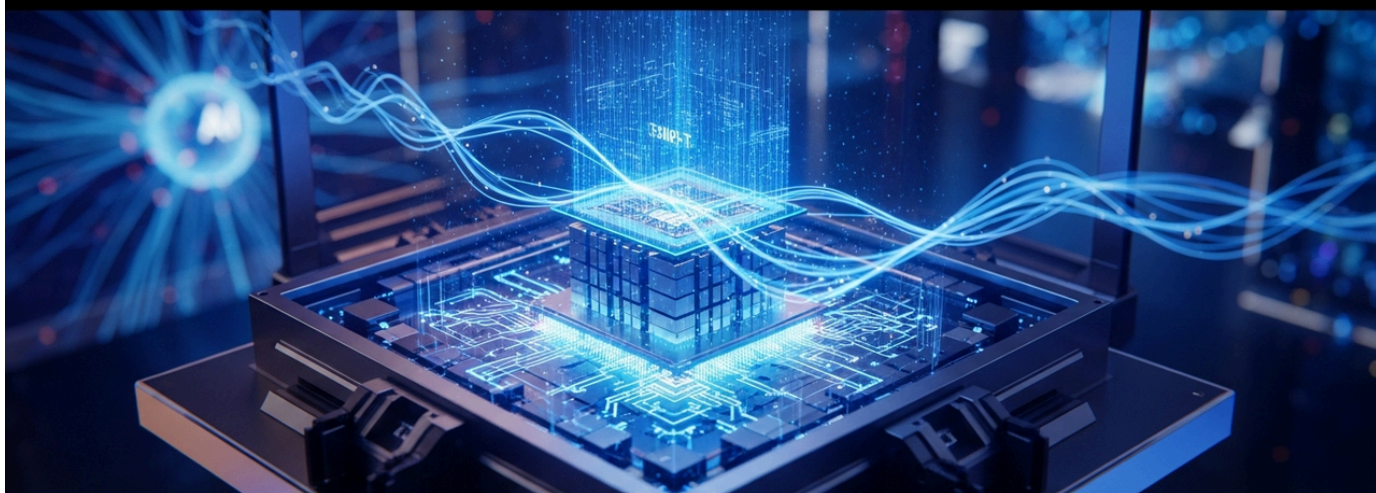
今後の展望

SamsungとSK hynixによるHBMハイブリッドボンディングの導入時期の再検討は、HBM市場における技術競争の複雑性を示唆しています。短期的な影響としては、HBM4世代の初期製品では引き続き熱圧着ボンディングが主流となり、ハイブリッドボンディングへの大規模な設備投資は先延ばしになる可能性があります。長期的には、ハイブリッドボンディングはHBMのさらなる多層化と性能向上を実現するための不可欠な技術であることに変わりはなく、最終的にはHBM4Eまたはそれ以降の世代で広く採用されるでしょう。この遅延は、HBMのイノベーションのペースを緩めるのではなく、むしろサプライヤーが技術の成熟度、コスト効率、量産体制の安定性をより慎重に評価する機会を与えるものと捉えることもできます。AIチップの需要が継続的に拡大する中、HBMサプライヤーは、既存技術の最適化と次世代技術の戦略的導入を両立させることが求められます。

元記事: https://vertexaisearch.cloud.google.com/grounding-api-redirect/AUZIYQETtYhp1xjwVqr9J24b7eLtCu8MX1ozdyHn_Zu2tpXKJEfi4XV_6iseWCadaEuGLI8UTmY2ZywUWxnNqM0si8Y3KdeIUcLJQBL-BQE44n1s68K-aeCuX-HqbRDeOnTx1ZI1cw_KFRB3w2rvCUS6LFG71lf_NJG619b1YGNZ4M-kMcW9fJdjkpXvw34Co6UhsB_sm_RHp7uxrhGIH1msjOoMqZxQs84HOBYLZCfiaHyJiQhwSrGMFBgrti4==

#13 Intel、EMIB-TでTSMC CoWoSへの対抗馬として浮上、新メモリXBMアーキテクチャでAIメモリボトルネックを緩和へ

公開日 2026年07月07日 Tom's Hardware アメリカ



概要

Intelの2.5Dパッケージング技術EMIB-Tが、大型パッケージAIアクセラレーター向けにTSMCのCoWoSへの信頼できる代替技術として浮上しています。36/35 μm のバンプピッチでの検証が4.5倍レティクルサイズのシリコンパッケージに拡大され、2026年末までの認定を目指しています。さらに、IntelはHBMのコストの高いシリコンインターポーターを不要にする、UCleリンクと内蔵修理機能を備えたバックエンドトランジスタDRAMスタックを利用する新しいメモリXBMアーキテクチャの特許も公開し、AIのメモリボトルネック緩和への多角的なアプローチを示しています。

主要成果

Intelの先進的な2.5Dパッケージング技術であるEMIB-T（Embedded Multi-die Interconnect Bridge-Tile）が、大型パッケージAIアクセラレーター市場において、TSMCのCoWoS（Chip-on-Wafer-on-Substrate）に対する信頼性の高い代替技術として急速に台頭しています。EMIB-Tは、36/35 μm の bumps ピッチで4.5倍レティクルサイズのシリコンパッケージへの検証を拡大しており、2026年末までの認定を目指しています。さらに、IntelはHBM（高帯域幅メモリ）の課題に対応するため、高コストなシリコンインターポージャーを不要とし、UCleリンクと内蔵修理機能を備えたバックエンドトランジスタDRAMスタックを利用する新しいメモリXBMアーキテクチャの特許を公開しました。これは、AIのメモリボトルネックを解消するためのIntelの多角的な戦略を示唆しています。

技術・臨床詳細

EMIB-Tは、複数のチップレットを比較的大きな基板上に効率的に接続するIntel独自の技術です。CoWoSがシリコンインターポージャーを使用するのに対し、EMIBは埋め込み型ブリッジダイを使用して、高速なダイ間接続を実現します。これにより、CoWoSの製造上の複雑性とコストを低減しつつ、同等の高性能パッケージングを達成する可能性を秘めています。現在、36/35 μm の bumps ピッチでの検証が進んでおり、これは次世代AIチップにおける高密度な相互接続に対応するものです。さらにIntel Foundryは、2028年に300万個以上のTPU（Tensor Processing Unit）のパッケージングを予約していると報じられており、EMIB技術をHBM統合にも適用するテストが行われています。

一方、Intelが特許を取得したXBM（eXtended Bandwidth Memory）アーキテクチャは、従来のHBMが抱える課題、特にシリコンインターポーターの高コストと製造の複雑さを解決することを目指しています。XBMは、バックエンドトランジスタ（BET）DRAMスタックを採用し、UCle（Universal Chiplet Interconnect Express）インターコネクトを通じてプロセッサと直接接続します。この設計では、DRAMダイをロジックチップ上に直接積層し、微細な銅-銅接続または他の直接ボンディング技術を使用することで、シリコンインターポーターが不要になります。さらに、XBMは内蔵修理機能を備えており、DRAMスタック内の不良セルを効率的にバイパスすることで、製造歩留まりを向上させ、全体的なコストを削減する可能性があります。また、SamsungもHBMの熱管理問題に取り組んでおり、熱圧縮ボンディング（TCB）とハイブリッド銅ボンディング（HCB）を比較研究し、HCBが熱抵抗を大幅に低減する可能性を示しています。

背景・業界文脈

AIの爆発的な成長は、半導体業界に新たな課題と機会をもたらしました。特に、高性能なAIチップの供給は、CPUやGPUのロジック性能だけでなく、HBMの可用性と先端パッケージング技術に大きく依存しています。TSMCのCoWoSは、AIアクセラレーターの主要なパッケージングソリューションとして確立されていますが、その容量はひっ迫しており、IntelやSamsungのような競合他社は代替技術の開発に注力しています。Intelは、米国政府の国内半導体製造強化策の恩恵を受けながら、EMIB-TをCoWoSに対する強力な選択肢として位置づけ、自社のIntel Foundryエコシステムを通じて市場シェアを拡大しようとしています。XBMのような革新的なメモリアーキテクチャの開発は、HBM供給のボトルネックを根本的に解決し、将来のAIチップ設計の自由度を高めることを目指すものです。これは、AI時代における技術革新が、半導体のあらゆる層で進展していることを示しています。

今後の展望

IntelのEMIB-T技術が2026年末までに認定され、HBM統合に広く適用されれば、AIアクセラレーター市場におけるIntelの競争力は大きく向上するでしょう。EMIB-Tは、特に米国内でパッケージング能力を強化しようとする顧客にとって魅力的な選択肢となる可能性があります。一方、XBMアーキテクチャは、AIのメモリボトルネックに対する長期的な解決策として大きな期待が寄せられています。シリコンインターポージャーの削減は、コストと製造プロセスの簡素化に繋がり、AIチップの普及を加速させる可能性があります。今後、IntelはEMIB-TとXBMの両技術を統合し、包括的なAIハードウェアソリューションを提供することで、AI市場での存在感をさらに高めていくと予想されます。SamsungのHBM熱管理研究も、将来のHBM技術の方向性に影響を与える重要な要素となるでしょう。これらの動きは、AIチップ設計におけるパッケージングとメモリが、プロセスノードの微細化と同様に、戦略的に重要な領域であることを明確に示しています。

元記事: https://vertexaisearch.cloud.google.com/grounding-api-redirect/AUZIYQH8cjA4nUA8BCaIT3NwKti5yHlHpjoi5SEWzWSGVq7aNScbT6PLKg9yuckrOFUxS3V1O3cVEXup3mv7HIFHEr5pc5i5KM97-_8AXfxYpdGDLbBpcmkC9hcgQK-4ek3DzoxApGuCst0lsq5b5wcxGvCFf_z5vhzjU3wcrm5drqZ2sXI4VzG7nMrXHbdO9gqYzLW-TgQKOeX0RFp3nZYX0wEK03JQgW2GP7DI4rcry-OUskuctFHI8NygthpQAdvhJZfEfHo91r57uvbSy9UP7C9JGESibWnvSOr0vflsGc9T6jG-WdtaWy_1Cc920AqitG2Soab1P_dOGA==

収集日: 2026年07月10日 | 自動記事収集・翻訳システム (Gemini API使用)

#14 モルガン・スタンレー、CoWoS需要が2027年までに93%急増し、AMD Venice CPUも採用と予測

公開日 2026年07月09日 Phemex News アメリカ



概要

モルガン・スタンレーは、CoWoS（Chip-on-Wafer-on-Substrate）技術の世界需要が2027年までに93%急増し、269.4万ユニットに達すると予測しています。この需要急増の最大の牽引役はNvidiaで、全体の45%を占めると見られます。特に注目すべきは、AMDの次世代Venice CPUが初めてCoWoSパッケージングを採用し、その生産をASE/SPIIL、Amkor、Powertech Technologyが担う予定であることです。これは、CoWoSがAIおよび高性能コンピューティングの新たな標準となりつつあることを示しています。

主要成果

モルガン・スタンレーの最新予測によると、CoWoS（Chip-on-Wafer-on-Substrate）技術の世界需要は、AIと高性能コンピューティング市場の爆発的な成長に牽引され、2027年までに93%という驚異的な急増を記録し、合計269.4万ユニットに達する見込みです。この需要拡大の主役は引き続きNvidiaであり、全体の約45%を消費すると予測されています。さらに重要なのは、AMDの次世代Venice CPUが初めてCoWoSパッケージングを採用するという発表であり、この生産はASE/SPIL、Amkor、Powertech Technologyといった主要なOSAT（Outsourced Semiconductor Assembly and Test）プロバイダーが手掛ける予定です。

技術・臨床詳細

CoWoSは、複数のロジックダイとHBM（高帯域幅メモリ）スタックをシリコンインターポザー上に統合し、これをさらに有機基板に接続する先端パッケージング技術です。この技術により、チップ間のデータ転送速度が劇的に向上し、電力効率も改善されるため、AIアクセラレーターやHPCプロセッサの性能を最大化する上で不可欠です。AMDのVenice CPUがCoWoSを採用することは、同社がAIおよびデータセンター市場での競争力を強化する上で重要な戦略的転換点となります。Venice CPUは、サーバー市場向けのZen 5アーキテクチャをベースとすると予想されており、CoWoSの採用により、大規模なL3キャッシュや複数のCPUコア、HBMスタックを単一のパッケージ内に効率的に統合できるようになります。これにより、従来のパッケージングでは実現困難だった、極めて高い処理能力とメモリ帯域幅を提供し、AIワークロードの実行効率を大幅に向上させます。

背景・業界文脈

AIの進化は、半導体業界にパッケージングの「ボトルネック」という新たな課題をもたらしました。チップの微細化が限界に近づく中、性能向上は、いかに複数のチップを効率的かつ高性能に統合するかに依存するようになっていきます。CoWoSは、このヘテロジョイント統合の最前線に立つ技術であり、NvidiaのGPUに広く採用され、AIコンピューティングの標準パッケージングとなりつつあります。AMDのCoWoS採用は、Nvidiaに続き、主要なAIチップメーカーがこの技術を不可欠と見なしていることを明確に示しています。これは、OSATプロバイダーにとって大きなビジネスチャンスであり、ASE/SPIIL、Amkor、Powertech Technologyといった企業は、CoWoS容量の拡大と技術の習熟に多額の投資を行っています。モルガン・スタンレーの予測は、CoWoSが単なる一技術ではなく、AI時代における半導体産業の新たな成長ドライバーであることを強調しています。

今後の展望

CoWoS需要の93%という急増予測は、半導体業界、特に先端パッケージング分野における投資と革新をさらに加速させるでしょう。Nvidiaが引き続き主要な需要を牽引し、AMDが新たにCoWoS市場に参入することで、技術の競争と普及が一段と進むと予想されます。OSATプロバイダー各社は、この需要に応えるために、CoWoSおよび関連する2.5D/3Dパッケージング能力の増強を急ぐ必要がありますが、HBMの供給や装置の可用性が依然としてボトルネックとなる可能性があります。長期的には、CoWoS技術の進化とコスト効率の改善が、より多様なAIアプリケーションへの展開を可能にし、AIチップの市場規模をさらに拡大させるでしょう。この予測は、投資家、研究者、エンジニアにとって、先端パッケージングが半導体エコシステムにおいて極めて戦略的な領域であることを再認識させるものとなります。

元記事: https://vertexaisearch.cloud.google.com/grounding-api-redirect/AUZIYQHcUZK3aE-kj5HZS5qzaM7j9yO6FXO_3GjQvoqi9C-86dzzG6EaMfsqqjANf2WTdlfBnkIloas_bvG29DoDo3jpUrdnNQize9mq_6k_ph-Z_L2O3JcwiZ8cyWU4UgYj6lx3IL-3jqo51NHwxtkE8G_tX4eVIQFyYef56Uh-UPQFheRCg-GZf62WqEC84sxEN7rUbvri7BvYTM=

#15 中国メモリ産業がHBM3/3E開発で急速追撃、YMTCはウェーハ・トゥ・ウェーハハイブリッドボンディング特許を先行取得

公開日 2026年07月05日 BloomingBit.io 中国



概要

中国のメモリ産業が急速に技術力を高め、CXMT（長鑫存儲）などの企業がHBM3およびHBM3Eの開発に注力することで、韓国との技術ギャップを縮めています。特に注目すべきは、NANDフラッシュ分野のリーディングカンパニーであるYMTC（長江ストレージ）が、超高層NANDに不可欠な先端パッケージング技術であるウェーハ・トゥ・ウェーハハイブリッドボンディングの特許取得において、世界的に先行していることです。この進展は、グローバルなメモリサプライチェーンの再編と競争の激化を示唆しています。

主要成果

中国のメモリ産業が、高帯域幅メモリ（HBM）技術の開発において急速な進歩を遂げており、CXMT（長鑫存儲）のような主要企業がHBM3およびHBM3Eの量産準備を加速させることで、韓国を筆頭とする先行企業との技術ギャップを著しく縮めています。さらに、NANDフラッシュの主要プレーヤーであるYMTC（長江ストレージ）は、超高層NANDに不可欠な先端パッケージング技術であるウェーハ・トゥ・ウェーハハイブリッドボンディング（Wafer-to-Wafer Hybrid Bonding）の特許取得において、世界的に先行していることが明らかになりました。これらの進展は、グローバルメモリ市場における中国の存在感を高め、将来のサプライチェーンと競争環境に大きな影響を与えるでしょう。

技術・臨床詳細

CXMTのHBM3およびHBM3Eの開発は、AIアクセラレーターに不可欠な高性能メモリの国内供給能力を確立することを目的としています。HBMは複数のDRAMダイを垂直に積層し、シリコン貫通電極（TSV）で接続する技術であり、超高速なデータ転送と優れた電力効率を実現します。一方、YMTCが先行するウェーハ・トゥ・ウェーハハイブリッドボンディングは、チップレット間またはウェーハ間の直接接続を可能にする画期的な技術です。従来のマイクロバンプを用いた熱圧着ボンディングと比較して、より微細な接続ピッチ、高い接続密度、短い信号経路、そして低コストでの製造を実現できる可能性を秘めています。この技術は、特にYMTCが開発を進める高層3D NANDフラッシュにおいて、複数のメモリ層を効率的かつ信頼性高く積層するために不可欠であり、ストレージ容量の劇的な増加と性能向上を可能にします。特許取得の先行は、YMTCがこの次世代パッケージング技術において、技術的な優位性を確立しつつあることを示唆しています。

背景・業界文脈

米中間の技術競争が激化する中で、中国は半導体自給自足の目標を掲げ、国内半導体産業への大規模な投資を続けています。HBMはAI時代における「戦略的物資」と位置付けられており、その国内での開発・生産は中国にとって経済安全保障上極めて重要です。長らく韓国のSamsungとSK hynix、そして米国のMicronがHBM市場を支配してきましたが、中国企業の急速な追撃は、この寡占状態に変化をもたらす可能性を秘めています。YMTCによるウェーハ・トゥ・ウェーハハイブリッドボンディングの特許先行取得は、中国が先端パッケージング技術においても国際的な競争力を高めている明確な証拠です。この技術は、NANDだけでなくHBMやロジックチップレットの統合にも応用可能であり、将来の半導体設計と製造に広範囲な影響を与えるでしょう。この動きは、グローバルサプライチェーンにおける地域的な多様化と、技術覇権を巡る競争の激化を示しています。

今後の展望

中国メモリ産業の急速な技術進展は、世界のHBM市場および先端パッケージング市場における競争構造を再編する可能性があります。CXMTによるHBM3/3Eの本格量産開始は、グローバル市場での価格競争を激化させ、HBM供給の多様化を促すかもしれません。YMTCのハイブリッドボンディング技術の優位性は、特に超高層NANDにおいて同社の市場シェアを拡大させるだけでなく、HBMを含む他の先端パッケージング分野への応用を通じて、中国の半導体エコシステム全体の技術力を向上させる可能性を秘めています。しかし、先端半導体製造には、材料、装置、プロセス技術、そして人材育成など、多岐にわたる複雑な課題が存在します。中国がこれらの課題をいかに克服し、持続的なイノベーションを実現するかが、今後のグローバル市場における競争力維持の鍵となるでしょう。この進展は、研究者、エンジニア、投資家が中国半導体産業の動向を注視する必要があることを示しています。

元記事: https://vertexaisearch.cloud.google.com/grounding-api-redirect/AUZIYQGwLbuwhMU3DPZEltzcwHm7v25mCBwOQUzKkKrDdMpD8AngfKaB3MK_rM4n9XjDkheP9Vvx.p9oj9Ew==

#16 MicronのHBM受注残、2028年まで完全に埋まる見通し、GlobalWafersと10年間のオフテイク契約でシリコンウェーハを確保

公開日 2026年07月09日 Investing.com アメリカ



概要

Micron TechnologyのHBM（高帯域幅メモリ）受注残は、2026年および2027年分がすでに完全に埋まっており、2028年まで顧客からの予約が入っていることが明らかになりました。これは、HBM市場における制約要因が需要ではなく供給サイドにあることを明確に示しています。同社は、HBM生産に不可欠なシリコンウェーハの安定供給を確保するため、GlobalWafersに直接資金を提供し、10年間の長期オフテイク契約を締結しました。この動きは、AIメモリ市場におけるMicronの強力なポジショニングと、サプライチェーン確保への積極的な取り組みを示しています。

主要成果

Micron Technologyは、そのHBM（高帯域幅メモリ）事業において、2026年および2027年分の受注がすでに完全に埋まっており、2028年まで顧客からの予約が殺到していることを明らかにしました。この状況は、HBM市場の現在のボトルネックが需要ではなく、生産能力、すなわち供給に起因することを明確に示しています。Micronは、HBM生産に不可欠な高品質シリコンウェーハの安定供給を確保するため、ウェーハメーカーであるGlobalWafersに直接資金を供給するとともに、10年間にわたる長期オフテイク契約を締結しました。この戦略的な動きは、AIメモリ市場におけるMicronの強力な地位と、サプライチェーン全体のレジリエンス強化への積極的なコミットメントを浮き彫りにしています。

技術・臨床詳細

HBMは、AIアクセラレーターの性能を左右する最も重要なコンポーネントであり、複数のDRAMダイを垂直に積層し、シリコン貫通電極（TSV）を用いて接続する高密度メモリです。その製造は、DRAMウェーハの生産から先端パッケージングまで、非常に複雑なプロセスを要します。HBM生産の「歩留まりの壁」は、12層スタックのような高層化において、単一の欠陥ダイでもパッケージ全体が無駄になるため、極めて厳格な品質管理と精密な製造技術が求められます。MicronがGlobalWafersと締結したオフテイク契約は、HBM生産の出発点であるシリコンウェーハの安定的な確保を目的としています。これにより、Micronは生産計画の不確実性を低減し、HBM3Eおよび将来のHBM4/HBM4E世代の安定供給体制を構築できると期待されます。また、この契約はGlobalWafersの増産投資を後押しし、サプライヤーと顧客の双方に利益をもたらすwin-winの関係を築くものです。

背景・業界文脈

AIの爆発的な成長は、半導体業界に前例のないHBM需要をもたらしました。HBMは、高帯域幅と低消費電力を両立させるため、AIチップの性能を最大化する上で不可欠です。しかし、HBMの製造は非常に技術集約的であり、特に先進的なパッケージング能力と高品質なDRAMウェーハの供給がボトルネックとなっています。Micronの受注状況と長期供給契約は、AI時代におけるサプライチェーンの戦略的性質を浮き彫りにしています。米中間の技術競争や地政学的リスクの高まりを背景に、各国政府や主要企業は、半導体サプライチェーンの国内化・地域化、および特定の材料やコンポーネントの安定供給確保に注力しています。GlobalWafersのようなウェーハサプライヤーの投資と連携は、このグローバルな再編の一部として位置づけられます。

今後の展望

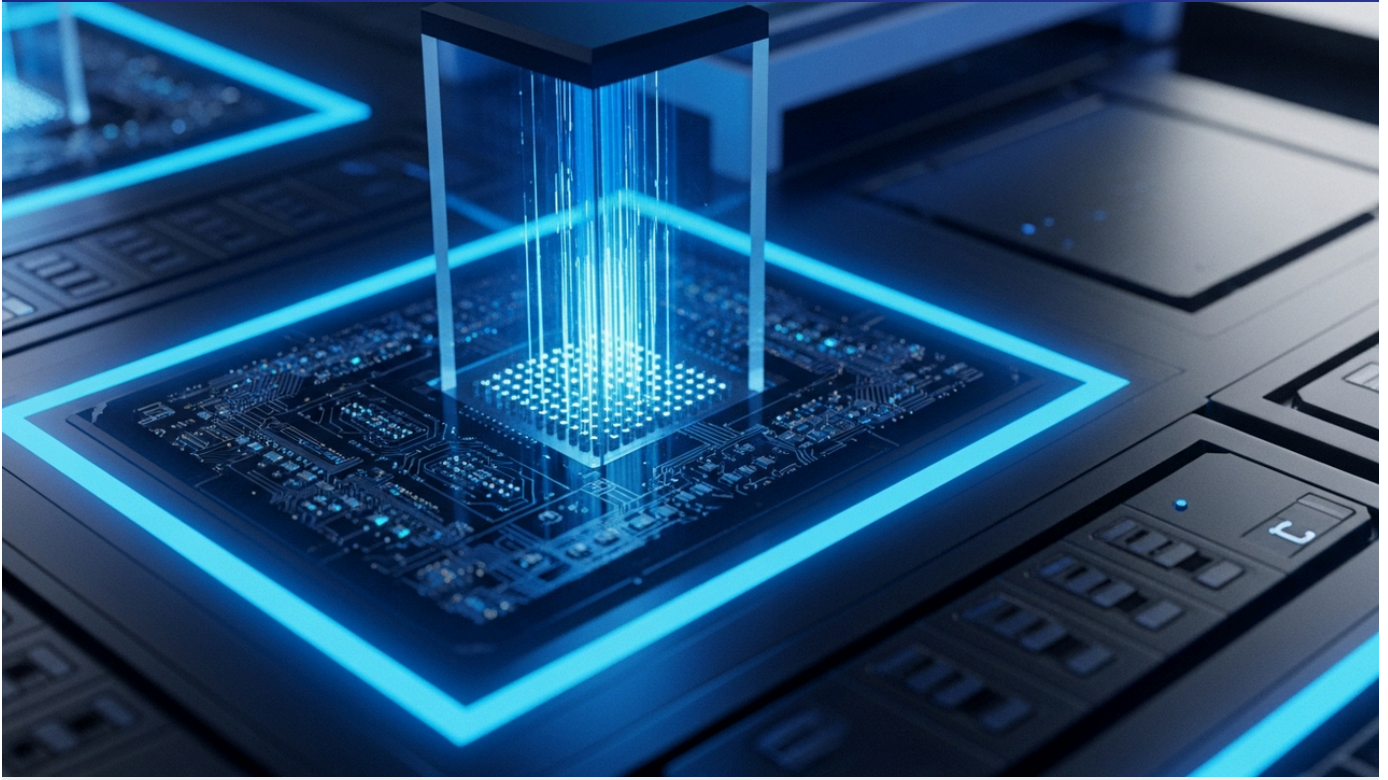
MicronのHBM事業の強固な受注残と、長期的なシリコンウェーハ供給契約の確保は、同社がAIメモリ市場で強力なリーダーシップを発揮し続けるための重要な基盤となります。これにより、Micronは競合他社であるSK hynixやSamsungとのHBM市場における競争において、安定した供給能力を武器とすることができます。HBM市場は今後も急速に拡大すると予測されており、Micronの戦略は、この高成長市場における同社の収益性と市場シェアをさらに高めるでしょう。また、このような長期契約は、半導体業界全体における垂直統合の傾向、あるいは主要サプライヤーと顧客間のより緊密な連携を促進する可能性を示唆しています。AI技術の進化が続く限り、HBMおよびその基盤となる材料の供給確保は、半導体産業の持続可能な成長にとって不可欠な要素であり続けるでしょう。

元記事: <https://www.investing.com/analysis/micron-rally-tests-whether-ai-memory-has-broken-the-cycle-200683657>

収集日: 2026年07月10日 | 自動記事収集・翻訳システム (Gemini API使用)

#17 AIがチップ設計を再形成する中、半導体業界はヘテロジニアス大規模集積（HLSI）へ転換

公開日 2026年07月02日 Next Move Strategy Consulting (via EE Times) アメリカ



概要

AIワークロードの急増に牽引され、半導体業界は従来のシステムオンチップ（SoC）パラダイムを超え、ヘテロジニアス大規模集積（HLSI）へと大きくシフトしています。3D集積とハイブリッドボンディングの進歩により、複数のダイを高密度で、ほぼモノリシックな性能で接続することが可能になっています。TSMCのコ・パッケージド・オプティクス（Co-Packaged Optics）技術は、銅配線の限界に直面する中、光接続をプロセッサにより近づけることで、AI時代の高性能コンピューティングを再定義しています。

主要成果

AIワークロードの爆発的な増加に牽引され、半導体業界は従来のシステムオンチップ（SoC）設計の限界を超え、ヘテロジニアス大規模集積（HLSI）へと劇的にシフトしています。このパラダイムシフトは、3D集積技術とハイブリッドボンディングの著しい進歩によって実現されており、複数の機能ダイを単一パッケージ内で、ほとんどモノリシックな（単一チップのような）性能で高密度に接続することを可能にします。TSMCが生産段階に入ったコ・パッケージド・オプティクス（Co-Packaged Optics, CPO）技術は、銅配線が帯域幅と電力消費の限界に達する中、光接続をプロセッサにより近接させることで、AI時代の高性能コンピューティング設計を根本から再定義しています。

技術・臨床詳細

HLSIは、異なるプロセス技術で製造された複数の機能チップレット（例：CPU、GPU、メモリ、IO）を、高度なパッケージング技術を用いて一つのシステムとして統合するアプローチです。このアプローチにより、個々のチップレットをその機能に最適化されたプロセスで製造できるため、性能、コスト、電力効率のバランスを最適化できます。3D集積技術は、チップレットを垂直に積層し、シリコン貫通電極（TSV）を用いて接続することで、配線長を短縮し、帯域幅を劇的に向上させます。さらに、ハイブリッドボンディングは、チップ同士を直接、微細な銅-銅接続で接合する技術であり、従来のマイクロバンプボンディングよりも高密度で優れた電氣的性能を提供します。これにより、ダイ間の接続密度は事実上モノリシックなレベルにまで高まります。

TSMCのコ・パッケージド・オプティクス（CPO）技術は、AI/HPCシステムにおけるI/Oのボトルネックを解消するための重要なイノベーションです。従来のシステムでは、プロセッサと光モジュールが別々に存在し、電気信号で接続されていました。しかし、AIチップの性能向上に伴い、電気配線ではデータ転送速度が限界に達し、電力消費も増大します。CPOは、光インターコネクトをプロセッサパッケージ内に直接統合することで、電気信号を光信号に変換する距離を短縮し、超高速データ伝送と大幅な電力効率の向上を実現します。これにより、データセンターにおけるAIクラスタ間の接続帯域幅を飛躍的に高めることが可能になります。

背景・業界文脈

ムーアの法則の減速は、半導体業界がチップの性能向上とコスト削減の新たな方法を模索するきっかけとなりました。AI、データセンター、5G/6G通信などの分野で要求される膨大なデータ処理能力と低遅延性は、従来のSoCアプローチだけでは満たしきれません。HLSIとチップレットは、この課題に対する強力な解決策として浮上し、IntelのEMIB、SamsungのI-Cube、TSMCのCoWoS/SolCといった多様な先端パッケージング技術が開発されてきました。特にCoWoSは、NvidiaのAIアクセラレーターで広く採用され、AIチップ設計のデファクトスタンダードとなりつつあります。CPOの導入は、I/Oのボトルネックがシステムの全体性能を制約する新たな局面に入ったことを示しており、光技術が半導体パッケージングの不可欠な要素となりつつあることを意味します。

今後の展望

HLSIへのシフトは、今後数年間、半導体業界の設計と製造を根本から再定義し続けるでしょう。AIワークロードの複雑化とデータ量の増加に伴い、より高密度で効率的なチップ統合の需要は拡大の一途を辿ります。3D集積、ハイブリッドボンディング、そしてコ・パッケージド・オプティクスのような技術は、AIの性能限界をさらに押し広げ、新たなアプリケーションとサービスを可能にする鍵となります。このトレンドは、チップ設計者、パッケージングエンジニア、材料科学者、そして製造装置メーカーに至るまで、半導体エコシステム全体にわたる協力と革新を促進します。CPOの量産開始は、AIデータセンターのアーキテクチャに大きな影響を与え、よりエネルギー効率が高く、高性能なコンピューティングインフラの実現に貢献すると期待されています。HLSIは、単なる技術的な進歩ではなく、半導体産業が直面する物理的・経済的制約を克服し、次世代コンピューティングの基盤を築くための戦略的な転換点です。

元記事: <https://www.nextmsc.com/news/chiplet-market-pivots-to-hlsi-as-ai-reshapes-chip-design>

収集日: 2026年07月10日 | 自動記事収集・翻訳システム (Gemini API使用)

#18 SK hynix、龍仁半導体クラスターと清州工場にASML製EUV装置を投入、HBM生産能力を大幅強化へ

公開日 2026年07月10日 Seeking Alpha 韓国



概要

SK hynixは、韓国の龍仁半導体クラスターと清州の先端パッケージング施設にASML製のEUV（極端紫外線）リソグラフィ装置を大規模に導入し、高帯域幅メモリ（HBM）の生産能力を大幅に強化する計画です。これには、インディアナ州に建設される40億ドルの先端パッケージング施設への投資も含まれ、HBM生産における技術的優位性と供給安定性を確保する狙いがあります。この戦略は、HBM3EおよびHBM4への強い需要に対応し、AIメモリ市場における競争力を維持するためのものです。

詳細

主要成果

SK hynixは、韓国の龍仁半導体クラスターと清州の先端パッケージング施設に対し、ASML製のEUV（極端紫外線）リソグラフィ装置を大規模に導入する計画を進めています。この戦略的投資は、高帯域幅メモリ（HBM）の生産能力を劇的に強化し、特にHBM3EおよびHBM4といった次世代AIメモリの供給を安定化させることを目的としています。さらに、同社は米国インディアナ州に40億ドルを投じて先端パッケージング施設を建設しており、グローバルな生産拠点の多様化を図りながら、HBM生産における技術的優位性と供給安定性の確保を目指しています。

技術・臨床詳細

EUVリソグラフィは、現在の半導体製造において最も微細な回路パターンを形成できる最先端技術であり、DRAMの微細化と高性能化に不可欠です。SK hynixがEUV装置を導入することで、HBMを構成するDRAMダイの密度と効率が向上し、より多くのメモリ層を積層しながらもフットプリントを維持することが可能になります。これにより、HBMの帯域幅がさらに拡大し、AIアクセラレーターの性能を最大化できます。また、清州の先端パッケージング施設では、EUVで製造されたDRAMダイを基板に統合するための高度な2.5D/3Dパッケージング技術が導入されると予想されます。インディアナ州の施設は、主にHBMの最終パッケージングとテストに焦点を当て、米国内でのAIチップ製造エコシステムを補完することになります。これは、HBM生産におけるフロントエンド（DRAM製造）とバックエンド（パッケージング）の両方で技術的リーダーシップを確立しようとするSK hynixの包括的な戦略です。

背景・業界文脈

AIの爆発的な成長は、HBMの需要を空前のレベルに押し上げており、HBMは現在、AIチップサプライチェーンにおける主要なボトルネックとなっています。SK hynixはHBM市場の先駆者の一社であり、Nvidiaのような主要顧客にHBM3Eを供給することで市場を牽引してきました。EUVの導入は、HBMの技術的複雑性が増す中で、微細化の限界を突破し、競争優位を維持するために不可欠なステップです。米国への大規模投資は、米中間の技術競争が激化し、地政学的リスクが上昇する中で、サプライチェーンの地政学的な分散と、米国内での先端半導体製造能力の強化という米国の政策（CHIPS法など）に対応するものです。韓国のSamsungもHBM生産能力に大規模な投資を行っており、AIメモリ市場における競争は極めて激化しています。

今後の展望

SK hynixによるEUVリソグラフィ装置の導入と、龍仁および清州、インディアナ州への大規模投資は、HBM生産能力と技術的リーダーシップを大幅に強化し、AIメモリ市場での同社の地位を不動のものにするでしょう。HBM3EおよびHBM4への強い需要は今後も継続すると予測されており、SK hynixの供給能力の拡大は、グローバルなAIインフラの発展に不可欠な貢献をします。しかし、高価なEUV装置の導入と大規模投資は、HBMの製造コストに影響を与える可能性があり、市場での価格競争は一段と激化するでしょう。長期的には、EUV技術と先端パッケージング能力の習熟度が、HBMサプライヤーの競争力を決定づける重要な要素となることが予想されます。この戦略は、SK hynixがAI時代における技術革新の最前線に立ち続けるための重要なステップです。

元記事: <https://seekingalpha.com/article/4921058-micron-its-hbm4-crucial-catalyst-is-still-being-ignored>

収集日: 2026年07月10日 | 自動記事収集・翻訳システム (Gemini API使用)