

半導体後工程

Weekly Intelligence Report

2026-06-20 | 37件 | 8カ国

troy-technical.jp

今週のキーワード

AI後工程

ボトルネック解消と次世代技術

37

件
記事総数

8

カ国
対象国数

16

Gbps
HBM4E速度

10

%
CoWoSギャップ

今週の全37記事 — 5軸評価で読むべき記事を選ぶ

各列の見方 — 技術新規性: ブレークスルー度合い 実用化距離: 製品として使える近さ 市場インパクト: 業界全体への影響規模
データ信頼性: 定量データ・査読の有無 日本関連度: 日本の企業・サプライチェーンとの直接的関連性

#	記事タイトル	種別	技術 新規性	実用化 距離	市場 インパクト	データ 信頼性	日本 関連度	一行サマリ
#01	韓大手HBM工場検討	企業戦略	●●●○	●●●○	●●●●	●●●○	●●●●	サムスンとSKハイニックスがAIメモリ需要に対応し、韓国湖南地域に初の半導体後工程工場建設を検討中。Amkorも投資拡大。
#02	ガラス基板浮上	技術動向	●●●●	●●●○	●●●●	●●●○	●●●●	AIブームのボトルネックである先端パッケージングに対し、ガラスコア基板が次世代技術として浮上。Intelが10億ドル以上を投資。
#03	AT&S;工場拡張	企業戦略	●●●○	●●●●	●●●●	●●●●	●●●○	AT&S;がAMDなど顧客需要に応え、マレーシアKulim拠点を最大20億ユーロで拡張。IC基板・高度PCB生産を強化。
#04	CoWoSギャップ半減	市場予測	●●●○	●●●○	●●●●	●●●○	●●●●	TSMCのCoWoS需給ギャップが2026年末までに20%から10%へ半減。次世代CoPoSはNVIDIAが2028-29年量産採用。
#05	CoWoS需要逼迫	市場危機	●●●○	●●●●	●●●●	●●●○	●●●●	TSMCのCoWoS生産能力は2026年末までに月間12.5万~13万枚に達するも需要に追いつかず、Nvidiaが60%を予約済み。
#06	ABF基板ボトルネック	技術課題	●●●●	●●●○	●●●●	●●●○	●●●●	AIアクセラレータの鍵であるABF基板がボトルネックに。Nvidia H100は12層以上必要で、ガラス基板が次世代解決策として浮上。
#07	TSMCガラス基板	技術開発	●●●●	●●●○	●●●●	●●●○	●●●●	TSMCがCoWoS向けガラス基板のサプライチェーンを強化。反り指標16%削減で高性能AI GPUに最適化、Ibidenと協力。
#08	Henkel材料拡張	企業戦略	●●●○	●●●●	●●●○	●●●○	●●●○	HenkelがAI半導体需要に対応し、韓国のエレクトロニクス材料事業を拡張。HBM向けパッケージング材料開発を強化。
#09	ガラス基板の課題	技術課題	●●●●	●●●○	●●●●	●●●○	●●●●	ガラスコア基板がAI・HPCパッケージングの次世代技術として注目されるが、脆性やTGV形成など量産化には課題が残る。
#10	ASE売上上方修正	企業戦略	●●●○	●●●●	●●●●	●●●○	●●●○	ASE Technologyが2026年LEAP売上高見通しを35億ドル以上に上方修正。AI向け先端パッケージング需要が牽引。
#11	Park Systems提携	技術開発	●●●○	●●●○	●●●○	●●●●	●●●○	Park Systemsがimecと3Dパッケージング・ロジック研究で提携。次世代半導体向け高度計測ソリューションを開発。
#12	PKGボトルネック移行	市場予測	●●●○	●●●○	●●●●	●●●○	●●●●	TSMCのCoWoS不足緩和も、ボトルネックは「超大型パッケージング」へ移行。GoogleがSamsungにTPU生産を打診か。

#	記事タイトル	種別	技術 新規性	実用化 距離	市場 インパクト	データ 信頼性	日本 関連度	一行サマリ
#13	imec RFインターポージャー	学術論文	●●●●○ ○	●●●○ ○	●●●○ ○	●●●●○ ○	●●●○ ○	imecがDバンド以上のミリ波・サブTHz向け高密度MICAP RFインターポージャーを発表。III-Vチップレット統合を加速。
#14	TSMC/Amkor提携	企業戦略	●●●○ ○	●●●●○ ○	●●●●○ ●	●●●○ ○	●●●○ ○	TSMCとAmkorがアリゾナ州で10年間の先端パッケージング提携。CoWoS供給強化と米国内工コシステム構築へAmkorは70億ドル投資。
#15	AI需要でメモリ不足	市場危機	●●●○ ○	●●●●○ ●	●●●●○ ●	●●●○ ○	●●●○ ○	AIインフラ需要がメモリ不足を深刻化。TSMC CoWoS制約とベトナム労働力不足が複合的課題に。
#16	Nokia米国拡張	企業戦略	●●●○ ○	●●●●○ ○	●●●○ ○	●●●○ ○	●●●○ ○	Nokiaが米国ペンシルベニア州でAI向け半導体先端テスト・パッケージング能力を10倍に拡張。
#17	マレーシアPKGコンソ	産業政策	●●●○ ○	●●●○ ○	●●●○ ○	●●●○ ○	●●●○ ○	マレーシアが半導体高付加価値化へ「先端パッケージングコンソーシアム」を設立し1.85億リンギット投資。
#18	CoWoSギャップ半減	市場予測	●●●○ ○	●●●○ ○	●●●●○ ●	●●●●○ ○	●●●○ ○	TSMCのCoWoS生産能力増強でAIチップ供給ギャップが2026年末までに20%から10%に半減。次世代CoPoSも進展。
#19	SE誌特集	解説記事	●●●○ ○	●●●○ ○	●●●○ ○	●●●○ ○	●●●○ ○	Semiconductor Engineering誌が2026年6月版でオンチップフォトニクス、ハイブリッドボンディング、GaNデバイスの特集。
#20	AT&S;工場拡張	企業戦略	●●●○ ○	●●●●○ ○	●●●●○ ○	●●●●○ ○	●●●○ ○	AT&S;がAMDなど主要顧客との合意に基づきマレーシア・クリム工場を拡張、AI用IC基板能力を増強へ。
#21	KAIST液体冷却	学術論文	●●●●○ ●	●●●○ ○	●●●●○ ○	●●●○ ○	●●●○ ○	KAISTの研究チームがAI半導体の熱管理ボトルネックを打破する革新的液体冷却技術を開発。既存工場への導入も容易。
#22	Samsung PKG遅れ	市場危機	●●●○ ○	●●●●○ ●	●●●●○ ○	●●●○ ○	●●●○ ○	SamsungはAIチップ競争で先端パッケージング能力の遅れが課題。TSMCやIntelに後塵を拝す状況。
#23	Lam Research収益増	市場予測	●●●○ ○	●●●●○ ●	●●●●○ ○	●●●○ ○	●●●○ ○	Lam ResearchがAI需要で先端パッケージング収益が2026年に50%増を予測。「静かなるAIシャベル売り」として注目。
#24	SK Hynix HBM4E	新製品	●●●●○ ○	●●●●○ ○	●●●●○ ●	●●●●○ ○	●●●○ ○	SK hynixが次世代AI向け12層「HBM4E」サンプル出荷開始。ピンあたり16Gbps、電力効率20%以上向上。
#25	SK Hynix米国協議	企業戦略	●●●○ ○	●●●○ ○	●●●●○ ○	●●●○ ○	●●●○ ○	SK Hynixが米国務副長官とHBM供給・米国投資計画を協議。米国内半導体サプライチェーン強化へ。
#26	Micron HBM完売	市場危機	●●●○ ○	●●●●○ ●	●●●●○ ●	●●●○ ○	●●●○ ○	Micronが2026年までのHBM生産能力を完売。NVIDIAの次世代AIプラットフォーム「Vera Rubin」に採用決定。
#27	Kaynes印OSAT	企業戦略	●●●○ ○	●●●○ ○	●●●○ ○	●●●●○ ○	●●●○ ●	インドのKaynes Technologyが日本のAOI Electronicsと提携し、インドに約500億円のOSAT工場を建設。
#28	TSMC/Amkor提携	企業戦略	●●●○ ○	●●●●○ ○	●●●●○ ●	●●●○ ○	●●●○ ○	TSMCとAmkorが米国での先端パッケージング強化に向け10年間の戦略的提携を締結。AI/HPC向け供給を確保。
#29	AT&S;工場拡張	企業戦略	●●●○ ○	●●●●○ ○	●●●●○ ○	●●●●○ ○	●●●○ ○	AT&S;がAMDを含むAI・HPC向けハイエンドIC基板の生産能力拡大へマレーシアと中国に最大20億ユーロを投資。
#30	Amkor米国拡大	企業戦略	●●●○ ○	●●●●○ ○	●●●●○ ●	●●●○ ○	●●●○ ○	Amkor Technologyがアリゾナ州で67エーカーの土地を追加取得。米国初の大量生産可能な先端パッケージングOSAT施設を目指し拡大。
#31	Intel幹部招聘	企業戦略	●●●○ ○	●●●●○ ○	●●●●○ ○	●●●●○ ○	●●●○ ○	Intelが元SK hynix CEOの李錫熙氏を先端パッケージング部門のシニアVPに任命。AIシステム強化を加速。
#32	Samsung HBM工場	企業戦略	●●●○ ○	●●●○ ○	●●●●○ ○	●●●○ ○	●●●○ ○	Samsungが韓国Honam地域にHBM特化型の先端半導体パッケージング工場建設を検討。AIサーバー需要に対応。

#	記事タイトル	種別	技術 新規性	実用化 距離	市場 インパクト	データ 信頼性	日本 関連度	一行サマリ
#33	SK Hynix HBM4E	新製品	●●●●○ ○	●●●●○ ○	●●●●● ●	●●●●○ ○	●●●●○ ○	SK hynixが12層スタック48GBの次世代HBM4E AIメモリチップの出荷を開始。ピンあたり16Gbps、電力効率20%以上向上。
#34	TSMC CoPoS開発	技術開発	●●●●○ ○	●●●●○ ○	●●●●● ●	●●●●○ ○	●●●●● ●	TSMCがCoPoS開発を加速し310x310mmパネルフォーマットを標準化。2028年後半量産に向けガラスコア基板技術も導入。
#35	Nokia米国拡張	企業戦略	●●●○ ○	●●●●○ ○	●●●●○ ○	●●●●○ ○	●●●○ ○	Nokiaが米ペンシルベニア州で先端半導体テスト・パッケージング事業を大規模拡張。従業員倍増でAIインフラ強化へ。
#36	Amkor SiP移管	企業戦略	●●●○ ○	●●●●○ ○	●●●●○ ○	●●●●○ ○	●●●○ ○	Amkor Technologyがプレミアムスマホ向け先端パッケージング需要増でSiP生産をベトナムへ移管し、高価値プログラムを強化。
#37	imec III-V統合	学術論文	●●●●○ ●	●●●○ ○	●●●○ ○	●●●●○ ○	●●●○ ○	imecがRFシリコンインターポーザーでIII-Vチップレット統合に成功。容量密度10-100倍増、600nm未満の整列精度達成。

●●●●○ High ●●●○ Med-High ●●●○ Med ●●○○○ Low | 背景黄色 = 注目記事

今週、判断に影響する3つの問い

① AIチップのボトルネック解消は、あなたの製品開発を加速するか？

TSMCのCoWoS供給ギャップが2026年末までに半減し、SK hynixは次世代HBM4Eのサンプル出荷を開始しました。これにより、AIチップの供給不足は緩和され、高性能AIアクセラレータの入手性が向上する見込みです。自社のAI関連製品開発ロードマップに、これらの供給改善を織り込むべきか検討が必要です。

② ガラスコア基板は、自社の材料・装置事業にとって機会か、脅威か？

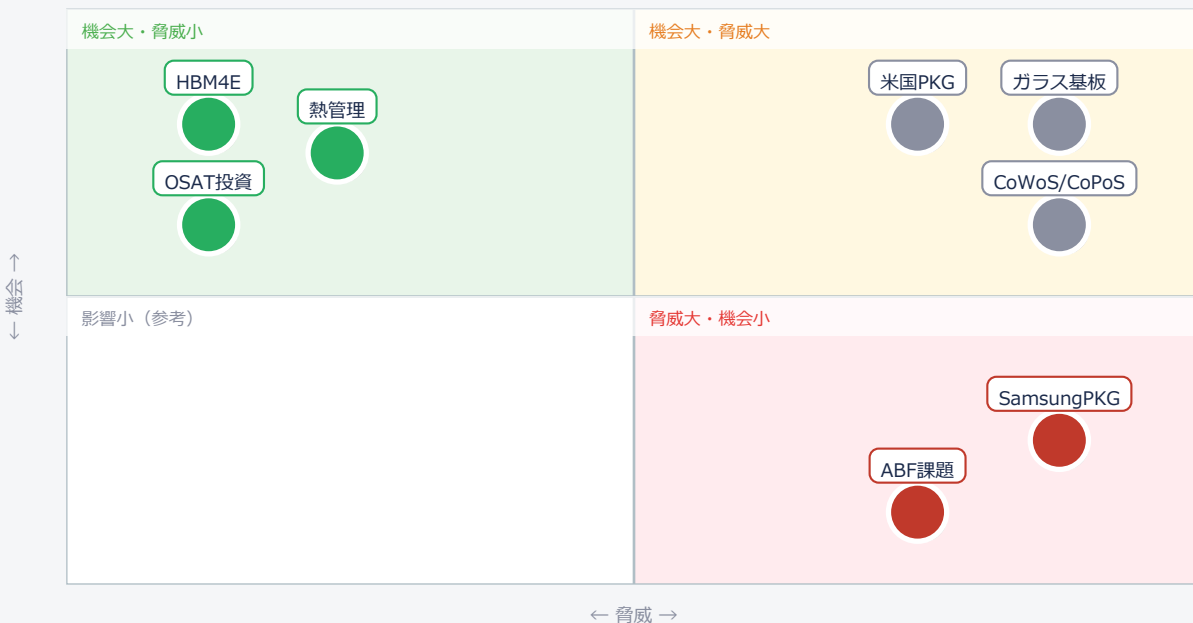
IntelやTSMCが次世代パッケージングの鍵としてガラスコア基板に大規模投資を進めています。ABF基板の反り問題解決や高密度化の可能性を秘める一方で、量産化には脆性やTGV形成など多くの課題があります。日本の材料・装置メーカーは、この新技術への参入機会を探るか、既存ABF事業の戦略を見直す必要があります。

③ 半導体後工程のグローバル再編は、サプライチェーン戦略を変えるか？

韓国、マレーシア、米国、インドなど世界各地で先端パッケージング工場への大規模投資が相次いでいます。特に米国ではTSMCとAmkorが10年間の戦略的提携を結び、国内エコシステムを強化。地政学リスクを考慮し、サプライチェーンの多様化と地域分散を加速すべきか、自社の調達・生産戦略を見直す時期に来ています。

日本企業にとっての「機会 vs 脅威」

日本企業にとっての「機会 vs 脅威」マトリクス



項目	象限	↑ 機会	↓ 脅威
● ガラス基板	注意	次世代基板材料の市場獲得	技術開発競争激化、既存事業陳腐化
● HBM4E	機会大	AIメモリ需要への対応	競合との技術・量産競争
● CoWoS/CoPoS	注意	先端PKG装置・材料需要増	供給過剰リスク、技術変化対応
● OSAT投資	機会大	海外市場での事業拡大	地政学リスク、コスト競争
● 熱管理	機会大	革新的冷却技術の市場創出	既存技術の陳腐化
● SamsungPKG	脅威大	競合への参入機会	日本企業のサプライヤー選定
● 米国PKG	注意	米国市場での事業拡大	地政学リスク、国内優遇政策

● ABF課題	齋威大	新材料開発の機会	既存ABF事業の限界
---------	-----	----------	------------

深掘り ① — TSMC、CoPoSとガラス基板で次世代PKG加速

#34 | 2026/06/17 | TrendForce | 技術新規性●●●●○ 実用化距離●●○○○ 市場インパクト●●●●●
データ信頼性●●●●○ 日本関連度●●●●●

TSMCは次世代先端パッケージング技術CoPoSの開発を加速し、310x310mmの大型パネルフォーマットを標準化する方針です。2027年にパイロット生産、2028年後半には量産開始を目指しており、これにより現在のウェハーベースのCoWoSよりも大幅な高集積化とコスト効率の向上が期待されます。

さらに、TSMCはCoWoSの先進バージョンにガラスコア基板の導入も計画しており、台湾のInnoluxや日本のIbidenが開発に協力しています。ガラス基板は優れた平坦性、熱安定性、信号伝達特性を提供し、微細配線と高密度TGVの実現を可能にすることで、AIおよびHPCチップの性能を飛躍的に向上させる鍵となります。

▶ 技術者の視点

TSMCのCoPoSとガラス基板への戦略は、AIチップの性能限界を押し上げる上で極めて重要です。310x310mmパネルフォーマットの標準化は、製造装置メーカーにとって新たな投資機会を創出しますが、既存のウェハーベース装置との互換性や、パネルサイズ拡大に伴う歩留まり管理の難易度上昇は大きな課題です。ガラス基板は反り問題解決に有効ですが、ガラスの脆性やThrough-Glass Via (TGV) の高スループット・高信頼性形成技術の確立が量産化のボトルネックとなるでしょう。日本企業にとっては、Ibidenが既に協力しているように、ガラス材料、TGV加工装置、検査装置、および関連材料（接着剤、封止材）において大きな【機会】があります。しかし、この技術変化に対応できない既存の有機基板メーカーや関連装置メーカーには【脅威】となり得ます。R&D部門は、ガラス基板の特性評価と加工技術の動向を注視し、早期に技術パートナーシップを検討すべきです。

深掘り ② — SK Hynix、次世代HBM4Eサンプル出荷開始

#24 | 2026/06/18 | SK hynix Inc. | 技術新規性●●●●○ 実用化距離●●●●○ 市場インパクト●●●●●
データ信頼性●●●●○ 日本関連度●●●●○

SK hynixが次世代AI向けDRAMである12層積層「HBM4E」のサンプル出荷を開始しました。このHBM4Eは、ピンあたり最大16Gbpsのデータ処理速度と、既存モデルから20%以上向上した電力効率を特徴とし、HBM4の11.7Gbpsを30%以上上回る高速化を実現しています。

同社はAdvanced MR-MUF技術を採用し、48GB容量と17%低減された熱抵抗を実現しました。NVIDIAのジェンソン・フアンCEOがComputex 2026でSK hynixブースを訪問し、製品への期待を示しており、AIチップの性能向上に不可欠な要素となります。

▶ 技術者の視点

SK hynixのHBM4Eサンプル出荷は、AIメモリ市場における同社の技術的優位性を改めて示すものです。ピンあたり16Gbps、電力効率20%以上向上という数値は、AIアクセラレータの性能とデータセンターの運用コストに直接的に貢献するでしょう。特にAdvanced MR-MUF技術による熱抵抗17%低減は、多層積層HBMの信頼性確保において極めて重要です。この技術は、アンダーフィル材料や封止材の熱伝導性、低応力特性が鍵となります。日本企業にとっては、HBM製造に必要な高品質な材料（NCF、アンダーフィル、封止材、熱界面材料）や精密な製造・検査装置を提供する【機会】が拡大します。HBM4Eの量産が本格化すれば、これらの材料・装置の需要はさらに高まるでしょう。一方で、競合他社が同様の技術を開発・量産化する【脅威】も存在します。日本の材料メーカーは、HBMメーカーとの密接な連携を通じて、次世代HBMの要求仕様を先取りした材料開発を加速すべきです。

深掘り ③ — ABF基板のボトルネックとガラス基板の可能性

#06 | 2026/06/14 | Data Gravity | 技術新規性●●●●○ 実用化距離●●○○○ 市場インパクト●●●●●
データ信頼性●●●○○ 日本関連度●●●●●

AIアクセラレータ、HBMメモリ、チップレットベース設計に不可欠なABF (Ajinomoto Build-up Film) 基板が、半導体パッケージングのボトルネックとなっています。NvidiaのH100 GPUは12層以上のABFを必要とし、次世代B200はCoWoS-Lを使用し、生産史上最大のパッケージの一つです。

このABFの「反り壁」問題を解決する次世代技術としてガラス基板が注目されています。ガラス基板はより微細なビア密度と優れた誘電特性を提供しますが、量産化には新たな製造装置、プロセス認定、サプライチェーンインフラが必要で、まだ数年かかると見られています。

▶ 技術者の視点

ABF基板のボトルネックは、AIチップの大型化・多層化に伴う避けられない課題です。特に「反り」は、高精度なチップレット統合の歩留まりと信頼性を大きく左右します。ガラス基板は、その優れた寸法安定性と熱膨張係数により、この反り問題を根本的に解決する可能性を秘めています。しかし、ガラスの脆性という材料固有の課題に加え、Through-Glass Via (TGV) の形成技術、ガラス基板に対応した新しい製造装置、そして既存サプライチェーンとの互換性確保は、量産化への大きな障壁です。日本はABF基板で高いシェアを持つ企業が存在するため、この技術シフトは既存事業への【脅威】となります。一方で、ガラス材料、TGV加工装置（レーザー、エッチング）、検査装置、ガラス基板向け接着・封止材料など、新たな【機会】が生まれます。日本の材料・装置メーカーは、ガラス基板技術の動向を綿密に追跡し、早期にR&D投資と戦略的パートナーシップを構築することが急務です。

その他の注目記事

TSMC、CoWoS生産能力2026年末までに月間12.5万~13万枚も需要追いつかず、Nvidiaが60%予約 (INDmoney)
技術新規性●●○○○ 実用化距離●●●●● 市場インパクト●●●●●

AIチップのCoWoS供給逼迫は2026年まで継続し、Nvidiaが大部分を確保。他のAIチップ開発企業は供給確保に苦慮する可能性が高い。

AIブームのボトルネック「先端パッケージング」、ガラスコア基板が次世代技術として浮上、Intelが10億ドル投資 (Infra Startups)
技術新規性●●●●○ 実用化距離●●○○○ 市場インパクト●●●●●

Intelがガラスコア基板に10億ドル以上を投資し、2026-2030年の高容量生産を目指す。次世代パッケージングの主導権争いが激化。

Kaynes Technology、日本のAOI Electronicsと提携しインドに3307クロール (約500億円) OSAT工場を建設、半導体後工程強化へ (Sahi)
技術新規性●●○○○ 実用化距離●●●○○ 日本関連度●●●●●

日本のAOI

Electronicsと三井物産がインドのOSAT工場建設に技術・材料で協力。インドの半導体後工程強化に日本企業が貢献。

KAIST、AI半導体の熱管理ボトルネックを打破する革新的液体冷却技術を開発 (Mirage News)
技術新規性●●●●● 実用化距離●●○○○ 市場インパクト●●●●○

KAISTが既存工場に大規模投資なしで導入可能な液体冷却技術を開発。AI半導体の熱問題解決に貢献し、日本の冷却技術メーカーに機会。

Samsung、AIチップ競争で先端パッケージングの遅れが課題に、TSMC・Intelに後塵 (digitimes)
技術新規性●○○○○ 実用化距離●●●●● 市場インパクト●●●●○

Samsungの先端パッケージング能力の遅れがAIチップ市場での競争力に影響。日本の材料・装置メーカーは競合動向を注視すべき。

今週のアクション提案

記事評価マトリクスと機会/脅威分析を踏まえたアクション提案です。

■ 即時（今週中）

- 【R&D;/経営企画】ガラスコア基板に関する最新技術動向（TGV形成、脆性対策、材料特性）を調査し、自社技術との関連性を評価。特に日本のIbidenの動向を深掘り。
- 【調達/半導体PKG】HBM4Eのサンプル評価情報を収集し、次世代AIチップ設計への影響を分析。主要HBMサプライヤーのロードマップと供給体制を確認。
- 【経営企画】AI半導体後工程におけるグローバルな設備投資（韓国、米国、マレーシア、インド）の動向を把握し、自社のサプライチェーン戦略への影響を議論。

■ 短期（1ヶ月）

- 【R&D;/材料開発】ガラス基板向け接着剤、封止材、熱界面材料（TIM）の要求特性を特定し、既存製品の適用可能性や新規開発の必要性を検討。KAISTの液体冷却技術も視野に入れる。
- 【半導体PKG/製造】TSMCのCoPoSやAmkorの米国OSAT工場拡張など、先端パッケージング技術の進化が自社の製造プロセスや装置要件に与える影響を評価。
- 【営業/マーケティング】AIチップメーカー（NVIDIA, AMD, Intel）のパッケージング戦略とHBM調達状況を分析し、自社製品の提案機会を特定。

■ 中長期（四半期～）

- 【経営企画/R&D;】ガラス基板技術の量産化に向けたロードマップを策定し、戦略的パートナーシップやM&Aの可能性を検討。特に日本の強みである精密加工技術との連携を模索。
- 【調達/経営企画】地政学リスクを考慮した半導体サプライチェーンの多様化戦略を立案。インドや東南アジアのOSAT拠点への投資や提携の可能性を評価。
- 【R&D;】AIチップの熱管理課題に対応する次世代冷却技術（液体冷却、TIMなど）の研究開発を強化。学術機関やスタートアップとの連携も視野に入れる。

半導体後工程 採用記事全文集

出力日: 2026-06-20

採用記事数: 37 件

収録記事一覧

- #01 サムスン電子とSKハイニックス、AIメモリ需要急増に対応し韓国湖南地域に初の半導体後工程工場を検討、Amkorも9.8億ドル追加投資
- #02 AIブームのボトルネック「先端パッケージング」、ガラスコア基板が次世代技術として浮上、Intelが10億ドル投資
- #03 AT&S、AMDなど顧客需要に応えマレーシアKulim拠点を最大20億ユーロで拡張、IC基板・高度PCB生産強化
- #04 TSMCのCoWoS需給ギャップ、2026年末までに20%から10%へ半減、次世代CoPoSをNVIDIAが2028-29年量産採用
- #05 TSMC、CoWoS生産能力2026年末までに月間12.5万~13万枚も需要追いつかず、Nvidiaが60%予約
- #06 AIアクセラレータの鍵「ABF基板」がボトルネックに、Nvidia H100は12層以上必要、ガラス基板が次世代解決策か
- #07 TSMC、CoWoS向けガラス基板のサプライチェーン強化、反り指標16%削減で高性能AI GPUに最適化
- #08 Henkel、AI半導体需要に対応し韓国のエレクトロニクス材料事業を拡張、HBM向けパッケージング材料開発強化
- #09 ガラスコア基板がAI・HPCパッケージングの次世代技術として注目、量産化への課題は脆性とTGV形成
- #10 ASE Technology、2026年LEAP売上高見通しを35億ドル以上に上方修正、AI向け先端パッケージング需要が牽引
- #11 Park Systems、imecと3Dパッケージング・ロジック研究で提携、次世代半導体向け高度計測ソリューション開発
- #12 TSMC、CoWoS不足緩和もボトルネックは「超大型パッケージング」へ移行、GoogleがSamsungにTPU生産を打診か
- #13 imec、Dバンド以上のミリ波・サブTHz向け高密度MIMCAP RFインターポージャー発表、III-Vチップレット統合を加速
- #14 TSMCとAmkor、アリゾナ州で10年間の先端パッケージング提携、CoWoS供給強化と米国内工コシステム構築へAmkorは70億ドル投資
- #15 AIインフラ需要がメモリ不足を深刻化、TSMC CoWoS制約とベトナム労働力不足が複合的課題に
- #16 Nokia、米国ペンシルベニア州でAI向け半導体先端テスト・パッケージング能力を10倍に拡張

- #17 マレーシア、半導体高付加価値化へ「先端パッケージングコンソーシアム」を設立し1.85億リンギット投資
- #18 TSMC、CoWoS生産能力増強でAIチップ供給ギャップを2026年末までに20%から10%に半減、次世代CoPoSも進展
- #19 Semiconductor Engineering誌、2026年6月版でオンチップフォトニクス、ハイブリッドボンディング、GaNデバイスを特集
- #20 AT&S、AMDなど主要顧客との合意に基づきマレーシア・クリム工場を拡張、AI用IC基板能力を増強へ
- #21 KAIST、AI半導体の熱管理ボトルネックを打破する革新的液体冷却技術を開発
- #22 Samsung、AIチップ競争で先端パッケージングの遅れが課題に、TSMC・Intelに後塵
- #23 Lam Research、AI需要で先端パッケージング収益が2026年に50%増を予測、「静かなるAIシヤベル売り」として注目
- #24 SK hynix、次世代AI向け12層「HBM4E」サンプル出荷開始、性能・電力効率を大幅向上しNVIDIA CEOも注目
- #25 SK Hynix、米国務副長官とHBM供給・米国投資計画を協議、米国内半導体サプライチェーン強化へ
- #26 Micron、2026年までのHBM生産能力を完売、NVIDIAの次世代AIプラットフォーム「Vera Rubin」に採用決定
- #27 Kaynes Technology、日本のAOI Electronicsと提携しインドに3307クローレル（約500億円）OSAT工場を建設、半導体後工程強化へ
- #28 TSMCとAmkor、米国での先端パッケージング強化に向け10年間の戦略的提携を締結
- #29 AT&S、AMDを含むAI・HPC向けハイエンドIC基板の生産能力拡大へマレーシアと中国に最大20億ユーロを投資
- #30 Amkor Technology、アリゾナ州で67エーカーの土地を追加取得し、米国初の大量生産可能な先端パッケージングOSAT施設を目指し拡大
- #31 Intel、元SK hynix CEOの李錫熙氏を先端パッケージング部門のシニアVPに任命、AIシステム強化へ
- #32 Samsung、韓国Honam地域にHBM特化型の先端半導体パッケージング工場建設を検討、AIサーバー需要に対応
- #33 SK hynix、12層スタック48GBの次世代HBM4E AIメモリチップの出荷を開始、ピンあたり16Gbps、電力効率20%以上向上
- #34 TSMC、CoPoSパッケージング開発を加速し、310x310mmパネルフォーマットを標準化。2028年後半の量産に向けガラスコア基板技術も導入
- #35 Nokia、米ペンシルベニア州で先端半導体テスト・パッケージング事業を大規模拡張、従業員500人超に倍増、AIインフラ強化へ

#36 Amkor Technology、プレミアムスマホ向け先端パッケージング需要増でSiP生産をベトナムへ移管し、高価値プログラムを強化

#37 imec、RFシリコンインターポザーでIII-Vチップレット統合に成功、容量密度10-100倍増、600nm未満の整列精度達成

サムスン電子とSKハイニックス、AIメモリ需要急増に対応し韓国湖南地域に初の半導体後工程工場を検討、Amkorも9.8億ドル追加投資

公開日 2026年06月14日 The Elec Inc. 韓国



概要

サムスン電子とSKハイニックスは、AIインフラ需要の急増に応えるため、韓国湖南地域に初の半導体後工程パッケージング工場建設を検討している。サムスは光州とセマングム、SKハイニックスは光州または務安を候補地としており、Amkor Technologyも既存の光州工場に2035年までに約9億8000万ドルを投資し、1000人を追加雇用する計画を進めている。この動きは、HBMなどの先端パッケージング容量不足の解消と、政府の地域均衡発展政策を促進する。両社の公式発表はまだだが、AIシステムの高帯域幅メモリ需要が背景にある。

詳細

主要成果

サムスン電子とSKハイニックスは、AIインフラ需要の爆発的な増加に対応するため、韓国の湖南地域に新たな半導体後工程パッケージング工場の建設を積極的に検討している。この戦略的動きは、高帯域幅メモリ（HBM）などの先端パッケージング容量の深刻な不足を解消し、世界の半導体サプライチェーンにおける両社の競争力をさらに強化することを目的としている。光州にはすでにAmkor Technologyの既存エコシステムが存在しており、Amkor自身も2035年までに光州工場に約9億8000万ドル（約1兆3000億ウォン）を投資し、1000人の追加雇用を創出する計画を進めている。

技術・経済詳細

サムスン電子は光州とセマングムを、SKハイニックスは光州または務安をそれぞれの新規パッケージング工場候補地としており、具体的な投資規模は未定ながらも、合計で10億ドル規模の投資が見込まれている。湖南地域が選ばれた背景には、比較的手頃な用地取得費用、豊富な水資源、安定した電力供給といったインフラ上の優位性がある。特に、水は半導体製造において不可欠な資源であり、この地域は長期的な供給安定性を提供できると評価されている。両社の参入は、既存のAmkorエコシステムとの相乗効果により、地域の半導体産業クラスターを大幅に強化する可能性を秘めている。

背景・業界文脈

AIチップの性能向上には、ロジックチップとHBMのようなメモリチップを効率的に統合する高度なパッケージング技術が不可欠である。現在、TSMCのCoWoSをはじめとする先端パッケージング能力がAIチップ供給のボトルネックとなっており、世界中でその増強が急務となっている。韓国政府は、地域間の産業均衡発展を推進しており、今回の投資検討は政府の政策目標とも合致する。これにより、韓国国内での半導体エコシステムがさらに強化され、外部環境変化に対するレジリエンス（回復力）が向上することが期待される。

今後の展望

両社の湖南地域への投資が実現すれば、AI半導体市場における韓国のリーダーシップがさらに強固なものとなる。Amkorとの連携によるパッケージング技術革新と生産能力の拡大は、グローバルなAIインフラ構築を加速させる上で重要な役割を果たすだろう。また、地域経済には大規模な雇用創出と関連産業の誘致による活性化が期待され、再生可能エネルギーの活用など、持続可能な製造モデルへの貢献も視野に入れている。

元記事: <https://www.thelec.net/news/articleView.html?idxno=11312>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

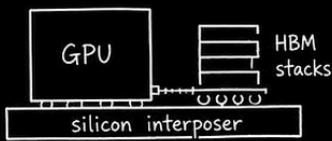
AIブームのボトルネック「先端パッケージング」、ガラスコア基板が次世代技術として浮上、Intelが10億ドル投資

公開日 2026年06月13日 Infra Startups アメリカ

ADVANCED PACKAGING

the toll booth between GPU and HBM

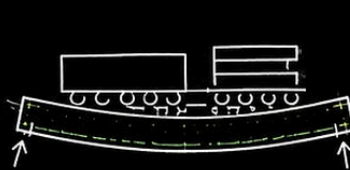
① CoWoS choke point



GPU \leftrightarrow HBM

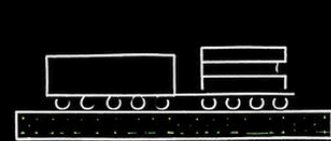
you can design it...
but you still have to package it

② ABF substrate



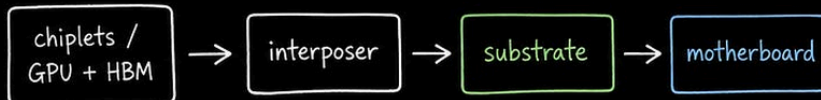
- routes power + signals
- big AI packages \rightarrow warpage

③ Glass substrate



- flatter
- denser wiring
- next step

★ advanced packaging matters more as chips get bigger



★ packaging = bottleneck

概要

先端パッケージングはAIブームにおける決定的なボトルネックとなっており、TSMCのCoWoSキャパシティが世界のAIインフラ構築ペースを決定している。2024年末までに月間約4万枚のCoWoSウェーハが出荷され、2025年には7万5千枚に達すると予測されている。また、次世代先端パッケージングの物理的フロンティアとしてガラスコア基板が注目されており、Intelはアリゾナ州のガラスR&Dラインに10億ドル以上を投資し、2026年から2030年の間に高容量生産を目指している。

詳細

主要成果

AIの急速な普及とそれに伴う高性能チップへの需要は、先端パッケージング技術を半導体サプライチェーンにおける決定的なボトルネックとして浮上させている。現在、TSMCのCoWoS（Chip on Wafer on Substrate）生産能力が世界のAIインフラ構築ペースを実質的に規定している状況にある。しかし、このボトルネックを打開する次世代技術として、ガラスコア基板が大きな注目を集めている。Intelは既にこの分野でのリーダーシップを目指し、アリゾナ州のR&Dラインに10億ドル以上を投資し、2026年から2030年までの期間に高容量生産の実現を見込んでいる。

技術・経済詳細

TSMCのCoWoS技術は、複数のHBM（高帯域幅メモリ）スタックとロジックダイを統合し、AIアクセラレータの性能を最大化する上で不可欠だ。その供給能力は厳しく、2024年末までに月間約4万枚のCoWoSウェーハが出荷された後、2025年には月間7万5千枚まで拡大すると予測されている。これに対し、ガラスコア基板は従来の有機基板と比較して、優れた寸法安定性、低い熱膨張係数、より微細な配線パターン形成能力といった技術的利点を持つ。これにより、より高密度なインターコネクト、向上した電力供給ネットワーク、および優れた熱管理が可能となり、将来のAIおよびHPCチップの性能限界を押し広げると期待されている。Intelの10億ドルを超える投資は、ガラス基板の量産技術確立に向けたコミットメントの表れであり、長期的な市場優位性の確保を目指す。

背景・業界文脈

AIチップの性能向上は、チップ内のトランジスタ数だけでなく、チップ間およびチップ内のデータ伝送速度と電力効率に大きく依存する。先端パッケージングは、これらの課題を解決するための重要な手段であり、そのボトルネックはAI産業全体の成長を制限しかねない。ガラス基板は、この課題に対する有望な解決策として、半導体業界全体で研究開発が進められている。Intelは、自社製品のロードマップにガラス基板を組み込むだけでなく、サプライチェーン全体の技術革新を推進することで、オープンなエコシステム形成にも貢献しようとしている。

今後の展望

Intelによるガラスコア基板への大規模投資と、2026年から2030年を見据えた高容量生産の目標は、半導体パッケージング技術の未来を大きく変える可能性を秘めている。ガラス基板技術が成熟し、量産化が本格的に進めば、AIチップの性能向上とコスト削減に大きく貢献し、AI技術のさらなる普及を加速させるだろう。しかし、ガラスの脆性やThrough-Glass Via (TGV) 形成などの技術的課題、および既存サプライチェーンとの互換性の確保には、今後も継続的な研究開発と業界全体での協力が不可欠となる。ガラスコア基板は、まさにAI時代の次世代半導体を定義する技術として、その動向が注目される。

元記事: <https://www.infrastartups.com/p/advanced-packaging-the-toll-booth>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

AT&S、AMDなど顧客需要に応えマレーシアKulim拠点を最大20億ユーロで拡張、IC基板・高度PCB生産強化

公開日 2026年06月15日 AT&S Official Press Release オーストリア



概要

AT&Sは、顧客であるAMDおよび他の主要テクノロジー企業との長期的な合意に基づき、マレーシアKulim製造拠点の拡張を発表した。AIインフラの世界的な構築による前例のない需要に対応するため、既存のプラント1の稼働成功に加え、プラント2の既存構造の改修とIC基板コアおよび高度PCB用の新しい製造サイトの建設が含まれる。この投資総額は15億ユーロから20億ユーロに上り、先端パッケージング需要の急増に応える。

詳細

主要成果

AT&Sは、主要顧客であるAMDおよびその他複数のテクノロジーリーダーとの長期的なコミットメントに基づき、マレーシアのKulim製造拠点の画期的な拡張計画を発表した。この大規模投資は、AIインフラの世界的構築によって引き起こされる前例のない先端半導体パッケージング需要に対応することを目的としている。拡張計画には、既に成功裏に稼働しているプラント1の能力増強に加え、プラント2の既存構造の大幅な改修と、IC基板コアおよび高度なプリント基板（PCB）製造のための最新鋭の新規サイトの建設が含まれる。総投資額は15億ユーロから20億ユーロという巨額に達する見込みであり、これはAT&Sの未来に向けた戦略的コミットメントを強く示すものだ。

技術・経済詳細

Kulimサイトの拡張は、主に高性能コンピューティング（HPC）およびAIアプリケーション向けの複雑なIC基板と高度なパッケージングソリューションの生産能力を大幅に引き上げる。特に、AIアクセラレータやHBM（高帯域幅メモリ）を統合する先端パッケージには、高密度で信頼性の高い基板が不可欠であり、AT&Sはこれらのニーズに応えるために技術革新と生産プロセスの最適化を進める。15億ユーロから20億ユーロという投資額は、マレーシアにおける過去最大の外国直接投資の一つとなり、地域経済に多大な影響を与えるだろう。この投資は、長期的な顧客契約によって裏打ちされており、AT&Sの市場における競争優位性と収益の安定性をもたらすと期待されている。

背景・業界文脈

AI革命は、データ処理能力に対する需要を指数関数的に増加させており、その結果、半導体チップの設計と製造において、より高性能な基板と先端パッケージング技術が不可欠となっている。Kulimは、マレーシアが世界の半導体サプライチェーンにおいて重要な役割を担う「シリコンバレー」の一つとして位置づけられており、AT&Sの投資は、この地域の既存の半導体エコシステムをさらに強化する。AMDのような大手顧客との戦略的パートナーシップは、AT&SがAI時代における先端基板ソリューションの主要サプライヤーとしての地位を確立する上で極めて重要である。今回の拡張は、グローバルな半導体サプライチェーンのレジリエンスを高め、特定の地域への依存リスクを軽減する動きとも合致する。

今後の展望

AT&SのKulimサイト拡張は、今後数年間におけるAIおよびHPC市場の成長を支える上で不可欠な要素となる。増強された生産能力と技術革新は、同社が先端IC基板と高度PCBの分野でリーダーシップを維持し、新たな市場機会を捉えることを可能にするだろう。長期的な顧客コミットメントに裏打ちされたこの大規模投資は、AT&Sの収益成長を加速させるとともに、サプライチェーンの多様化と強靱化に貢献し、グローバルなテクノロジー競争におけるマレーシアの戦略的重要性も高める。今後も、AI技術の進化とともに、より複雑で高性能な基板・パッケージングソリューションへの需要は高まり続け、AT&Sの役割はますます重要になることが予想される。

元記事: <https://ats.net/en/press/ats-expands-kulim-site-to-support-long-term-customer-demand-and-deepen-strategic-technology-partnerships/>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

TSMCのCoWoS需給ギャップ、2026年末までに20%から10%へ半減、次世代CoPoSをNVIDIAが2028-29年量産採用

公開日 2026年06月15日 Moomoo シンガポール



概要

TSMCは先端パッケージング能力の拡張を加速しており、CoWoSの需給ギャップは現在の約20%から2026年末までに約10%に大幅に縮小する見込みである。同時に、次世代パッケージングプラットフォームであるCoPoS（Chip-on-Panel-on-Substrate）の研究開発と展開計画も進展しており、NVIDIAのFeynmanプラットフォームが最初の採用顧客となり、2028年から2029年までの量産を目指していると報じられている。

TrendForceの予測によると、TSMCのCoWoS月間生産能力は2026年までに12万～14万ウェーハに達するとされている。

詳細

主要成果

TSMCは、AIチップ製造のボトルネックとなっているCoWoS（Chip on Wafer on Substrate）先端パッケージング能力の拡張を加速しており、現在の約20%に達する需給ギャップを、2026年末までに約10%にまで大幅に縮小する見込みだ。さらに、同社は次世代パッケージングプラットフォームであるCoPoS（Chip-on-Panel-on-Substrate）の開発も積極的に推進しており、NVIDIAのFeynmanプラットフォームがCoPoSの最初の採用顧客となる予定であると報じられている。この技術は2028年から2029年までの量産を目指しており、AIチップの性能向上と供給安定化に貢献する。

技術・経済詳細

CoWoSの需給ギャップが縮小する背景には、TSMCによる複数の拠点での大規模な投資と生産プロセスの最適化がある。TrendForceの予測では、TSMCのCoWoS月間生産能力は2026年までに12万～14万ウェーハに達するとされており、これはAIチップ需要の増加に部分的に追いつくことを意味する。CoPoSは、CoWoSと比較してより大型の基板（パネル）上にチップを統合することで、さらなる高集積化とコスト効率の向上を目指す技術である。NVIDIAのFeynmanプラットフォームがCoPoSを採用することは、この新技術がハイエンドAIアクセラレータにとって極めて重要であることを示唆している。CoPoSの量産化は、現在のCoWoSの制約を緩和し、より大規模なAIシステムの構築を可能にする。

背景・業界文脈

AIの急速な発展は、高性能コンピューティング（HPC）チップとHBM（高帯域幅メモリ）の需要を劇的に高めており、これらのコンポーネントを統合する先端パッケージング技術が半導体サプライチェーンのボトルネックとなっている。TSMCは、このボトルネック解消に向けて、継続的に投資と技術革新を進めている。CoWoSの供給改善は、AIチップの供給不足問題を部分的に緩和し、AIインフラの展開速度を加速させる可能性がある。しかし、AIチップの性能要求が高まるにつれて、CoPoSのようなさらに先進的なパッケージング技術の必要性が増しており、業界は常に新たなボトルネックに直面する可能性がある。

今後の展望

TSMCのCoWoS供給ギャップの縮小とCoPoSの導入は、AIチップ市場に大きな影響を与えるだろう。短期的な供給安定性の向上は、AIハードウェアの展開を加速させ、NVIDIAのような主要プレイヤーの成長を後押しする。中長期的には、NVIDIAがCoPoSを先行採用することで、この新技術が業界標準の一つとなる可能性もある。CoPoSの量産化は、AIチップの集積度と性能をさらに向上させ、次世代のAIアプリケーションやデータセンターの設計に革命をもたらす可能性がある。しかし、CoPoSのサプライチェーン構築や歩留まりの安定化など、新たな課題も予想されるため、今後の進展が注目される。

元記事: <https://www.moomoo.com/news/post/71534056/ai-computing-capacity-bottleneck-easing-report-taiwan-semiconductor-s-cowos>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

TSMC、CoWoS生産能力2026年末までに月間12.5万～13万枚も需要追いつかず、Nvidiaが60%予約

公開日 2026年06月17日 INDmoney インド



概要

TSMCのCoWoS先端パッケージングはAIチップ供給における依然として隠れたボトルネックであり、2026年末までに月間約12万5千～13万枚のウェーハ生産能力を目標としているものの、需要には追いついていない。TSMCのCEOはCoWoSのキャパシティが2026年まで「非常に逼迫しており、完売している」と明言している。Nvidiaは2026年にTSMCのCoWoS総生産量の約60%にあたる80万～85万枚のCoWoSウェーハを予約しており、先進パッケージングの価格はウェーハ自体の2～4倍の速度で上昇している。

詳細

主要成果

TSMCのCoWoS（Chip on Wafer on Substrate）先端パッケージング技術は、AIチップ供給における主要な、そして依然として隠れたボトルネックであり続けている。同社は2026年末までに月間約12万5千～13万枚のウェーハ生産能力達成を目指しているものの、AIチップへの爆発的な需要には追いついていないのが現状だ。TSMCのCEO自身が、2026年までのCoWoSキャパシティは「非常に逼迫しており、すでに完売している」と異例のコメントを発表。特にNvidiaは、2026年のTSMCのCoWoS総生産量の約60%に相当する80万～85万枚のCoWoSウェーハをすでに予約済みであり、この極端な供給不足は先端パッケージングの価格をウェーハ自体の2～4倍の速度で上昇させている。

技術・経済詳細

CoWoS技術は、複数のロジックダイとHBM（高帯域幅メモリ）スタックをシリコンインターポージャー上に高密度で統合することで、AIプロセッサの性能と効率を劇的に向上させる。この技術は、AIの複雑な演算処理に不可欠な高速データ転送と高い電力効率を実現するため、NvidiaのようなAIチップのリーダーにとって必須の技術となっている。NvidiaがTSMCのCoWoS生産能力の大部分を確保していることは、同社の市場支配力を示唆すると同時に、他のAIチップ開発企業が供給確保に苦慮している現状を浮き彫りにする。結果として、先端パッケージングのコストはAIチップ全体の製造コストに占める割合を大きく増加させており、これがAIハードウェアの高価格化に直結している。

背景・業界文脈

AIの急速な進化は、半導体業界に前例のない需要の波をもたらしているが、同時に、従来の製造プロセスでは対応しきれない新たなボトルネックを生み出している。先端パッケージングは、ムーアの法則の限界に直面する中で、半導体性能を向上させるための新たなフロンティアとして位置づけられている。TSMCのCoWoSの供給制約は、AIインフラの展開ペースに直接的な影響を与え、グローバルなAI競争において重要な戦略的意味合いを持つ。この状況は、IntelやSamsungといった競合他社が、独自の先端パッケージングソリューションを開発・強化する動機付けともなっている。

今後の展望

TSMCのCoWoS供給逼迫が2026年まで続くという予測は、AIチップ市場の需給バランスが依然として不安定であることを示唆している。Nvidiaが主要なCoWoS容量を確保し続けることで、同社のAIアクセラレータ製品の優位性は維持されるだろう。しかし、供給制約とコスト上昇は、より広範なAIアプリケーションの開発と展開を遅らせる可能性もある。長期的に見れば、TSMCがCoWoS生産能力を拡大する一方で、CoPoSなどの次世代パッケージング技術への移行や、IntelやSamsungによる代替ソリューションの市場投入が、AIチップサプライチェーンの多様化と安定化に貢献する可能性がある。業界は、このボトルネックの解消に向けて、材料、装置、プロセスのあらゆる側面で革新を追求し続けることになるだろう。

元記事: <https://www.indmoney.com/blog/us-stocks/tsmc-cowos-bottleneck-ai-chip-supply-squeeze-explained>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

AIアクセラレータの鍵「ABF基板」がボトルネックに、Nvidia H100は12層以上必要、ガラス基板が次世代解決策か

公開日 2026年06月14日 Data Gravity アメリカ



概要

ABF (Ajinomoto Build-up Film) 基板は、AIアクセラレータ、HBMメモリ、チップレットベース設計において不可欠なコンポーネントであり、半導体パッケージングのボトルネックとなっている。NvidiaのH100 GPUは12層以上のABFが必要で、BlackwellのB200はCoWoS-Lを使用し生産史上最大のパッケージの1つである。ガラス基板はABFの「反り壁」問題を解決し、より微細なビア密度と優れた誘電特性を提供するが、量産化には新たな製造装置、プロセス認定、サプライチェーンインフラが必要で、まだ数年かかると見られている。

詳細

主要成果

ABF（Ajinomoto Build-up Film）基板は、AIアクセラレータ、HBM（高帯域幅メモリ）、およびチップレットベース設計において不可欠なコンポーネントであり、現在、半導体パッケージングにおける新たなボトルネックとして浮上している。Nvidiaの高性能H100 GPUは、その複雑な構造のために12層以上のABF基板を必要とし、次世代のBlackwell B200はCoWoS-Lを使用し、生産史上最大のパッケージの一つとして位置づけられる。このABFの課題を解決する有望な次世代技術として、ガラス基板が注目されている。ガラス基板は、ABF基板の主要な問題である「反り壁」を解決し、より微細なビア密度と優れた誘電特性を提供するが、量産化にはまだ数年の期間が必要であると見られている。

技術・経済詳細

ABF基板は、多層配線と微細な回路形成を可能にし、高密度なチップ統合と高速信号伝送をサポートする。しかし、特に大型化・多層化が進むAIチップパッケージにおいて、製造工程での反りや寸法安定性の問題が深刻化している。Nvidia H100やBlackwell B200のような最先端GPUは、膨大なトランジスタ数とHBMの統合を必要とし、これに対応するためには極めて高精度で複雑なABF基板が不可欠となる。ガラス基板は、その優れた機械的強度と熱安定性により、従来の有機ABF基板に比べて反りの問題が大幅に軽減される。また、より微細なThrough-Glass Via（TGV）や配線形成が可能となり、電気信号の損失を低減する誘電特性にも優れている。しかし、ガラス基板の量産化には、専用の製造装置の開発、厳格なプロセス認定、そして新たなサプライチェーンインフラの構築が必須であり、これには多大な投資と時間を要する。

背景・業界文脈

AIの爆発的な成長は、半導体業界に前例のない要求を突きつけている。特に、HBMとロジックチップを緊密に統合する先端パッケージングは、AIアクセラレータの性能を決定する上で最も重要な要素の一つとなっている。ABF基板の供給不足と技術的限界は、AIチップの生産能力全体に影響を与え、業界全体での解決策が求められている。このような背景の中、Intelをはじめとする大手半導体企業は、ガラス基板技術を次世代パッケージングの鍵として位置づけ、積極的に研究開発と投資を進めている。ガラス基板は、チップレット技術のさらなる進化と、より高性能な異種統合パッケージの実現を可能にする潜在力を持つ。

今後の展望

ガラス基板技術は、ABF基板が抱える主要なボトルネックを解消し、AIアクセラレータやHPC（高性能コンピューティング）向けチップの性能を飛躍的に向上させる可能性を秘めている。Intelのような企業がガラス基板への大規模投資を進めることで、量産化に向けた技術開発とサプライチェーンの構築は加速するだろう。しかし、ガラスの脆性という根本的な問題や、新しい製造プロセスの確立、コスト効率の改善など、商用化までの道のりには依然として多くの課題が残る。今後数年間で、ガラス基板技術がこれらの課題をいかに克服し、半導体パッケージングの主流技術としての地位を確立できるかが、AI時代の半導体産業の発展を左右する重要な鍵となるだろう。

元記事: <https://www.datagravity.dev/p/the-abf-substrate-bottleneck>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

TSMC、CoWoS向けガラス基板のサプライチェーン強化、反り指標16%削減で高性能AI GPUに最適化

公開日 2026年06月16日 Wccftch アメリカ



概要

TSMCは、CoWoSパッケージング技術の高度なバージョン向けにガラス基板のサプライチェーンを拡大しており、InnoluxおよびIbidenと協力している。ガラス基板は、パッケージの反り指標を16%削減し、熱膨張、抵抗、インダクタンスも改善するなど、高性能コンピューティングチップの課題解決に貢献する可能性を秘めている。NVIDIAのRubinやBlackwellチップなどのハイエンドAI GPUに適しているが、大量生産はまだ先であると見られている。

詳細

主要成果

TSMCは、CoWoS（Chip on Wafer on Substrate）パッケージング技術のさらなる進化に向け、ガラス基板のサプライチェーン強化に積極的に取り組んでいる。同社は、ディスプレイ大手Innoluxおよび日本のIC基板メーカーIbidenと協力し、高性能AI GPUに最適化された次世代パッケージングソリューションの開発を進めている。ガラス基板は、従来の有機基板と比較してパッケージの反り指標を16%削減する優れた特性を示し、熱膨張、電気抵抗、インダクタンスといった主要な電氣的・熱的特性も改善する。これにより、NVIDIAのRubinやBlackwellといったハイエンドAI GPUの性能を最大限に引き出す可能性を秘めているものの、本格的な大量生産の実現にはまだ時間を要すると見られている。

技術・経済詳細

ガラス基板の導入は、先端パッケージングにおける主要な課題である「反り」を劇的に改善する。パッケージの反りは、多層チップの積層や微細なインターコネクト形成において重大な問題となり、歩留まりや信頼性に悪影響を及ぼす。ガラス基板の低い熱膨張係数と高い剛性は、この反り問題を解決する上で極めて有効だ。さらに、ガラスは有機材料よりも優れた誘電特性を持ち、高速信号伝送における電気抵抗やインダクタンスを低減できるため、HBM（高帯域幅メモリ）とロジックダイ間のデータ転送速度を向上させ、電力効率を高めることが可能となる。TSMCとInnolux、Ibidenとの提携は、ガラス基板の技術開発だけでなく、安定した供給体制を構築するための戦略的動きである。これにより、次世代のAIアクセラレータの設計自由度と性能限界を押し広げることが期待される。

背景・業界文脈

AIの進化は、半導体チップの設計とパッケージングに前例のない要求を突きつけている。特に、大規模なAIモデルのトレーニングと推論には、膨大な演算能力とデータ転送帯域幅が必要であり、従来のパッケージング技術では対応が困難になりつつある。TSMCのCoWoSは、HBM統合型AIチップのデファクトスタンダードとなっているが、さらなる性能向上と大型化には、基板材料の革新が不可欠だ。ガラス基板は、この課題に対する有望な解決策として、業界全体で注目を集めており、Intelも同様にこの技術への投資を強化している。この競争は、AI時代の半導体性能の限界を押し広げる重要な原動力となる。

今後の展望

TSMCが主導するガラス基板サプライチェーンの強化は、高性能AI GPUの未来に大きな影響を与えるだろう。反り指標の16%削減という具体的な成果は、ガラス基板が従来の有機基板に比べて明確な優位性を持つことを示している。NVIDIAの次世代チップにガラス基板が採用されれば、AIアクセラレータの性能は新たなレベルに到達するだろう。しかし、ガラスの加工技術、Through-Glass Via (TGV) の形成、および既存の半導体製造装置との互換性など、量産化に向けた技術的課題は依然として大きい。これらの課題を克服し、コスト効率の高い量産体制が確立されれば、ガラス基板は先端パッケージングの主流となり、AI時代のコンピューティング性能を再定義する可能性を秘めている。

元記事: <https://wccftech.com/tsmc-bets-on-glass-for-cowos-as-silicon-mimicking-thermals-beat-organic-substrates-yet-mass-production-stays-distant/>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

Henkel、AI半導体需要に対応し韓国のエレクトロニクス材料事業を拡張、HBM向けパッケージング材料開発強化

公開日 2026年06月17日 The Elec Inc. 韓国



概要

ドイツの材料メーカーHenkelは、AI半導体需要の急増に対応するため、韓国のエレクトロニクス材料事業への投資を拡大している。これには、研究開発人員の増強と技術力の強化が含まれる。同社は、次世代高帯域幅メモリ（HBM）向けのパッケージング材料を開発しており、ダイアタッチペースト、アンダーフィル材料、非導電性ペースト/フィルム、封止材、熱界面材料（TIM）などの主要な半導体パッケージング材料を供給している。

詳細

主要成果

ドイツの化学大手Henkelは、AI半導体市場の急速な拡大とそれに伴う先端パッケージング材料への需要増に対応するため、韓国におけるエレクトロニクス材料事業への大規模投資を発表した。この戦略的強化には、研究開発（R&D）部門の人員増強と、最先端技術力のさらなる向上が含まれる。特に、同社は次世代の高帯域幅メモリ（HBM）に不可欠なパッケージング材料の開発に注力しており、ダイアタッチペースト、アンダーフィル材料、非導電性ペースト/フィルム、封止材、および熱界面材料（TIM）といった主要な半導体パッケージング材料の供給において重要な役割を担っている。

技術・経済詳細

AIチップの性能は、複数のチップレット（ロジックダイやHBMスタック）を高密度に統合する先端パッケージング技術に大きく依存する。これらの統合には、各コンポーネントを確実に接続し、動作中の熱を効率的に管理するための高性能材料が不可欠だ。Henkelが開発・供給するHBM向けパッケージング材料は、以下の技術的課題に対応する: 1. ダイアタッチペーストは、チップと基板を強固に接続し、優れた熱伝導性を提供する。2. アンダーフィル材料は、チップとパッケージの熱膨張係数の不一致による応力を緩和し、接続信頼性を高める。3. TIMは、チップからヒートシンクへの熱伝導を最大化し、AIチップの過熱を防ぐ。これらの材料は、HBMの多層スタック構造やCoWoSのような先端パッケージングにおいて、チップの長期的な信頼性と性能を保証する上で不可欠である。Henkelの投資は、これらの高性能材料の供給能力を拡大し、技術的優位性を維持することを目的としている。

背景・業界文脈

AI革命は、データセンターにおける高性能サーバーやエッジデバイスにおけるAI推論処理の需要を爆発的に高めている。これにより、HBMのような先進メモリとAIプロセッサを統合する先端パッケージング技術が半導体サプライチェーンのボトルネックとなり、関連材料の需要も急増している。韓国は、サムスン電子やSKハイニックスといった主要なHBMメーカーを擁しており、先端半導体サプライチェーンにおける中心的なハブとなっている。Henkelの韓国における投資拡大は、この成長市場への対応と、主要顧客との連携を深めるための戦略的な動きである。グローバルな半導体材料市場において、高性能材料の安定供給は、AI産業全体の発展にとって極めて重要だ。

今後の展望

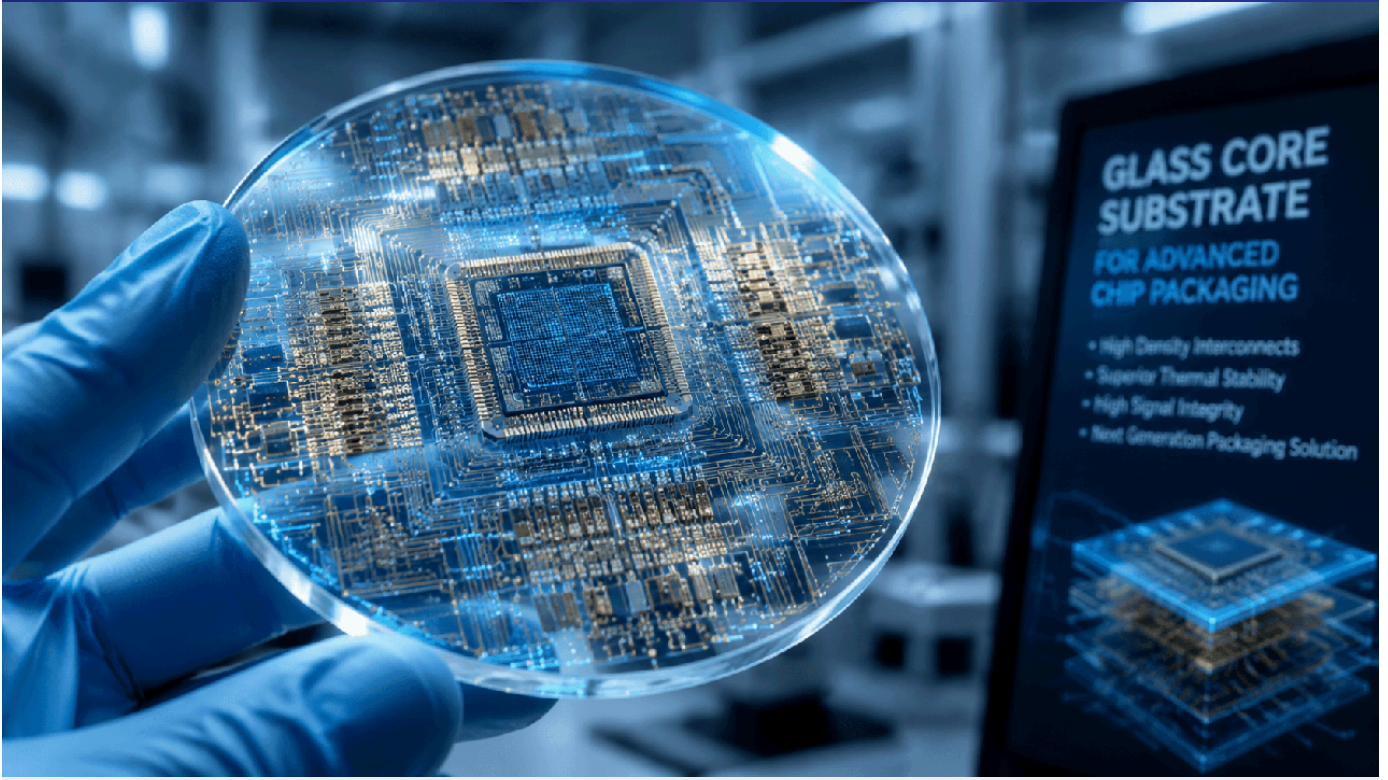
Henkelの韓国におけるエレクトロニクス材料事業への投資拡大は、AI半導体市場の持続的な成長を支える上で重要な役割を果たすだろう。特にHBM向けのパッケージング材料の技術革新と供給能力の強化は、次世代AIアクセラレータの開発と量産化を加速させる。同社の高性能材料は、AIチップの信頼性、性能、および電力効率の向上に直接貢献し、AI技術のさらなる普及を後押しする。今後も、AI技術の進化とともに、より高度なパッケージング材料への需要は増大し続けると予想され、Henkelのような材料メーカーの役割はますます戦略的なものとなる。

元記事: <https://www.thelec.net/news/articleView.html?idxno=11397>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

ガラスコア基板がAI・HPCパッケージングの次世代技術として注目、量産化への課題は脆性とTGV形成

公開日 2026年06月14日 Pandaily 中国



概要

ガラスコア基板は、AIチップ、HPC（高性能コンピューティング）、先端プロセッサパッケージングにおける高性能化需要を背景に、半導体パッケージング業界で大きな注目を集めている。従来の有機基板と比較して、優れた寸法安定性、低い熱膨張係数、より微細な配線幅での電気的性能の向上を提供する。しかし、ガラスの脆性、スケラブルなTGV（Through-Glass Via）形成プロセスの開発、サプライチェーンインフラの構築など、量産化には依然として複数の課題が残る。

詳細

主要成果

ガラスコア基板は、AIチップ、HPC（高性能コンピューティング）、および次世代先端プロセッサのパッケージングにおける高性能化要求の急増を背景に、半導体業界で極めて重要な技術として浮上している。この革新的な基板は、従来の有機基板と比較して、優れた寸法安定性、非常に低い熱膨張係数、そしてより微細な配線パターンにおける電氣的性能の向上といった顕著な利点を提供する。しかし、その広範な量産化には、ガラス自体の脆性、スケラブルなThrough-Glass Via（TGV）形成プロセスの開発、および必要なサプライチェーンインフラの構築といった複数の技術的および製造上の課題が依然として残されている。

技術・経済詳細

ガラスコア基板の最も顕著な利点の一つは、その優れた寸法安定性である。これは、特に大型化・多層化が進む先端パッケージングにおいて、チップと基板間の位置合わせ精度を向上させ、歩留まりを高める上で極めて重要となる。また、ガラスの熱膨張係数がシリコンに近いため、チップと基板の熱膨張ミスマッチによる応力発生を抑制し、パッケージの信頼性を向上させる。さらに、ガラスは誘電特性に優れ、高周波信号伝送における電気損失を低減し、より微細な配線幅とビアピッチの実現を可能にするため、HBM（高帯域幅メモリ）とロジックダイ間のデータ転送速度を向上させる上で有利である。しかし、これらの利点を享受するためには、ガラスの脆性に対処する製造プロセスの開発や、高スループットで信頼性の高いTGV形成技術の確立が不可欠となる。TGVは、ガラス基板を貫通する電氣的接続であり、その微細化と信頼性向上は量産化の鍵を握る。

背景・業界文脈

AIやHPCアプリケーションの進化は、半導体チップの集積度と性能を限界まで引き上げることを要求している。従来の有機基板は、その熱的・電氣的・機械的特性において、これらの要求に対応しきれなくなりつつある。特に、チップレット技術の普及に伴い、複数のチップレットを高い精度で統合し、効率的に熱を排出できる新しい基板材料が強く求められている。ガラスコア基板は、この課題に対する最も有望な解決策の一つとして、Intel、TSMC、Samsungといった業界大手を含む多くの企業が研究開発と投資を加速させている。これにより、半導体パッケージング業界は新たな材料革命の入り口に立っている。

今後の展望

ガラスコア基板が半導体パッケージングの未来を担う可能性は大きいですが、商用化には技術的ブレークスルーと大規模なインフラ投資が不可欠である。特に、ガラスの脆性を克服し、製造プロセス全体で高い歩留まりを確保する技術、およびコスト効率の良いTGV形成技術の確立が喫緊の課題だ。これらの課題が解決されれば、ガラスコア基板はAIチップ、HPCプロセッサ、および次世代モバイルデバイス向けのパッケージングにおいて主流の技術となり、半導体の性能と機能に新たな次元をもたらすだろう。今後数年間で、サプライチェーン全体での協力と革新を通じて、ガラスコア基板の量産化に向けた進展が加速することが期待される。

元記事: <https://pandaily.com/glass-core-substrate-chip-packaging-commercialization-jun2026>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

ASE Technology、2026年LEAP売上高見通しを35億ドル以上に上方修正、AI向け先端パッケージング需要が牽引

公開日 2026年06月12日 Zacks アメリカ

TradingView News

概要

ASE Technology Holdingは、LEAP（Leading Edge Advanced Packaging）事業の成長軌道に強い自信を示し、2026年のLEAP売上高見通しを10%引き上げ、35億ドル以上になると予想している。この上方修正は、AIアプリケーションに関連する先端パッケージングおよびテストサービスの需要が当初の予測を上回っていることを明確に反映している。ASEは、追加で6億ドルの機械設備投資を計画しており、その大部分はLEAP関連のウェーハソート能力に充てられる。

詳細

主要成果

ASE Technology Holdingは、同社のLEAP（Leading Edge Advanced Packaging）事業が力強い成長軌道に乗っていることを強調し、2026年のLEAP売上高見通しを以前の予測から10%引き上げ、35億ドル以上になると発表した。この大幅な上方修正は、AIアプリケーションの急速な普及によって引き起こされる先端パッケージングおよびテストサービスへの需要が、当初の予想を上回るペースで拡大していることを明確に示している。この需要に対応するため、ASEは追加で6億ドルの機械設備投資を計画しており、その投資の大部分はLEAP関連のウェーハソーティング能力の強化に割り当てられる予定だ。

技術・経済詳細

LEAP事業は、AIアクセラレータやHPC（高性能コンピューティング）向けチップに不可欠な、CoWoS（Chip on Wafer on Substrate）に類似した高密度統合パッケージング技術や、テストソリューションを提供している。これらの技術は、複数のロジックダイやHBM（高帯域幅メモリ）を効率的に統合し、高速データ転送と高い電力効率を実現する上で極めて重要である。売上高見通しの上方修正は、AIチップの製造における先端パッケージングのボトルネックが依然として深刻であり、ASEがこの領域で主要な供給者としての地位を確立していることを示唆している。追加の6億ドルの設備投資は、特にウェーハソーティング能力を増強することで、先端パッケージングプロセスの初期段階における効率とスループットを向上させ、全体的な生産能力と市場対応力を高めることを目的としている。

背景・業界文脈

AI革命は、半導体業界に構造的な変化をもたらしており、従来の微細化技術だけでは性能向上の限界に近づいている。その結果、チップレット技術や3Dスタッキングを含む先端パッケージングが、次世代半導体性能の鍵として注目されている。AIチップの設計がより複雑化し、HBMの搭載量が増加するにつれて、高精度で信頼性の高いパッケージングとテストの需要は指数関数的に増加している。ASE Technologyは、この市場のトレンドを早期に捉え、大規模な戦略的投資を行うことで、AI時代のサプライチェーンにおいて不可欠なプレーヤーとしての地位を確立した。同社の成功は、先端パッケージングが半導体業界の新たな成長エンジンとなっていることを明確に示している。

今後の展望

ASE TechnologyのLEAP事業の継続的な成長と、積極的な設備投資は、AIアプリケーションの進化と普及を強力にサポートするだろう。2026年の35億ドル以上の売上高予測は、同社がAIチップサプライチェーンにおける重要な役割をさらに拡大することを示唆している。今後、AI技術が多様な産業分野に浸透するにつれて、より高性能で多様な先端パッケージングソリューションへの需要はさらに高まることが予想される。ASEは、この成長機会を捉え、技術革新と生産能力の強化を通じて、長期的な企業価値向上を目指す。この動向は、AIハードウェア開発を加速させ、グローバルなテクノロジー競争に大きな影響を与えるだろう。

元記事: <https://www.tradingview.com/news/zacks:283b6e75a094b:0-asx-expects-over-3-5b-in-leap-revenues-in-2026-is-more-growth-ahead/>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

Park Systems、imecと3Dパッケージング・ロジック研究で提携、次世代半導体向け高度計測ソリューション開発

公開日 2026年06月15日 imec Official Press Release ベルギー



概要

ナノ計測技術のリーダーであるPark Systemsは、世界的な半導体研究ハブであるimecと2年間の共同開発プログラム（JDP）を開始した。この提携は、次世代3D先端パッケージングおよびロジックチップに必要な高度な計測ソリューションを開発することを目的としている。imecは、3Dシステムインテグレーションに関する産業提携プログラム（IIAP）のメンバーとして、Park Systemsに次世代3Dパッケージングおよびロジックロードマップに基づいたサンプルを提供する。

詳細

主要成果

ナノ計測技術の世界的リーダーであるPark Systemsは、半導体研究の権威であるimec（アイメック）と、2年間にわたる画期的な共同開発プログラム（JDP）を締結した。この戦略的提携の主たる目的は、次世代の3D先端パッケージングおよびロジックチップの製造に不可欠となる、極めて高度な計測ソリューションを共同で開発することにある。imecは、3Dシステムインテグレーションに関する産業提携プログラム（IIAP）の主要メンバーとして、Park Systemsに対して最新の3Dパッケージングおよびロジックロードマップに基づいた貴重なサンプルを提供し、研究開発を加速させる。

技術・経済詳細

3D先端パッケージング技術は、複数のチップを垂直方向に積層することで、データ転送速度を向上させ、電力消費を削減し、チップ全体のフットプリントを縮小する。しかし、この複雑な構造は、製造プロセスにおける微細な欠陥や寸法のばらつきに対して極めて敏感であるため、高精度な計測が不可欠となる。Park Systemsの原子間力顕微鏡（AFM）技術は、サブナノメートルレベルの精度で表面形状を計測できるため、3Dパッケージングにおけるダイ間の微小なずれ、ボンディング品質、および材料特性の評価に貢献する。imecからのサンプル提供は、実際の製造環境に近い条件下でPark Systemsの計測技術を検証し、最適化することを可能にする。この共同開発は、3Dパッケージングにおける歩留まり向上と信頼性確保に直結し、次世代半導体の量産化を加速させる。

背景・業界文脈

AI、HPC（高性能コンピューティング）、IoTといった分野の急速な発展は、半導体チップに前例のない性能と集積度を要求している。従来の2次元的な微細化だけでは限界が見えつつある中で、3Dパッケージング技術は半導体業界の新たなフロンティアとして注目されている。しかし、3D積層構造の製造は、プロセスが複雑で、計測技術がボトルネックとなることが多い。imecは、半導体研究の最先端を走り、業界全体のロードマップを形成する上で重要な役割を担っている。Park Systemsとの提携は、計測技術のイノベーションを通じて、この3Dパッケージングの課題を克服し、次世代半導体製造の効率と品質を向上させることを目指している。

今後の展望

Park Systemsとimecの共同開発プログラムは、次世代半導体製造における計測技術の進化に決定的な影響を与えるだろう。高度な計測ソリューションの開発は、3D先端パッケージングおよびロジックチップの設計、製造、および品質管理プロセスの最適化を可能にする。これにより、AIアクセラレータ、HBM（高帯域幅メモリ）、およびその他の高性能チップの量産化が加速し、半導体業界全体のイノベーションを後押しする。この提携を通じて得られる知見と技術は、将来的には自動運転車、データセンター、エッジAIデバイスなど、多岐にわたるアプリケーション分野での技術的進歩に貢献し、世界のデジタル変革をさらに推進する重要な基盤となることが期待される。

元記事: <https://www.imec-int.com/en/press/park-systems-invests-advanced-metrology-portfolio-3d-packaging-and-logic-research>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

TSMC、CoWoS不足緩和もボトルネックは「超大型パッケージング」へ移行、GoogleがSamsungにTPU生産を打診か

公開日 2026年06月15日 Zhitong Finance APP 香港



概要

GoogleがAIトレーニングおよび推論システム用のテンソルプロセッシングユニット（TPU）の特定のハードウェアコンポーネントの生産に関してSamsung Electronicsと協議している可能性があり、TSMCの先端プロセスAIチップ製造および先端パッケージング容量が依然として逼迫していることを示唆している。TSMCのCoPoS先端パッケージングプラットフォームは、2028年頃に量産開始が予定されており、CoWoSの容量不足が緩和されても、ボトルネックが先端プロセス技術、超大型パッケージング、ガラスコア基板、TGV、システムレベル歩留まりの経済性へと移行することを示している。

詳細

主要成果

GoogleがAIトレーニングおよび推論システム用のテンソルプロセッシングユニット（TPU）の特定のハードウェアコンポーネント製造に関してSamsung Electronicsと協議している可能性が報じられ、これはTSMCの先端プロセスAIチップ製造および先端パッケージング能力が依然として極度に逼迫している状況を浮き彫りにしている。同時に、TSMCの次世代先端パッケージングプラットフォームであるCoPoS（Chip-on-Panel-on-Substrate）は2028年頃の量産開始が予定されているが、CoWoSの容量不足が緩和されても、ボトルネックは先端プロセス技術、超大型パッケージング、ガラスコア基板、TGV（Through-Glass Via）、およびシステムレベル歩留まりの経済性といった、より複雑な課題へと移行することが予測されている。

技術・経済詳細

AIチップの性能向上には、CoWoSのような高密度な先端パッケージングが不可欠だが、その供給制約はAIハードウェアの展開を遅らせる主要因となっている。GoogleがSamsungにTPU生産を打診しているという報道は、TSMCへの依存度を低減し、サプライチェーンの多様化を図る大手テック企業の戦略的な動きと解釈できる。TSMCのCoPoSは、CoWoSのウェーハベースのアプローチとは異なり、より大きなパネル上でチップを統合することで、さらなる高集積化とコスト効率の改善を目指す。しかし、CoPoSが本格的に量産される2028年以降も、真のボトルネックは、極限まで微細化された先端プロセスノード自体の製造歩留まり、複数の大型チップレットを統合する超大型パッケージングの複雑性、そしてガラスコア基板やTGVといった新興技術の量産化とその経済性へとシフトすると見られている。

背景・業界文脈

AI革命は、半導体業界に前例のない需要をもたらし、特にAIチップの設計、製造、そしてパッケージングにおいて、既存のサプライチェーンに多大な圧力をかけている。先端パッケージングの容量不足は、AI技術の発展と普及を阻害する重大な障壁となっており、Nvidiaのような主要企業がTSMCのCoWoS容量の大部分を確保していることが、この問題をさらに複雑にしている。Googleのような企業が複数のサプライヤーを検討することは、単なる供給確保だけでなく、地政学的なリスク分散や技術的イノベーションの促進という側面も持つ。業界全体として、AIチップサプライチェーンの強靭化と多様化が喫緊の課題となっている。

今後の展望

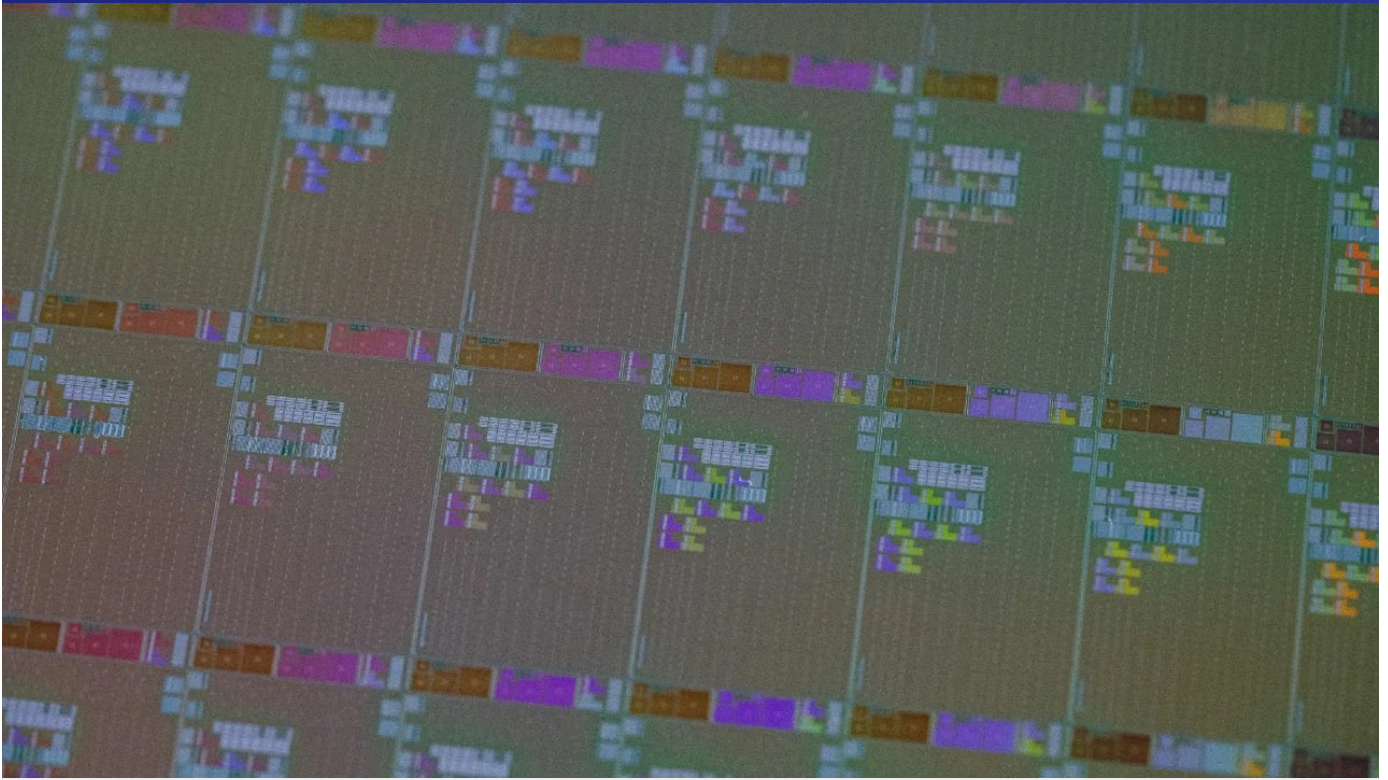
CoWoSの供給不足が部分的に緩和されたとしても、AIチップ製造のボトルネックは、より高度で複雑な技術的課題へと移行する。TSMCのCoPoS戦略は、将来的なAIチップの需要と性能要求に対応するための重要なステップだが、ガラスコア基板やTGVといった新技術の成熟には時間を要する。GoogleとSamsungの協力の可能性は、AIチップサプライチェーンの勢力図を変化させる可能性を秘めており、TSMC一強の状況に変化をもたらすかもしれない。今後数年間で、半導体メーカー各社は、先端プロセス技術の歩留まり向上、超大型パッケージングの効率化、そして新材料・新技術の商用化といった、多岐にわたる課題への対応を迫られることになる。これらの挑戦が、AI時代の半導体産業の新たな成長を定義するだろう。

元記事: <https://news.futunn.com/en/post/74611332/alleviation-of-the-cowos-shortage-does-not-equate-to-bottleneck>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

imec、Dバンド以上のミリ波・サブTHz向け高密度MIMCAP RFインターポージャー発表、III-Vチップレット統合を加速

公開日 2026年06月15日 imec ベルギー



概要

imecは、Dバンド以上のミリ波およびサブTHzワイヤレスフロントエンド、高速データセンターリンク向けに設計された高密度MIMCAP（Metal-Insulator-Metal Capacitor）RFインターポージャーを発表した。このプラットフォームは、コンパクトな受動部品、予測可能なレイアウト依存挙動、および先端パッケージングの組み合わせが必要とされる分野に焦点を当てている。CMOS、III-V、フォトニックダイ間のブリッジングを必要とするアプリケーションの性能向上に貢献する。

詳細

主要成果

半導体研究の世界的リーダーであるimecは、高周波RFシステム向けに設計された画期的な高密度MIMCAP（Metal-Insulator-Metal Capacitor）RFインターポージャーを発表した。この革新的なプラットフォームは、Dバンド以上のミリ波およびサブテラヘルツ（THz）帯域のワイヤレスフロントエンド、そして数百ギガヘルツ（GHz）でのデータ伝送を必要とする高速データセンターリンクといった、極めて要求の厳しいアプリケーションに特化している。特に、コンパクトな受動部品、予測可能なレイアウト依存挙動、および最先端パッケージング技術の組み合わせが不可欠な分野に焦点を当て、CMOS、III-V族半導体、およびフォトニックダイ間のシームレスな統合を可能にすることで、次世代通信システムの性能を劇的に向上させる。

技術・経済詳細

MIMCAP RFインターポージャーは、高周波信号の完全性を維持しながら、高密度な集積を可能にする。MIMCAPは、その優れた品質ファクター（Qファクター）と安定した静電容量値により、RF回路におけるインピーダンス整合やフィルタリングに不可欠な受動部品である。imecの新しいプラットフォームは、これらのMIMCAPをインターポージャー上に高密度に集積することで、RFシステムのフットプリントを大幅に削減し、システムの電力効率を向上させる。Dバンド（110-170 GHz）以上のミリ波およびサブTHz帯域では、信号損失を最小限に抑えるための高精度なパッケージングとインターコネクト技術が不可欠となる。このインターポージャーは、CMOSロジック、高性能なIII-V族半導体（例：GaN、GaAsベースのHBTやHEMT）、そして光信号処理を行うフォトニックダイといった異なる材料とプロセス技術で製造されたチップレットを、高速で信頼性の高い電氣的または光学的接続で「ブリッジング」する能力を持つ。これにより、各チップレットの最適性能を引き出しつつ、システム全体の複雑性を低減する。

背景・業界文脈

5G以降の次世代通信システム、特に6GやBeyond 5Gの実現には、Dバンド以上のミリ波およびサブTHz帯域の活用が不可欠となる。これらの周波数帯域では、膨大なデータを高速で伝送できる一方で、信号伝送距離が短く、直進性が強いいため、高密度で低損失なRFフロントエンドとアンテナ技術が求められる。また、データセンターでは、AIやHPC（高性能コンピューティング）のワークロード増加に伴い、数百GHzに達する高速データレートでのチップ間通信が必要とされている。従来のパッケージング技術では、このような超高周波における複数の異種チップレット統合は困難であった。imecのMIMCAP RFインターポージャーは、これらの課題に対する革新的な解決策を提供し、通信およびデータセンター業界の進化を加速させる。

今後の展望

imecの高密度MIMCAP RFインターポージャー技術は、Dバンド以上のミリ波およびサブTHz帯域におけるワイヤレス通信システムと高速データセンターリンクの性能を劇的に向上させる可能性を秘めている。III-V族半導体とCMOS、フォトニクスを統合する能力は、次世代のトランシーバー、レーダー、そしてセンサーシステムの設計に新たな道を開くだろう。この技術の商用化が進めば、より高速で低遅延の無線通信が可能になり、自動運転、拡張現実/仮想現実（AR/VR）、そしてテラビット級データセンターといった分野で革新的なアプリケーションが生まれることが期待される。imecの継続的な研究開発は、これらの技術が市場に投入される時期を早め、世界のデジタルインフラの未来を形作る上で重要な役割を果たすだろう。

元記事: <https://passive-components.eu/imec-presents-high-density-mimcap-rf-interposer-for-iii-v-chiplets/>

#14 TSMCとAmkor、アリゾナ州で10年間の先端パッケージング提携、CoWoS供給強化と米国内エコシステム構築へAmkorは70億ドル投資

公開日 2026年06月16日 Bignetwork インド



概要

TSMCとAmkorは、米国アリゾナ州における半導体パッケージング能力を拡大するための10年間の戦略的契約を締結した。この提携は、TSMCのInFO（Integrated Fan-Out）およびCoWoS（Chip on Wafer on Substrate）を含む最先端パッケージング技術を対象としており、AI、HPC、自動車システム、モバイルデバイスなどの最も要求の厳しいアプリケーションを支える。CoWoSは特にAIチップ供給のボトルネックとなっており、Amkorのアリゾナ州ピオリア工場への70億ドルの投資は、国内半導体エコシステムにおけるAmkorの地位を確立するものである。

詳細

主要成果

TSMCとAmkor Technologyは、米国アリゾナ州における半導体パッケージング能力の大幅な拡大を目的とした、画期的な10年間の戦略的パートナーシップ契約を締結した。この長期契約は、TSMCのInFO（Integrated Fan-Out）およびCoWoS（Chip on Wafer on Substrate）といった最先端パッケージング技術に焦点を当てており、AI、高性能コンピューティング（HPC）、自動車システム、そして次世代モバイルデバイスといった、最も要求の厳しいアプリケーション分野を支える基盤となる。特に、AIチップの供給において主要なボトルネックとなっているCoWoS技術の供給強化は喫緊の課題であり、Amkorのアリゾナ州ピオリア工場への70億ドルという巨額の投資は、米国国内の半導体エコシステムにおけるAmkorの戦略的かつ不可欠なパートナーとしての地位を確固たるものにする。

技術・経済詳細

TSMCのInFOおよびCoWoS技術は、複数のロジックダイとHBM（高帯域幅メモリ）スタックをシリコンインターポージャー上に高密度で統合し、チップの性能と電力効率を最大化する上で不可欠な技術である。InFOは、基板不要でコスト効率が高いファンアウト型パッケージング技術であり、モバイルデバイスなどに広く採用されている。一方、CoWoSは、より複雑なAI/HPCチップ向けに、極めて高い集積度とデータ転送帯域幅を提供する。Amkorの70億ドル投資は、これらの先端パッケージング技術の生産能力をアリゾナ州に構築し、米国国内での半導体サプライチェーンの強靱化と多様化に貢献する。この投資は、数千人規模の新規雇用を創出し、地域の経済発展にも大きく寄与すると見込まれている。

背景・業界文脈

AIの急速な発展と地政学的なサプライチェーンのレジリエンス（回復力）への要求の高まりは、世界中の政府と半導体企業に、国内での製造能力、特に先端パッケージング能力の強化を促している。米国政府は「CHIPS法」を通じて、国内半導体製造への大規模なインセンティブを提供しており、今回のTSMCとAmkorの提携は、この政策目標と完全に合致する。CoWoSの供給不足は、現在のAIチップ市場における最大のボトルネックの一つであり、このボトルネックを緩和することは、AIインフラの展開を加速させる上で極めて重要である。Amkorは、TSMCの主要なOSATパートナーとして、米国での先端パッケージング生産を担うことで、グローバルな半導体サプライチェーンにおける米国の戦略的地位を強化する。

今後の展望

TSMCとAmkorの10年契約は、米国アリゾナ州が先端半導体製造とパッケージングの主要ハブとして発展していく上で決定的な役割を果たすだろう。CoWoSの国内生産能力の増強は、AIチップの供給安定化に貢献し、米国におけるAI技術開発と展開を加速させる。また、この提携は、先端パッケージングにおける新たな技術革新と、より強靱で分散されたグローバルサプライチェーンの構築を促進する。今後、自動車、HPC、防衛といった分野で、米国製先端パッケージングチップの需要が高まるにつれて、Amkorの役割はさらに重要になると予想される。この戦略的パートナーシップは、AI時代における半導体産業の新たな地政学と技術的進化の方向性を示すものとなるだろう。

元記事: <https://www.bignewsnetwork.com/news/279132343/tsmc-amkor-sign-10-year-deal-to-boost-advanced-chip-packaging-in-us>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

#15 AIインフラ需要がメモリ不足を深刻化、TSMC CoWoS制約とベトナム労働力不足が複合的課題に

公開日 2026年06月15日 Sourceability アメリカ



概要

AIインフラ需要の増加は、半導体サプライチェーン全体で新たな課題を生み出しており、メモリ不足もその一つである。TSMCのCoWoSパッケージングの制約はAIブームとともに続くと見られている。また、ベトナムでの労働力不足がチップ投資の大きな障害となっていることも言及されており、グローバルな半導体サプライチェーンにおける複合的な課題が浮き彫りになっている。

詳細

主要成果

AIインフラへの爆発的な需要は、半導体サプライチェーン全体に広範な新たな課題を突きつけており、特にメモリ不足が深刻化している。この問題の核心には、AIチップ製造に不可欠なTSMCのCoWoS（Chip on Wafer on Substrate）パッケージング能力の継続的な制約がある。さらに、ベトナムのような重要な製造拠点における労働力不足が、新たなチップ投資と生産拡大の大きな障害となっており、グローバルな半導体供給網における脆弱性と複合的な課題が浮き彫りになっている。

技術・経済詳細

AIチップ、特にGPU（Graphics Processing Unit）やAIアクセラレータは、膨大なデータを高速で処理するために、高帯域幅メモリ（HBM）と高度なパッケージング技術を必要とする。TSMCのCoWoSは、複数のHBMスタックとロジックダイを効率的に統合する上で不可欠であり、その限られた供給能力がAIチップ全体の生産を制限している。AIモデルの複雑化に伴い、HBMの需要は指数関数的に増加しており、このHBMとCoWoSの組み合わせが現在のAIチップ供給のボトルネックとなっている。また、ベトナムなどの東南アジア地域は、半導体の組立・テスト（OSAT）において重要な役割を担っているが、熟練労働者の不足やインフラの制約が、新規投資や生産能力拡大の足かせとなっている。これは、単一の技術的ボトルネックだけでなく、地域的な労働力とインフラの問題が複合的に作用していることを示している。

背景・業界文脈

AIの急速な発展は、データセンター、エッジコンピューティング、自動運転車など、多岐にわたる分野で前例のない計算能力とデータ処理能力を要求している。これにより、半導体業界は歴史上最も成長の速い時期を迎えているが、同時に、サプライチェーン全体での新たなボトルネックに直面している。COVID-19パンデミック以降、グローバルサプライチェーンのレジリエンス（回復力）と多様化が強く求められている中、特定の技術や地域への依存が課題として認識されている。TSMCのCoWoSの制約は、この一極集中リスクの象徴であり、ベトナムの労働力不足は、地政学的な要因や人口動態がサプライチェーンに与える影響の具体例である。

今後の展望

AI需要の継続的な増加は、今後も半導体サプライチェーンに強い圧力をかけ続けるだろう。TSMCはCoWoS生産能力の拡大に努めているものの、HBMのような先端メモリの需要増と相まって、供給制約は長期化する可能性が高い。この状況は、IntelやSamsungといった競合他社が独自の先端パッケージングソリューションを開発・強化する動機付けとなり、サプライチェーンの多様化を促進する可能性がある。また、ベトナムのような地域における労働力とインフラの課題は、政府と業界が協力して人材育成と投資を加速させる必要性を浮き彫りにしている。AI時代の半導体サプライチェーンは、技術革新だけでなく、グローバルな協力と戦略的な地域投資によってその強靱性が試されることになるだろう。

元記事: <https://sourceability.com/post/ai-demand-consumes-thousands-of-chips-heightening-memory-shortage>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

#16 Nokia、米国ペンシルベニア州でAI向け半導体先端テスト・パッケージング能力を10倍に拡張

公開日 2026年06月19日 Cyprus Shipping News キプロス



概要

Nokiaは、米国ペンシルベニア州アレンタウンの施設で、AI対応ネットワーク強化のため半導体先端テスト・パッケージング事業を大幅に拡大すると発表しました。この投資により、AIインフラ接続を支える光ネットワーク技術の国内生産能力が最大10倍に増加します。この拡大は、ノキアの米国におけるR&Dおよび製造への40億ドル投資計画の一環であり、AI時代のネットワーク接続課題に対処します。

詳細

主要成果

Nokiaは、米国ペンシルベニア州アレンタウンの既存施設において、AI対応ネットワークインフラを強化するため、半導体先端テスト・パッケージング事業の大規模な拡張を発表しました。この戦略的投資により、AI接続に不可欠な光ネットワーク技術の国内生産能力が最大10倍に増強されます。

技術・ビジネス詳細

- 今回の拡張は、ノキアが米国で展開するR&Dおよび製造への複数年40億ドル投資計画の重要な要素です。アレンタウンの施設は、光ネットワークチップの先端テストおよびパッケージングに特化し、AIデータセンター間的高速かつ低遅延の接続を可能にする技術を生産します。
- 生産能力の10倍増加は、急増するAIワークロードとデータトラフィックに対応するためのインフラ整備において、米国が自給自足性を高める上で極めて重要です。これにより、サプライチェーンのリスクが低減され、国内での技術革新が加速されます。
- ノキアの光ネットワーク技術は、AIプロセッサ、高帯域幅メモリ（HBM）、そして複雑なチップレットアーキテクチャで構成されるAIシステムが生成する膨大なデータを効率的に処理するために不可欠です。先端パッケージングは、これらの光モジュールを小型化し、性能を向上させる上で重要な役割を果たします。
- この投資は、数億ドルの規模に上り、ペンシルベニア州のハイテク産業雇用創出にも貢献すると期待されています。

背景・業界文脈

AIの爆発的な成長は、データセンターとネットワークインフラに前例のない負荷をかけています。AIモデルのトレーニングと推論には、膨大な量のデータを高速で伝送できる光ネットワークが不可欠です。米国の政策は、国内での半導体生産能力を強化し、主要な技術コンポーネントの海外依存度を低減することを目指しており、Nokiaのこの投資は、まさにその政策に合致するものです。これにより、ノキアは米国市場での競争力を高めるとともに、国家安全保障上の重要なインフラを国内で製造する役割を果たすことになります。

今後の展望

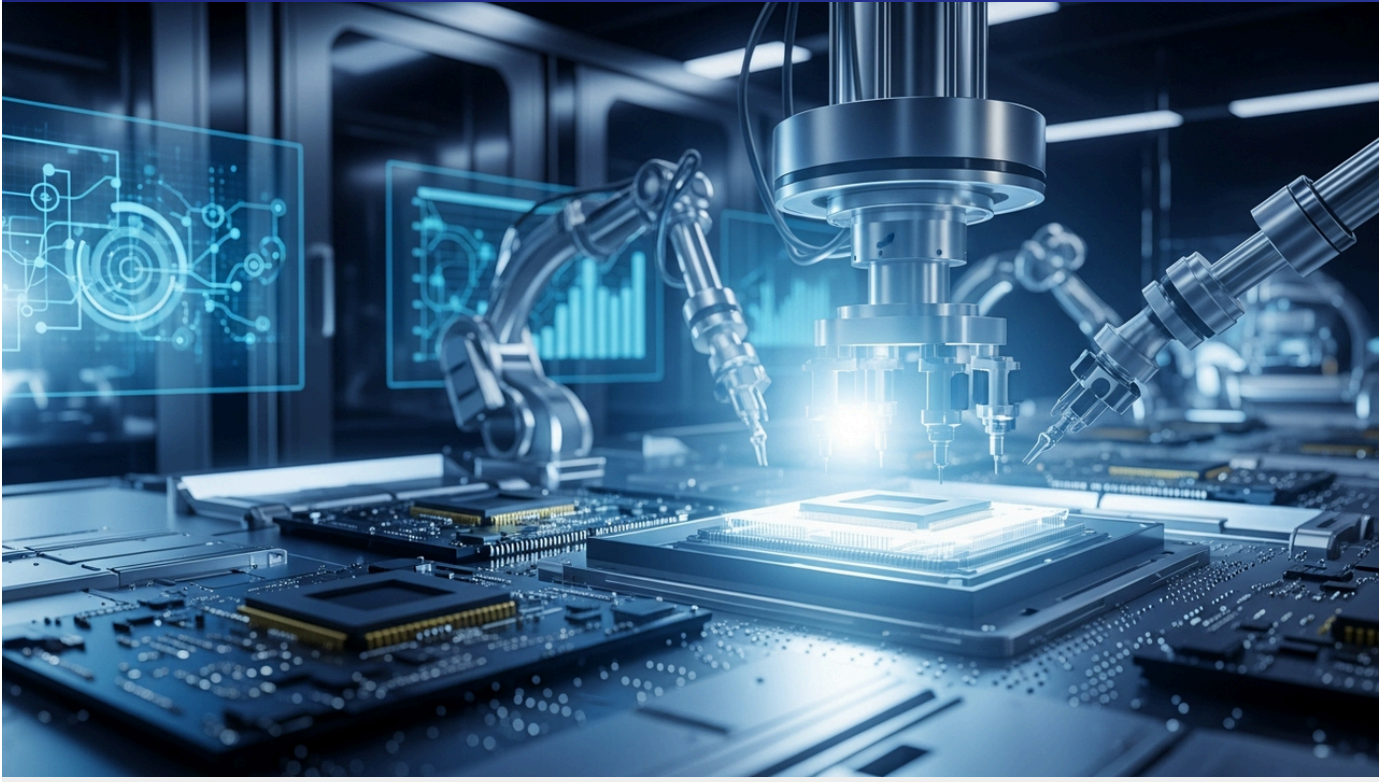
アレントウン施設の大規模な拡張は、ノキアがAI時代におけるネットワーク接続のリーディングプロバイダーとしての地位を固める上で重要な意味を持ちます。この投資は、次世代のAIアプリケーションとサービスをサポートするために必要なインフラを構築し、米国のデジタル経済の成長を加速させるでしょう。また、このような国内投資は、他の通信機器メーカーや半導体企業にも同様の戦略的動きを促す可能性があります。

元記事: <https://cyprusshippingnews.com/2026/06/19/nokia-announces-major-expansion-of-us-semiconductor-advanced-test-and-packaging-in-pennsylvania-to-bolster-ai-growth/>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

#17 マレーシア、半導体高付加価値化へ「先端パッケージングコンソーシアム」を設立し1.85億リンギット投資

公開日 2026年06月15日 不明 マレーシア



概要

マレーシアが半導体産業の高付加価値化を目指し、「Malaysia Advanced Packaging Consortium (MAPC)」を設立し、総額1.85億リンギット（約59億円）の投資を決定しました。このコンソーシアムは、5社の地元企業が協力して先端パッケージング技術の開発を推進し、AI駆動の需要に応えます。政府からの9200万リンギットのR&D助成金と、業界からの9300万リンギットの拠出によって資金が賄われます。

詳細

主要成果

マレーシアは、同国の半導体産業をより高付加価値な分野へと転換させるため、画期的な「Malaysia Advanced Packaging Consortium (MAPC)」を設立しました。この取り組みには、政府からの9200万リンギット（約29億円）のR&D助成金と、業界からの9300万リンギット（約30億円）の拠出を含む、総額1億8500万リンギット（約59億円）の大規模な投資が伴います。

技術・ビジネス詳細

- MAPCは、Skyechip、FusionAP、Inari、Pentamaster、NSW Automationという5つの主要な地元企業が協力して形成されています。これらの企業は、先端パッケージング技術の研究開発と導入を加速させることを目的としています。
- 先端パッケージングは、AIアクセラレーターや高性能コンピューティング（HPC）チップなど、現代の高度な半導体にとって不可欠な技術であり、性能、電力効率、チップ統合密度を大幅に向上させます。
- 政府からの助成金は24ヶ月間の期間で承認されており、この間に先端パッケージング技術の進歩と商業化が期待されています。
- マレーシアは長年、世界の半導体サプライチェーンにおいて重要な後工程（組立、テスト、パッケージング）拠点としての役割を担ってきましたが、今回のコンソーシアム設立は、より高度な技術と設計能力を国内に取り込む戦略の一環です。

背景・業界文脈

世界の半導体産業は、AI、5G、IoTといった技術革新により、かつてない成長期を迎えています。特にAIチップ需要の爆発的な増加は、高性能・高密度なパッケージングソリューションへのニーズを劇的に高めています。マレーシアは、半導体後工程における長年の経験と確立されたエコシステムを有していますが、さらなる成長と国際競争力強化のためには、高付加価値分野へのシフトが不可欠です。MAPCの設立は、この戦略的必要性に応えるものであり、国内企業が世界の先端半導体サプライチェーンでより重要な役割を担うことを目指しています。

今後の展望

MAPCの設立と大規模な投資は、マレーシアのテクノロジーセクターに新たな活力をもたらす可能性があります。先端パッケージング技術の開発と商業化が進むことで、同国はより多くの外国直接投資を誘致し、高度な技術職を創出できるでしょう。この取り組みは、マレーシアが世界の半導体エコシステムにおける「組み立て拠点」から「技術革新拠点」へと進化するための重要な一歩となることが期待されます。

元記事: #

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

#18 TSMC、CoWoS生産能力増強でAIチップ供給ギャップを2026年末までに20%から10%に半減、次世代CoPoSも進展

公開日 2026年06月15日 TrendForce 台湾



概要

TSMCはCoWoS先端パッケージング能力の積極的な増強により、AIチップの需給ギャップを現在の約20%から2026年末までに約10%に半減させると予測されています。同社の月間CoWoS生産能力は2026年に12万~14万チップに達し、OSATパートナーを含めると約20万チップに迫る見込みです。また、TSMCは、現在のチップサイズ制限を克服するため、次世代プラットフォームCoPoSの開発を進めており、NVIDIAのFeynmanプラットフォームが最初の顧客として2028~2029年に本格量産を計画しています。

詳細

主要成果

TSMCは、CoWoS先端パッケージング技術の生産能力を大幅に拡大することで、AIチップの需給ギャップが現在の約20%から2026年末までに約10%に半減すると予測されています。この戦略的拡大は、AI市場の爆発的な成長に対応し、半導体サプライチェーンのボトルネックを緩和する上で極めて重要です。

技術・ビジネス詳細

- TrendForceの報告によると、TSMCの月間CoWoS生産能力は、2026年までに12万~14万チップに達する見込みです。さらに、OSAT（Outsourced Semiconductor Assembly and Test）パートナーからの追加能力を含めると、総月間生産能力は約20万チップに迫ると予測されています。
- CoWoS（Chip-on-Wafer-on-Substrate）は、複数のチップ（例: GPUとHBM）をシリコンインターポーザー上で統合する2.5Dパッケージング技術であり、高性能AIアクセラレーターに不可欠です。この技術は、高帯域幅、低遅延、高電力効率を実現します。
- TSMCは、現在のチップサイズ制限（最大60x60mm）を克服するため、次世代のパッケージングプラットフォームであるCoPoS（Chip-on-Package-on-Substrate）の開発も積極的に推進しています。CoPoSは、より大きなチップや複数のチップレットを統合することを可能にし、AIチップの設計自由度を向上させます。
- NVIDIAの次世代AIプラットフォームであるFeynmanがCoPoSの最初の顧客として採用される予定で、2028年から2029年にかけて本格的な量産が計画されています。これは、AIチップの性能と統合密度のさらなる飛躍を示唆しています。
- この能力拡張は、先端半導体製造装置メーカー（Lam Research、Applied Materials、KLAなど）や材料サプライヤー（ABF基板、ガラス基板など）にとって大きなビジネスチャンスとなります。

背景・業界文脈

AIアプリケーションの急速な進化は、AIチップに対する前例のない需要を生み出し、特にNVIDIAのような主要なAIチップ設計会社は、TSMCのCoWoSのような先端パッケージング能力に大きく依存しています。しかし、その需要が供給を大幅に上回り、深刻なボトルネックとなっていました。TSMCの積極的な投資とCoWoS能力の増強は、この需給不均衡を是正し、AI産業全体の成長を加速させるための重要なステップです。CoPoSのような新技術の開発は、将来のAIハードウェアの限界を押し広げるためのTSMCの先見的なアプローチを示しています。

今後の展望

TSMCのCoWoS能力の拡大とCoPoSの開発は、AIチップ市場の成長をさらに加速させ、高性能コンピューティングの新たな時代を切り開くでしょう。需給ギャップの縮小は、AIチップの供給安定化に貢献し、AI開発者がより強力なハードウェアにアクセスしやすくなることを意味します。これにより、AI技術の商業化と応用がさらに進むことが期待されます。また、CoPoSの本格量産は、次世代AIアクセラレーターの性能を飛躍的に向上させ、より複雑で大規模なAIモデルの実現を可能にするでしょう。

元記事: <https://www.trendforce.com/news/2026/06/15/news-tsmc-cowos-supply-demand-gap-reportedly-seen-narrowing-from-20-to-10-by-end-2026-as-capacity-expands/>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

#19 Semiconductor Engineering誌、2026年6月版でオンチップフォトニクス、ハイブリッドボンディング、GaNデバイスの特集

公開日 2026年06月18日 Semiconductor Engineering アメリカ



概要

Semiconductor Engineering誌の2026年6月号は、AIシステムにおけるオンチップフォトニクス、ハイブリッドボンディングによる接続密度向上、GaNパワーデバイスの新設計、および先端ノードでの製造変動対応について特集しています。Intel FoundryのLori Scott氏は、ECTC 2026でEMIB-T、Co-packaged optics、およびガラス基板の進歩に言及し、AIとHPCのスケラビリティ限界を再定義するパッケージング技術の重要性を強調しました。

主要成果

Semiconductor Engineering誌の2026年6月版は、半導体製造、パッケージング、材料分野における最新のトレンドと技術的課題に焦点を当てた包括的な特集を掲載しました。特に、AIシステムにおけるオンチップフォトニクス、ハイブリッドボンディングによる接続密度の向上、窒化ガリウム（GaN）パワーデバイスの新たな設計アプローチ、および先端ノードにおける製造変動への対応策が詳細に報告されています。

技術・詳細

- **オンチップフォトニクス (On-chip Photonics):** AIシステムのデータ伝送帯域幅のボトルネックを解消するために、チップ上に光回路を統合する技術の製造可能性が検討されています。これは、電気信号よりも高速かつ低消費電力でデータを伝送する可能性を秘めています。
- **ハイブリッドボンディング (Hybrid Bonding):** ダイ間の接続密度を劇的に向上させる技術として注目されており、3Dスタック構造やチップレット統合の鍵となります。微細な接合ピッチと高い信頼性を実現し、次世代のHPCおよびAIチップに不可欠です。
- **GaNパワーデバイス (GaN Power Devices):** 窒化ガリウム（GaN）をベースとしたパワーデバイスは、高効率と小型化の利点から、電源管理やEVなどの分野で採用が拡大しています。特集では、これらのデバイスをさらに最適化するための新しい設計アプローチが紹介されました。
- **製造変動への対応:** 先端ノードでの微細化が進むにつれて、製造プロセスにおける変動性が製品の歩留まりや性能に与える影響が大きくなっています。これに対処するための高度な測定技術とプロセス制御戦略が議論されています。
- **ECTC 2026からの洞察:** Intel FoundryのLori Scott氏は、Electronic Components and Technology Conference (ECTC) 2026で、IntelのEMIB-T（Embedded Multi-die Interconnect Bridge-Tile）、Co-packaged optics、およびガラス基板技術における進歩に言及しました。これらは、AIおよびHPCアプリケーションのスケラビリティの限界を再定義する、次世代パッケージング技術の方向性を示すものです。

背景・業界文脈

AIの爆発的な成長は、半導体チップの性能限界を絶えず押し広げています。データの処理、伝送、電力消費の全ての側面において、従来の技術では対応しきれない課題が顕在化しています。このような状況で、パッケージング技術は、トランジスタ微細化に次ぐ、あるいはそれ以上の重要性を持つイノベーションの柱として浮上しています。業界全体が、異種統合（Heterogeneous Integration）と新しい材料科学を駆使して、これらの課題を克服しようと努めています。

今後の展望

本特集で取り上げられた技術は、次世代のAIおよびHPCシステムを可能にする上で不可欠です。オンチップフォトニクスは、データセンター内の通信帯域幅を劇的に向上させ、ハイブリッドボンディングは、3DスタッキングされたAIアクセラレーターの性能を解放します。GaNデバイスは、より効率的な電源管理を実現し、全体的なシステム電力消費を削減します。これらの技術の継続的な進展と統合は、半導体業界が直面する最も複雑な課題を解決し、AI時代の革新を加速させる鍵となるでしょう。

元記事: <https://semiengineering.com/newsletter/manufacturing-packaging-materials-june-2026/>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

#20 AT&S、AMDなど主要顧客との合意に基づきマレーシア・クリム工場を拡張、AI用IC基板能力を増強へ

公開日 2026年06月15日 EQS News オーストリア



概要

オーストリアのAT&Sは、AMDおよびもう1つの大手テクノロジー企業との長期契約に基づき、マレーシア・クリムにある工場を拡張し、AIおよびHPC向けハイエンドIC基板の生産能力を増強すると発表しました。この拡張には、既存のプラント1の増強に加え、プラント2の改修と新製造拠点の建設が含まれ、AIインフラ構築による前例のない需要に対応します。投資額は15億～20億ユーロ規模に達し、2026/27会計年度に数千万ユーロのEBITへのプラス効果を見込んでいます。

詳細

主要成果

オーストリアの先進IC基板・PCBメーカーであるAT&Sは、主要顧客であるAMDおよびもう1つの大手テクノロジー企業との合意に基づき、マレーシアのクリム製造拠点を大幅に拡張すると発表しました。この戦略的な動きは、AIおよび高性能コンピューティング（HPC）インフラの世界的構築によって生じる前例のない需要に対応し、ハイエンドIC基板の生産能力を増強することを目的としています。

技術・ビジネス詳細

- この拡張計画は多額の投資を伴い、総投資額は15億ユーロから20億ユーロに上ると見られています。この投資は、AMDを含む主要顧客との長期契約によって全額資金調達されるため、AT&Sの財務リスクが低減されています。
- 拡張には、既存のプラント1の生産能力増強に加え、未利用のプラント2建屋を改修し、IC基板コアおよび高度なPCB向けの新たな製造拠点を建設することが含まれます。これにより、AT&Sはより高い統合密度、より大きな基板フォームファクタ、および層数の増加といった、先端パッケージングの進化する要求に対応できるようになります。
- AT&Sは、この拡張により、2026/27会計年度には高額な数千万ユーロのEBIT（税引前・利払前利益）へのプラス効果を期待しており、長期的な収益成長へのコミットメントを示しています。
- AIチップとHPCプロセッサは、データ処理能力の向上と電力効率の最適化のために、より複雑で高性能な基板を必要とします。AT&SのIC基板は、これらの要求を満たすための重要なコンポーネントとなります。

背景・業界文脈

AI革命は、半導体業界全体に広範な影響を与えており、特に先端パッケージングと高性能基板の需要を急増させています。データセンターやAIアクセラレーターの構築競争が激化する中、AMDのような主要なチップ設計会社は、信頼性が高く、スケーラブルなIC基板サプライヤーを確保することが不可欠です。AT&Sは、その技術的専門知識と製造能力を活かし、この需要に応えることで、先端半導体サプライチェーンにおける自社の地位を強化しています。マレーシアは、半導体後工程における確立されたエコシステムを持つため、このような大規模投資の魅力的な拠点となっています。

今後の展望

クリム工場の拡張は、AT&SがAIおよびHPC市場での長期的な成長機会を捉えるための戦略的な一手です。この投資は、同社の生産能力を向上させるだけでなく、主要顧客との関係を深化させ、技術パートナーシップを強化します。AIインフラの進化に伴い、高付加価値な基板の需要は今後も継続的に増加すると予想され、AT&Sはこれに先手を打つ形で対応しています。この動きは、マレーシアを先端半導体製造ハブとしての地位をさらに高めることにも寄与するでしょう。

元記事: https://www.eqs-news.com/news/corporate/ats-expands-kulim-site-to-support-long-term-customer-demand-and-deepen-strategic-technology-partnerships/c5a2b864-597b-4fc6-9a59-f1717706125d_en

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

#21 KAIST、AI半導体の熱管理ボトルネックを打破する革新的液体冷却技術を開発

公開日 2026年06月16日 Mirage News 韓国



概要

KAISTの研究チームが、AI半導体や高度な電子パッケージングにおける深刻な熱管理のボトルネックを打破する新しい液体冷却技術を開発しました。この革新的な技術は、既存の半導体工場に大規模な追加投資なしで導入できる可能性があり、AIアクセラレーター、HPCシステム、3次元半導体パッケージング、パワーエレクトロニクスなど、幅広い高熱流束電子システムで熱課題を解決することが期待されています。

詳細

主要成果

韓国科学技術院（KAIST）の研究者たちは、AI半導体および高度な電子パッケージングが直面する最も深刻な課題の一つである熱管理のボトルネックを打破する、革新的な液体冷却技術を開発しました。このブレークスルーは、次世代AIハードウェアの性能と信頼性を大幅に向上させる可能性を秘めています。

技術・臨床詳細

- KAISTが開発した液体冷却技術は、既存の半導体製造プロセスや工場インフラに大規模な追加設備投資を必要とせず導入できるという大きな利点を持っています。これにより、新技術の導入コストとリスクが大幅に低減されます。
- この技術は、高発熱を伴うAIアクセラレーター、高性能コンピューティング（HPC）システム、3次元半導体パッケージング、およびパワーエレクトロニクスなど、幅広い高熱流束電子システムにおける熱管理の課題に対処するために設計されています。
- 具体的な冷却メカニズムは、チップから直接熱を効率的に除去するために最適化されたマイクロ流路や相変化冷却（phase-change cooling）要素を活用している可能性があります。これにより、従来の空冷や間接的な液体冷却と比較して、はるかに高い熱伝達効率を実現します。
- 研究チームは、この技術がAI半導体の動作温度を安全な範囲に保ちながら、クロック周波数を向上させ、処理能力を最大化するのに貢献すると述べています。これにより、AIモデルのトレーニング時間を短縮し、リアルタイム推論の性能を向上させることが期待されます。

背景・業界文脈

AIチップの性能向上は、消費電力と発熱量の増加という避けられない課題を伴います。特に、3Dスタッキングされた高帯域幅メモリ（HBM）や大規模なAIプロセッサは、極めて高い熱流束を発生させ、これがシステム全体の性能と信頼性を制限する主要なボトルネックとなっています。既存の冷却ソリューションでは、これらの要求を満たすことが難しくなっており、半導体業界は革新的な熱管理技術を強く求めていました。KAISTのこのブレークスルーは、この喫緊の課題への直接的な解決策を提供します。

今後の展望

KAISTの液体冷却技術の導入は、AI半導体設計における新たな自由度をもたらし、より高性能で電力効率の高いAIハードウェアの開発を加速させるでしょう。既存工場への容易な導入可能性は、この技術が迅速に産業界に広まることを示唆しており、AI、HPC、データセンターといった分野での熱管理ソリューションの標準となる可能性があります。将来的には、この技術がスマートフォンやエッジデバイスのような制約の多い環境での高性能AIチップの採用を可能にし、AIの普及をさらに後押しすることも期待されます。

元記事: <https://www.miragenews.com/kaist-shatters-ai-bottleneck-with-advanced-1692935/>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

#22 Samsung、AIチップ競争で先端パッケージングの遅れが課題に、TSMC・Intelに後塵

公開日 2026年06月12日 digitimes 台湾



概要

Samsung Electronicsは、HBMおよびファウンドリサービスでの巻き返しを図るものの、AIチップサプライチェーンにおける先端パッケージング能力の遅れが大きな弱点として残っています。業界関係者や韓国メディアの報道によると、先端パッケージングの重要性が増す中で、Samsungは依然としてTSMCやIntelに遅れをとっており、AIチップ市場でのシェア拡大に影響を与えています。

詳細

主要成果

Samsung Electronicsは、高帯域幅メモリ（HBM）とファウンドリサービスで巻き返しを図っているものの、AIチップサプライチェーンにおいて先端パッケージング技術の遅れが主要な課題として浮上しています。業界関係者や韓国メディアの報道は、この分野でTSMCやIntelに後れを取っている現状を指摘しています。

技術・ビジネス詳細

- AIチップの性能は、微細なプロセスノードだけでなく、複数のチップ（例: GPU、HBM、インターポージャー）を高密度に統合する先端パッケージング技術に大きく依存します。SamsungはHBM分野で強みを持つ一方で、CoWoSのような2.5D/3Dパッケージングソリューションの供給能力と技術成熟度において、競合他社に及ばないと見られています。
- DigiTimes Researchのアナリストは、Samsungの先端パッケージング能力が、NVIDIAなどの主要AIチップ顧客の要求を十分に満たせていない可能性を指摘しています。これにより、HBMなどの自社製品とファウンドリサービスを組み合わせた包括的なソリューション提供において、不利な立場に置かれることがあります。
- Intelは、FoverosやEMIBなどの自社開発パッケージング技術を積極的に推進しており、TSMCはCoWoSで圧倒的な市場シェアを保持しています。これに対し、Samsungは、先端パッケージングにおける独自の強力なエコシステムと量産能力の構築に、さらなる投資と時間が必要とされています。
- HBMの供給能力はAIチップ市場において非常に重要ですが、HBMの性能を最大限に引き出すためには、それを統合するパッケージング技術がボトルネックとならないことが不可欠です。

背景・業界文脈

AI革命は、半導体業界の競争の焦点を変えつつあります。従来のファウンドリ競争が微細プロセスノードに集中していたのに対し、現在は先端パッケージングが、AIチップの性能と市場投入時期を左右する新たな戦場となっています。Samsungは、DRAMとNANDフラッシュメモリの世界的リーダーであり、ファウンドリ事業も展開していますが、この先端パッケージング分野での相対的な遅れが、AIチップ市場での戦略的地位を脅かしています。これは、同社がAI時代にリーダーシップを発揮するための重要な課題です。

今後の展望

Samsungは、先端パッケージング能力の強化を最優先課題として認識しており、大規模な投資と技術開発を加速させることが予想されます。これには、新しいパッケージング技術のR&D、生産施設の拡張、およびサプライチェーンパートナーシップの構築が含まれるでしょう。同社がこのギャップを埋め、TSMCやIntelと肩を並べるようになれば、AIチップ市場における競争はさらに激化し、イノベーションが加速されることが期待されます。しかし、現状では、このパッケージング能力の差が、SamsungのAIチップ市場での成長を曇らせる要因となる可能性が高いです。

元記事: <https://www.digitimes.com/news/a20260611VL219/samsung-packaging-tsmc-intel-hbm.html>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

#23 Lam Research、AI需要で先端パッケージング収益が2026年に50%増を予測、「静かなるAIシャベル売り」として注目

公開日 2026年06月11日 XTB.com アメリカ



概要

半導体製造装置大手Lam Researchは、AIアクセラレーター、高帯域幅メモリ（HBM）、チップレットベースのアーキテクチャからの需要に牽引され、2026年の先端パッケージング関連収益が50%以上増加すると予測しました。同社経営陣は先端パッケージングを最も急速に成長する事業分野の一つと位置づけており、AI時代の「シャベル売り」として注目されています。Q3'26の収益は前年同期比24%増の58.4億ドルを記録しました。

詳細

主要成果

半導体製造装置の世界大手であるLam Researchは、AIアクセラレーター、高帯域幅メモリ（HBM）、およびチップレットベースのアーキテクチャに対する爆発的な需要を背景に、2026年の先端パッケージング関連収益が50%以上増加するという強気の予測を発表しました。同社経営陣は、先端パッケージングがLam Researchの事業の中で最も急速に成長している分野の一つであると強調しています。

ビジネス・技術詳細

- Lam Researchは、半導体製造の前工程（エッチング、成膜など）におけるリーダーですが、先端パッケージングにおいてもその技術ポートフォリオを積極的に拡大しています。先端パッケージングは、次世代コンピューティングシステムで性能と帯域幅を向上させる上でますます重要になっています。
- 特に、AIチップの性能、帯域幅、電力効率を高めるためには、CoWoS（Chip-on-Wafer-on-Substrate）やハイブリッドボンディングのような高度なパッケージング技術が不可欠です。Lam Researchは、これらの技術を可能にするための精密なエッチングおよび成膜装置を提供しています。
- 2026年第3四半期のLam Researchの収益は、前年同期比で24%増加し、58.4億ドルを記録しました。これは、AIチップ需要が同社のエッチングおよび成膜装置への需要を強く牽引していることを示しています。
- 同社は、AI時代の「シャベル売り」（ゴールドラッシュで金を掘る人々にシャベルを売るように、間接的に恩恵を受ける企業）として位置づけられており、直接的なAIチップ製造業者ではなく、その基盤を支える技術を提供することで成長機会を捉えています。

背景・業界文脈

AIの急速な進化は、半導体業界の技術ロードマップを再定義しています。トランジスタの微細化だけでは限界があるため、異種統合（Heterogeneous Integration）と先端パッケージングが、次世代AIチップの性能を向上させる主要な手段となっています。Lam Researchのような装置メーカーは、このパラダイムシフトの恩恵を直接受けており、先端パッケージング市場の成長は、同社にとって新たな成長エンジンとなっています。

今後の展望

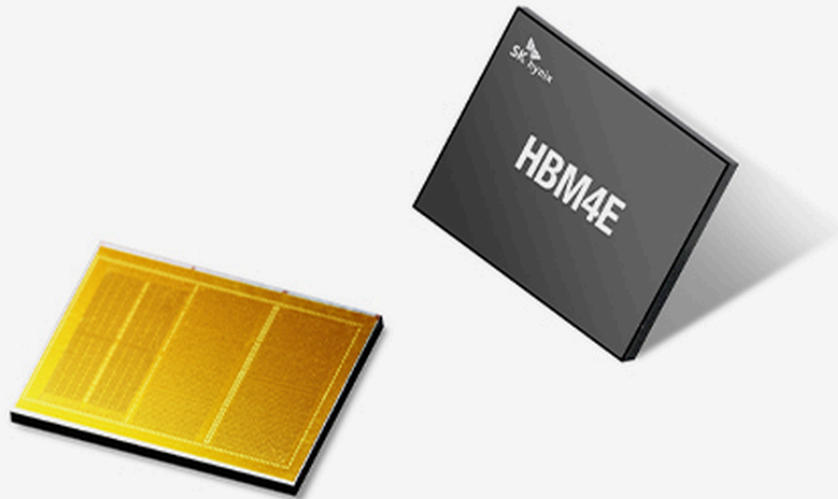
Lam Researchの先端パッケージング分野での強気の予測は、AIチップ需要が半導体製造装置市場全体に与える大きな影響を示しています。同社は、引き続きR&Dに投資し、CoWoS、CoPoS、ハイブリッドボンディング、チップレット統合などの進化するパッケージング技術に対応する装置を開発することで、市場リーダーとしての地位を維持しようとするでしょう。この成長は、Lam Researchの株価にとって「隠れた触媒」となる可能性があり、投資家は同社の先端パッケージング戦略を注視することが重要です。

元記事: <https://www.xtb.com/en/market-analysis/stock-of-the-week-lam-research-the-quiet-seller-of-ai-picks-and-shovels>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

#24 SK hynix、次世代AI向け12層「HBM4E」サンプル出荷開始、性能・電力効率を大幅向上しNVIDIA CEOも注目

公開日 2026年06月18日 SK hynix Inc. 韓国



概要

SK hynixは、次世代AI向けDRAMである12層積層「HBM4E」のサンプルを主要顧客に出荷開始しました。このHBM4Eは、ピンあたり最大16Gbpsのデータ処理速度と、既存モデルから20%以上向上した電力効率を特徴とし、HBM4の11.7Gbpsを30%以上上回る高速化を実現しています。同社はAdvanced MR-MUF技術を採用し、48GB容量と17%低減された熱抵抗を実現。NVIDIAのジェンスン・フアンCEOがComputex 2026でSK hynixブースを訪問し、製品への期待を示しました。

詳細

主要成果

SK hynixは、次世代AIアクセラレーター向け超高性能メモリである12層積層「HBM4E」のサンプルを主要顧客に出荷開始したと発表しました。この革新的なメモリは、前世代HBM4と比較してデータ処理速度と電力効率を大幅に向上させ、AIチップの性能限界をさらに押し広げることを約束します。

技術・ビジネス詳細

- 今回出荷されたHBM4Eは、ピンあたり最大16Gbpsのデータ処理速度を誇り、これはHBM4の11.7Gbpsを30%以上高速化したものです。この高帯域幅は、AIモデルのトレーニングと推論における膨大なデータ処理要件を効率的に満たすために不可欠です。
- 電力効率も大幅に改善され、既存モデルと比較して20%以上の向上が実現されています。AIデータセンターの電力消費削減は喫緊の課題であり、この効率向上は運用コストと環境負荷の低減に大きく貢献します。
- SK hynixは、このHBM4E製品に独自のAdvanced MR-MUF（Mass Reflow-Molded Underfill）技術を採用しています。この技術は、高い積層数を実現しつつ、構造安定性と熱放散性を高める上で重要です。これにより、48GBという大容量と、HBM4と比較して17%低減された熱抵抗が実現されました。熱抵抗の低減は、高発熱を伴うAIチップ環境でのメモリチップの安定稼働に寄与します。
- TradingKeyの報道によると、SK hynixは当初の「後半期出荷」計画よりも前倒しでサンプル提供を開始しており、早ければ今月、遅くとも来月には出荷される見込みです。
- Computex 2026では、NVIDIAのジェンスン・フアンCEOがSK hynixのブースを訪問し、「もっと生産してください」とメッセージを残すなど、業界からのHBM4Eへの期待の高さが伺えます。
- このHBM4Eは、10ナノメートル級の第6世代（1c）DRAMを使用して製造されており、最先端のプロセス技術とパッケージング技術の融合が特徴です。

背景・業界文脈

AIの進化は、高性能な半導体チップと、それに伴う膨大なデータを高速で処理できるメモリへの需要を爆発的に高めています。高帯域幅メモリ（HBM）は、AIアクセラレーター（GPUなど）の性能を最大化するために不可欠なコンポーネントであり、その技術リーダーシップはAI時代の競争において極めて重要です。SK hynixは、HBM市場における長年のパイオニアであり、今回のHBM4Eサンプル出荷は、そのリーダーシップをさらに確固たるものにするものです。

今後の展望

SK hynixのHBM4Eは、次世代AIアクセラレーターの性能を飛躍的に向上させ、より大規模で複雑なAIモデルのトレーニングと推論を可能にするでしょう。サンプル出荷の開始は、AIチップメーカーが自社の製品ロードマップにHBM4Eを組み込む準備を進めていることを示しており、今後数年間でAIインフラの性能向上に大きく貢献すると期待されます。SK hynixの技術的優位性は、HBM市場における同社の支配的な地位を維持し、AI半導体市場全体の成長を加速させる上で不可欠な要素となるでしょう。

元記事: <https://news.skhynix.com/12-layer-hbm4e-sample/>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

#25 SK Hynix、米国務副長官とHBM供給・米国投資計画を協議、米国内半導体サプライチェーン強化へ

公開日 2026年06月19日 digitimes 台湾



概要

業界筋によると、SK Hynixはアリスン・フッカー米国務副長官と非公開の会談を行い、米国の主要テクノロジー企業への高帯域幅メモリ（HBM）供給や、米国での潜在的な半導体投資計画について議論したと報じられています。この会談は、SK Hynixが米国内での半導体サプライチェーン強化に貢献しようとする戦略的動きを示唆しています。

詳細

主要成果

SK Hynixは、米国務省の幹部との間で、高帯域幅メモリ（HBM）の供給拡大と、米国における新たな半導体投資計画に関する非公開の協議を行ったと報じられました。この会談は、米国内での半導体サプライチェーンのレジリエンスとセキュリティを強化するという広範な目標に合致するものです。

ビジネス・技術詳細

- DigiTimesの報道によると、SK Hynixはアリスン・フッカー米国務副長官と会談し、米国の主要テクノロジー企業へのHBM供給を拡大する可能性について議論しました。HBMは、AIアクセラレーターの性能を最大化するために不可欠なコンポーネントであり、米国のAI産業の成長に直接貢献します。
- 協議では、SK Hynixの米国における潜在的な半導体製造またはパッケージング施設の投資計画も焦点となりました。これは、同社が米国政府のCHIPS法などのインセンティブを活用し、国内生産能力を確立する意向があることを示唆しています。
- HBMは、3Dスタッキング技術を用いてDRAMダイを垂直に積み重ね、インターポージャーを介してCPUやGPUに接続することで、従来のDRAMに比べて劇的に高い帯域幅を実現します。このような先端技術の国内生産は、国家安全保障上の重要な意義を持ちます。
- 現時点で、具体的な投資額や場所、タイムラインは公開されていませんが、この会談はSK Hynixが米国市場へのコミットメントを深め、主要顧客との関係を強化する意図があることを明確に示しています。

背景・業界文脈

近年、米国は半導体サプライチェーンの海外依存度を減らし、国内生産能力を強化する政策を強力に推進しています。特に、AIやHPCのような戦略的技術分野では、セキュアで信頼性の高い国内供給源の確保が最優先事項となっています。SK Hynixは世界のHBM市場をリードする企業の一つであり、その米国でのHBM供給と投資の可能性は、米国のAI産業の成長と国家安全保障にとって重要な意味を持ちます。

今後の展望

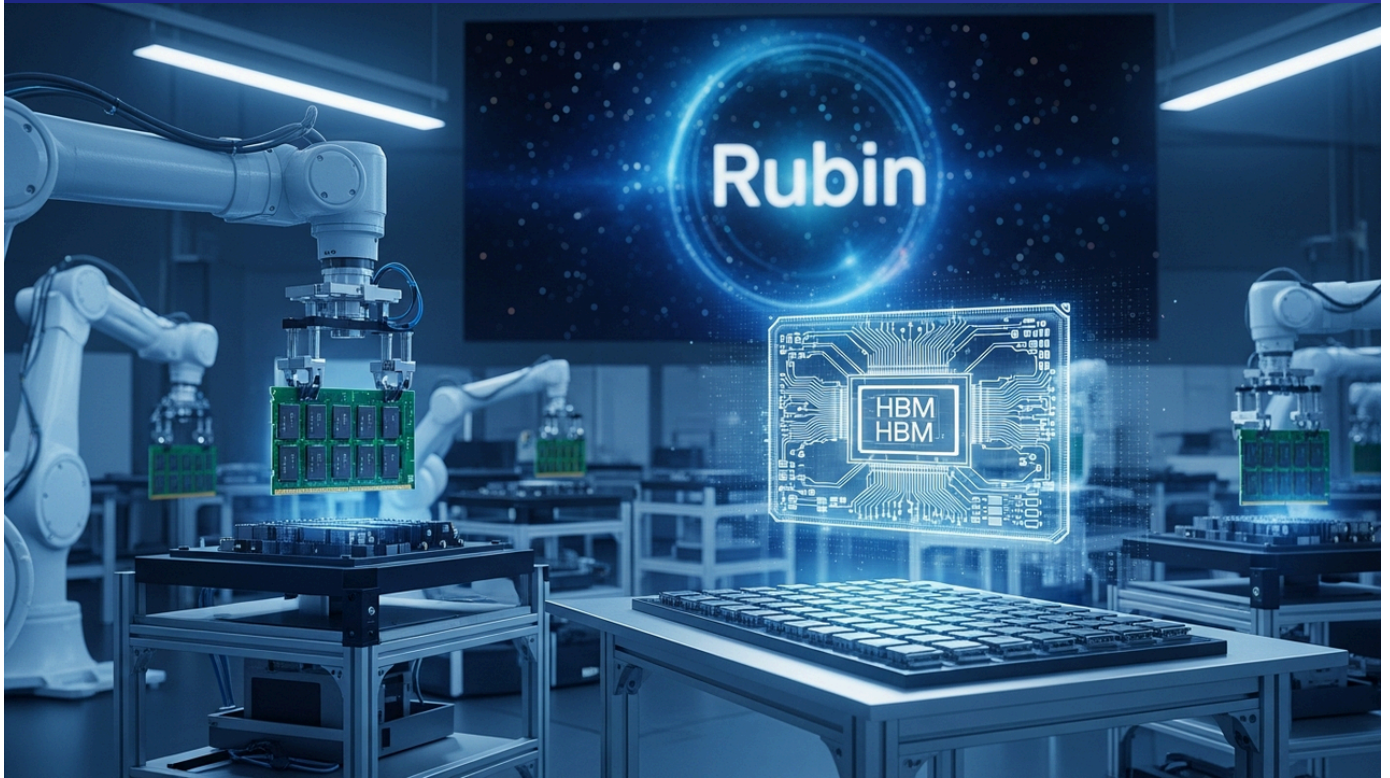
SK Hynixと米国政府幹部との協議は、将来的な大規模な投資と提携の可能性を示唆しています。もしSK Hynixが米国にHBM関連の製造またはパッケージング施設を設立すれば、それは米国の半導体エコシステムに大きな貢献をもたらし、国内の技術革新と雇用創出を加速させるでしょう。また、これによりHBMのグローバルサプライチェーンはより分散され、地政学的リスクに対する耐性が向上することが期待されます。

元記事: <https://www.digitimes.com/news/a20260618PD233/sk-hynix-hbm-investment-shipments-supply-chain.html>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

#26 Micron、2026年までのHBM生産能力を完売、NVIDIAの次世代AIプラットフォーム「Vera Rubin」に採用決定

公開日 2026年06月15日 Investing.com アメリカ



概要

Micron Technologyは、2026年までの高帯域幅メモリ（HBM）生産能力を全て完売し、長期契約を締結したと発表しました。これは、AI向けHBMに対する圧倒的な需要を反映しています。特にNVIDIAは、Micronを次世代AIプラットフォーム「Vera Rubin」向けのHBM4サプライヤーとして認定し、最高級AIメモリロードマップにMicronを組み込みました。

詳細

主要成果

Micron Technologyは、2026年までの高帯域幅メモリ（HBM）の生産能力を既に完売し、主要顧客との長期契約を締結したことを発表しました。この動きは、AIおよび高性能コンピューティング（HPC）アプリケーション向けのHBMに対する前例のない需要の強さを明確に示しています。特にNVIDIAは、Micronを次世代AIプラットフォーム「Vera Rubin」向けのHBM4サプライヤーとして認定し、その最高級AIメモリロードマップにMicronを深く統合しました。

ビジネス・技術詳細

- MicronのHBM生産能力の完売は、AIチップ設計企業がHBMを確保するために、早期の長期契約を結んでいることを意味します。HBMは、AIアクセラレーターのGPUと直接接続され、膨大な量のデータを高速で供給することで、AIモデルのトレーニングと推論の性能を劇的に向上させます。
- NVIDIAがMicronをHBM4サプライヤーとして認定したことは、MicronのHBM技術が業界をリードする性能と信頼性を持っていることの強力な証拠です。HBM4は、HBM3Eと比較してさらなる帯域幅と電力効率の改善を提供する次世代のHBM規格です。
- Micronは、DRAMスタッキング技術において、TSV（Through Silicon Via）とマイクロバンプの精密な製造能力が求められるHBM製造で強みを発揮しています。HBMの各世代は、より高い帯域幅、より大きな容量、より優れた電力効率を実現するために、複雑なパッケージング技術に依存しています。
- Micronはシンガポールに新しいHBM先端パッケージング施設を建設中であり、この工場が将来のHBM生産能力拡大と顧客需要への対応に重要な役割を果たすと見られています。

背景・業界文脈

AIの爆発的な成長は、半導体業界、特にHBM市場に前例のない恩恵をもたらしています。NVIDIAのようなAIチップの巨頭は、自社のGPU性能を最大限に引き出すために、最高性能のHBMを必要としています。このため、Micron、SK Hynix、Samsungといった主要HBMサプライヤーの間で、技術と生産能力を巡る激しい競争が繰り広げられています。MicronのHBM能力完売は、この競争において同社が強い地位にあることを示しています。

今後の展望

MicronのHBM生産能力の完売とNVIDIAからの認定は、同社の将来の成長にとって重要な触媒となるでしょう。HBMの需要はAIアプリケーションの進化とともに今後も加速すると予想されており、Micronは長期的な収益と市場シェアを確保するための強力な基盤を築きました。この成功は、HBM技術へのさらなる投資を促し、次世代AIハードウェアのイノベーションを加速させることに貢献するでしょう。

元記事: <https://www.investing.com/analysis/microns-soldout-hbm-capacity-makes-june-24-a-makeorbreak-catalyst-200682176>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

#27 Kaynes Technology、日本のAOI Electronicsと提携し インドに3307クローレル（約500億円）OSAT工場を建設、半導体後工程強化へ

公開日 2026年06月16日 Sahi インド



概要

インドのKaynes Technology子会社が、日本のOSAT大手AOI Electronicsとの技術提携を正式に締結しました。これにより、3,307クローレル（約500億円）を投じたSanand OSAT施設が2026年下半期に商用稼働する見込みで、インドの半導体後工程プロセスに高度な能力を統合します。この提携は、三井物産との材料サプライチェーン連携と合わせて、商業稼働に必要な技術、原材料、製造の三位一体を完成させます。

詳細

主要成果

インドの電子製造サービス（EMS）大手Kaynes Technologyの子会社であるKaynes Semiconは、日本のOSAT（Outsourced Semiconductor Assembly and Test）大手AOI Electronicsとの間で、画期的な技術提携を正式に締結しました。この提携により、3,307クローレル（約500億円）を投じて建設されたSanand OSAT施設が2026年下半期に商業稼働を開始し、インドの半導体エコシステムに高度な後工程プロセス能力が統合されます。

ビジネス・技術詳細

- この大規模な投資は、インド政府の半導体産業振興策「Semiconductor India Programme」の一環として承認されており、インド国内での半導体サプライチェーンの確立を目指す国家戦略に沿うものです。
- AOI Electronicsとの技術提携は、Kaynes Semiconに先端パッケージングおよびテスト技術へのアクセスを提供します。これにより、スマートフォン、自動車、IoT、AIデバイス向けの複雑な半導体チップの組立・テストが可能になります。
- Kaynes Semiconは、同時に三井物産との間で材料サプライチェーンの提携も強化しています。これにより、OSAT工場運営に必要な高品質な原材料の安定供給が確保されます。
- 今回の提携は、「技術（AOI Electronics）、原材料（三井物産）、製造（Kaynes Semicon）」という三位一体の協力体制を完成させ、Sanand工場の2026年下半期における予定通りの商業稼働を確実にします。
- この施設は、フリップチップ、ワイヤボンディング、および高度なテストソリューションを含む幅広いパッケージングサービスを提供する予定で、特に高付加価値チップの後工程に対応します。

背景・業界文脈

インドは、世界的な半導体サプライチェーンの再編と国内での製造能力強化の動きの中で、半導体製造ハブとしての地位を確立しようと積極的に取り組んでいます。特に、AIやIoTデバイスの普及に伴い、半導体後工程（OSAT）は、チップの性能とコスト効率を決定づける重要な要素となっています。Kaynes TechnologyとAOI Electronicsの提携は、インドが単なる半導体消費国から、先端製造能力を持つ国へと進化するための重要な一歩です。

今後の展望

Sanand OSAT工場の商業稼働は、インドの半導体産業にとって画期的な出来事となるでしょう。これにより、国内での半導体製造エコシステムが強化され、外国直接投資の誘致と高度な技術職の創出が期待されます。また、日本のAOI Electronicsと三井物産との提携は、インドと日本の経済協力関係を深め、両国にとっての戦略的利益をもたらすものとなります。Kaynes Technologyは、この新しい能力を活用して、国内および国際市場での競争力を高め、AI時代の半導体需要に応えていくでしょう。

元記事: https://www.sahi.com/news/kaynes-tech-secures-japan-s-aoi-electronics-tech-for-3-307-cr-semiconductor-osat-unit-5226-PE1_COR

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

#28 TSMCとAmkor、米国での先端パッケージング強化に向け10年間の戦略的提携を締結

公開日 2026年06月18日 Focus Taiwan 台湾



概要

TSMCとAmkor Technologyは、米国の先端半導体パッケージング能力を強化するため、10年間の戦略的提携契約を締結しました。この合意に基づき、TSMCはAmkorから先端パッケージングおよびテストサービスを調達し、アリゾナ州でのAI・HPC向け投資を加速させます。これにより、米国における先進シリコン製造からテスト済みパッケージデバイスまでの、統合的で強靱なサプライチェーンの構築が促進されます。今回の提携は、増大するAIおよび高性能コンピューティングチップの需要に対応し、米国の半導体サプライチェーンの自立性を高める上で極めて重要な意味を持ちます。

詳細

主要成果

半導体受託生産世界最大手のTSMCと、世界有数のOSAT（半導体受託組立・テストサービス）プロバイダーであるAmkor Technologyは、米国内における先端半導体パッケージング能力の飛躍的な強化を目指し、10年間にわたる画期的な戦略的提携契約を締結しました。この協定は、TSMCがアリゾナ州での投資を加速する中で、Amkorからの先端パッケージングおよびテストサービスの調達を確保するもので、AIおよび高性能コンピューティング（HPC）アプリケーションの需要増に不可欠な、統合的で強靱なサプライチェーンの構築を目的としています。

技術・臨床詳細

本提携の中核は、TSMCがAmkorから先端パッケージングおよびテストサービスを戦略的に調達することにあります。これにより、TSMCは自社の先進的なウェハー製造技術とAmkorの専門的な後工程能力を組み合わせ、最終製品となる半導体デバイスの効率的な供給を目指します。特にAIおよびHPC分野におけるチップ需要の爆発的な増加は、高度なパッケージング技術、例えば2.5D/3Dパッケージング、チップレット統合などを必要とします。Amkorは、これらのニーズに応えるべく、米国アリゾナ州の既存施設を拡大し、国内で初めて大量生産可能な先端パッケージングOSAT施設となることを目指しています。この動きは、複雑なAIチップの設計要件を満たす上で不可欠な、高性能なパッケージングソリューションの提供を可能にします。

背景・業界文脈

近年、地政学的リスクの高まりとサプライチェーンの分散化の必要性から、主要国は半導体製造能力の国内回帰を進めています。米国は、CHIPS法などの強力な政策支援を通じて、半導体産業の国内復興を推進しており、このTSMCとAmkorの提携はその政策的背景に合致するものです。両社の協力は、アリゾナ州における半導体製造エコシステムをさらに強化し、ウェハー製造からパッケージング、テストまでを米国国内で完結させる「完全なサプライチェーン」の実現に向けた重要な一歩となります。これにより、AIやHPCといった戦略的な技術分野において、米国の技術的優位性と経済安全保障が強化されると期待されます。

今後の展望

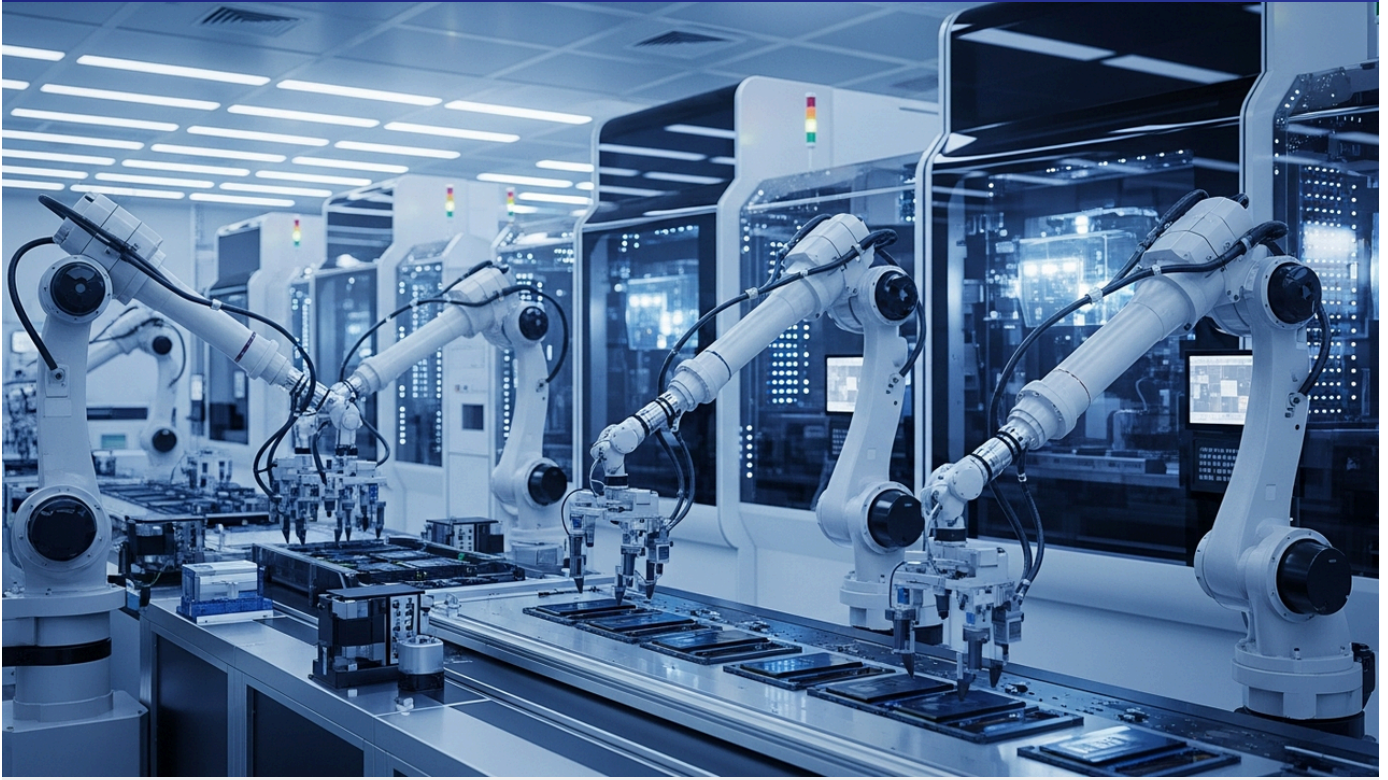
AmkorのCEOは、今回の提携が米国における先進シリコン製造からテスト済みパッケージデバイスまでの完全なサプライチェーン提供に向けた重要な一歩であると強調しています。今後10年間にわたるこの提携は、米国における半導体産業の持続的な成長とイノベーションの促進に寄与すると同時に、グローバルな半導体サプライチェーンのレジリエンス（回復力）を高めるモデルケースとなる可能性があります。AIとHPCの進化が加速する中で、このような戦略的連携は、次世代の技術革新を支える基盤として、その重要性を増していくでしょう。

元記事: <https://focustaiwan.tw/business/202606180011>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

#29 AT&S、AMDを含むAI・HPC向けハイエンドIC基板の生産能力拡大へマレーシアと中国に最大20億ユーロを投資

公開日 2026年06月15日 TNW オーストリア



概要

オーストリアのプリント回路基板・チップ基板メーカーであるAT&Sは、AIおよび高性能コンピューティングチップ向けのハイエンドIC基板の生産能力を増強するため、マレーシアのKulim工場と中国の重慶工場に15億~20億ユーロの投資を行うと発表しました。この大規模投資は、AMDを含む未公表のテクノロジー企業との戦略的合意に基づき、AIインフラへの継続的な高まる需要に対応することを目的としています。AT&Sは、この拡張により、最先端のAIチップに不可欠な高密度・高性能基板の供給を強化し、市場における競争力を一層高める見込みです。

詳細

主要成果

オーストリアに本社を置く世界的なプリント回路基板（PCB）およびIC基板メーカーであるAT&Sは、AI（人工知能）および高性能コンピューティング（HPC）チップ向けハイエンドIC基板の生産能力を大幅に拡大するため、マレーシアのKulim工場と中国の重慶工場に総額15億～20億ユーロを投資すると発表しました。この巨額投資は、主要顧客であるAMDおよびもう1社の未公表のテクノロジー企業との複数年供給契約に基づき、AIインフラの継続的な強い需要に対応することを目的としています。

技術・臨床詳細

AT&Sが生産するハイエンドIC基板は、CoWoS（Chip-on-Wafer-on-Substrate）やInFO（Integrated Fan-Out）などの先進パッケージング技術と連携し、AIアクセラレーターやHPCプロセッサの性能を最大限に引き出す上で極めて重要です。これらの基板は、高密度な配線、優れた信号完全性、および効率的な熱管理能力を特徴とします。今回の投資により、最先端の半導体パッケージングに対応するABF（味の素ビルドアップフィルム）基板などの生産ラインが強化されます。マレーシアのKulim工場は、特に最先端のIC基板製造に注力し、中国の重慶工場も高成長市場向けの生産能力を増強します。これらの拡張は、より高層化された基板、微細な配線、および高度なビア構造に対応する新技術の導入を伴い、次世代AIチップの電力効率と処理能力の向上に貢献します。

背景・業界文脈

AIの爆発的な成長は、高性能な半導体デバイスへの前例のない需要を生み出しており、これに伴い、チップ基板やパッケージングソリューションの供給能力がボトルネックとなることが指摘されてきました。AT&Sの今回の投資は、このような市場の要請に応えるものであり、特にAMDのような大手半導体メーカーが次世代AIチップの開発を加速する中で、安定した高性能基板の供給を確保する上で戦略的に重要です。アジア地域、特にマレーシアと中国は、半導体製造サプライチェーンの主要拠点であり、この地域への投資はグローバルなAIインフラ構築を支える上で欠かせません。

今後の展望

AT&Sの今回の投資は、同社がAIおよびHPC市場におけるリーディングサプライヤーとしての地位を固める上で重要な意味を持ちます。生産能力の拡大により、AT&Sは顧客の需要変動に柔軟に対応し、新製品開発サイクルを短縮できるようになります。この動きは、半導体パッケージングおよび基板産業全体における投資競争をさらに激化させるとともに、AIチップの性能向上と普及を加速させる重要な要素となるでしょう。長期的には、この投資がAI技術の進化を支え、新たな産業応用を可能にする基盤を形成することが期待されます。

元記事: <https://thenextweb.com/news/ats-malaysia-china-ai-chip-boom-investment>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

#30 Amkor Technology、アリゾナ州で67エーカーの土地を追加取得し、米国初の大量生産可能な先端パッケージングOSAT施設を目指し拡大

公開日 2026年06月16日 StocksToTrade アメリカ



概要

Amkor Technologyは、アリゾナ州ピオリアにある既存の先端パッケージングおよびテストキャンパスに67エーカーの土地を追加取得し、米国内の事業拠点を大幅に拡大しています。この拡張は、AI、高性能コンピューティング、自動車、通信市場からの急増する需要に応えるため、米国初の大量生産可能な先端パッケージングOSAT（半導体受託組立・テストサービス）施設の実現を目指すものです。短期的な株価の変動はあったものの、同社の長期的な戦略的ポジショニングは極めて強気と評価されており、米国の半導体サプライチェーン強化における中心的な役割を担うこととなります。

詳細

主要成果

Amkor Technologyは、米国アリゾナ州ピオリアの既存の先端パッケージングおよびテストキャンパスに、新たに67エーカーの土地を追加取得しました。この戦略的な拡張は、AI、高性能コンピューティング（HPC）、自動車、および通信市場からの急増する需要に対応するためのもので、Amkorを米国初の大量生産可能な先端パッケージングOSAT（Outsourced Semiconductor Assembly and Test）施設へと発展させることを目指しています。これにより、同社は米国内の半導体サプライチェーンにおいて、その重要性を一層高めることとなります。

技術・臨床詳細

Amkorの先端パッケージング施設は、フリップチップ、ファンアウトウェハーレベルパッケージング（FOWLP）、システム・イン・パッケージ（SiP）、2.5D/3Dパッケージングといった最先端技術に対応します。これらの技術は、AIプロセッサやHPCチップにおいて、より多くのトランジスタを小型かつ高密度に集積し、データ転送速度を向上させ、電力消費を削減するために不可欠です。67エーカーという大規模な土地の追加取得は、複数の新しいクリーンルーム、高度な試験装置、および自動化された組立ラインを収容するための十分なスペースを提供します。これにより、Amkorは、半導体後工程における微細化、異種統合、および熱管理の課題に対応できる能力を大幅に拡張し、次世代の高性能チップの量産を可能にします。

背景・業界文脈

米国のCHIPS法などの政策的インセンティブにより、半導体製造の国内回帰が加速しています。特に、先端パッケージングは、ムーアの法則の限界が近づく中で、チップ性能向上とコスト削減の新たなフロンティアとして注目されています。Amkorのこの大規模投資は、米国内での先端パッケージング能力を強化し、海外への依存度を低減するという国家戦略に合致するものです。AI、HPC、自動車といった成長市場からの需要が強まる中で、国内での生産能力確保は、サプライチェーンのレジリエンス（回復力）と経済安全保障を確保する上で極めて重要です。

今後の展望

Amkor Technologyのアリゾナ州における拡張は、米国がAIおよび先端半導体技術においてリーダーシップを維持するための重要な基盤となります。同社は、2028年の売上およびEPS目標がアナリストの予想を下回ったことで株価が一時的に下落したものの、長期的な戦略的ポジショニングは極めて強気と見られています。これは、AIチップの需要の持続性、および米国内での強固な製造エコシステム構築への期待が背景にあります。この拡張により、Amkorは主要な顧客に対して、より迅速かつ安全なサプライチェーンを提供できるようになり、未来の技術革新を支える上で不可欠な存在となるでしょう。

元記事: <https://stockstotrade.com/amkr-stock-jumps-as-arizona-expansion-fuels-ai-packaging-push/>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

#31 Intel、元SK hynix CEOの李錫熙氏を先端パッケージング部門のシニアVPに任命、AIシステム強化へ

公開日 2026年06月19日 The Korea Herald 韓国



概要

Intelは、SK hynixおよびSK Onの元CEOである李錫熙（イ・ソクヒ）氏を、Intel Foundryのシニアバイスプレジデントとして迎え入れました。李氏は、Intel Foundryの先端パッケージング、システム統合、バックエンド技術開発、およびバックエンド製造部門を統括し、CEO直属のポジションとなります。この人事は、Intelが先端パッケージングを最重要戦略分野と位置付け、次世代AIシステムにおける製造および先端パッケージング能力を抜本的に強化するという、同社の揺るぎないコミットメントを示すものです。

詳細

主要成果

Intelは、SK hynixおよびSK Onの元CEOである李錫熙（イ・ソクヒ）氏を、Intel Foundryのシニアバイスプレジデントという要職に任命しました。李氏は、Intel Foundryの先端パッケージング、システム統合、バックエンド技術開発、およびバックエンド製造という広範な領域を統括し、CEOに直接報告する立場となります。このハイプロファイルな人事は、Intelが先端パッケージング技術を同社の主要な戦略的柱として位置づけ、特に次世代AIシステムにおける製造およびパッケージング能力を根本的に強化しようとする強い意志を明確に示しています。

技術・臨床詳細

李錫熙氏の専門知識は、DRAMおよびNANDフラッシュメモリの分野で培われたものであり、特にHBM（高帯域幅メモリ）のような先端メモリのパッケージングと統合における経験は、IntelのAI戦略に不可欠です。先端パッケージングは、ムーアの法則の物理的限界が近づく中で、チップ性能と電力効率を向上させる鍵となります。Intelは、EMIB（Embedded Multi-die Interconnect Bridge）やFoverosといった独自の2.5D/3Dパッケージング技術を開発しており、李氏のリーダーシップの下でこれらの技術の成熟と量産化が加速されるでしょう。彼の役割は、異なる機能を持つチップレットを効率的に統合し、最終的にAIアクセラレーターやCPUの性能を最大化するための、革新的なバックエンドソリューションの開発と実装に集中します。

背景・業界文脈

半導体業界では、先端プロセスノードにおける微細化競争が激化する一方で、パッケージング技術がシステムレベルの性能向上における新たな戦場となっています。特にAIチップにおいては、HBMとの緊密な統合や、複数のチップレットを効率的に接続するパッケージングが不可欠です。SK hynixはHBM市場のリーダーであり、李氏のSK hynixでの豊富な経験は、IntelがHBMを含む異種統合ソリューションの開発で競合他社に追いつき、追い越す上で極めて価値のある資産となります。この人事は、Intelがファウンドリ事業を本格化させ、世界トップレベルの技術と人材を獲得することで、TSMCやSamsungといった競合との差を縮めるという野心的な目標を追求していることを示唆しています。

今後の展望

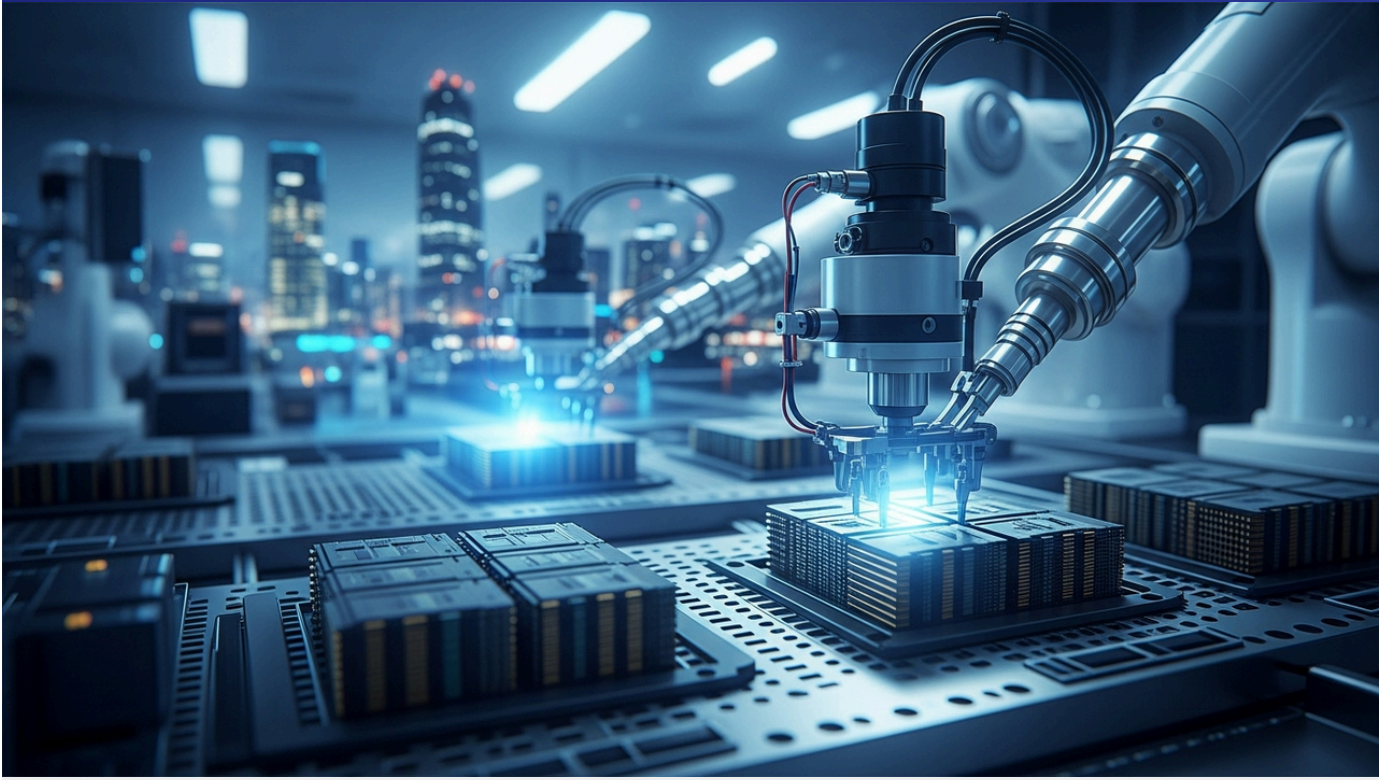
李錫熙氏のIntelへの参画は、同社の先端パッケージング戦略に大きな弾みをつけることが予想されます。彼のリーダーシップの下で、Intelはより高度なパッケージングソリューションを迅速に市場投入し、特にAIチップの分野でその競争力を強化できるでしょう。これは、Intelがファウンドリサービスを提供する上で、顧客に対して包括的なターンキーソリューションを提供できるようになることを意味します。長期的には、この戦略的な人材獲得が、Intelの半導体製造における垂直統合モデルをさらに強固にし、次世代AI、HPC、データセンター技術のイノベーションを加速させる基盤を築くことになるでしょう。

元記事: <https://www.koreaherald.com/view.php?ud=20260619000539>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

#32 Samsung、韓国Honam地域にHBM特化型の先端半導体パッケージング工場建設を検討、AIサーバー需要に対応

公開日 2026年06月14日 SamMobile 韓国



概要

Samsung Electronicsは、韓国南西部のHonam地域に新たな先端半導体パッケージング施設の建設を検討しており、Gwangju市がその有力候補として浮上しています。この計画は、SamsungのAIチップサプライチェーン能力を強化することを目的とし、特にAIサーバー向けの高帯域幅メモリ（HBM）チップの生産に焦点を当てています。今回の動きは、急増するAIインフラ需要に対応するためのグローバルな製造能力拡大戦略の一環であり、HBM市場におけるSamsungの競争力強化に貢献すると見られます。

詳細

主要成果

Samsung Electronicsは、韓国南西部のHonam地域に新たな先端半導体パッケージング施設の建設を積極的に検討しており、具体的にはGwangju市が最も有力な候補地として浮上しています。この大規模プロジェクトは、AI（人工知能）チップのサプライチェーンにおけるSamsungの能力を飛躍的に強化することを目的としており、特にAIサーバーに不可欠な高帯域幅メモリ（HBM）チップのパッケージングに重点が置かれる予定です。今回の投資は、世界的に急増するAIインフラ需要に対応するための、同社の戦略的な製造能力拡大の一環です。

技術・臨床詳細

新たなパッケージング施設は、HBMチップの製造に特化した最先端の技術を導入すると予想されます。HBMは、複数のDRAMダイを垂直に積層し、高速なインターポーザーを介してロジックチップと接続する3Dパッケージング技術です。これにより、従来のDRAMに比べて圧倒的に高いデータ帯域幅と電力効率を実現し、AIプロセッサの性能を最大限に引き出すことができます。Samsungは、熱圧着非導電性ペースト（TC NCF）ボンディング技術など、独自の先進パッケージング技術の開発に注力しており、新工場ではこれらの技術が適用されると見られます。これにより、HBM4Eなどの次世代HBM製品の量産能力が強化され、歩留まりと信頼性の向上に貢献するでしょう。

背景・業界文脈

AIの進化は、大量のデータ処理と並列計算を必要とするため、HBMチップへの需要が爆発的に増加しています。NVIDIAのAI GPUに代表される高性能アクセラレーターは、HBMを必須コンポーネントとしており、HBMの供給能力はAIエコシステム全体の成長を左右する主要なボトルネックとなっています。Samsungは、SK hynixと並びHBM市場の主要プレイヤーであり、この分野での競争は激化しています。Honam地域への新工場建設は、SamsungがHBM市場におけるシェアを拡大し、AI時代におけるリーダーシップを確固たるものにするための戦略的な一歩です。また、これは韓国政府の国内半導体エコシステム強化計画とも連動する動きであり、地域経済の活性化にも寄与すると期待されます。

今後の展望

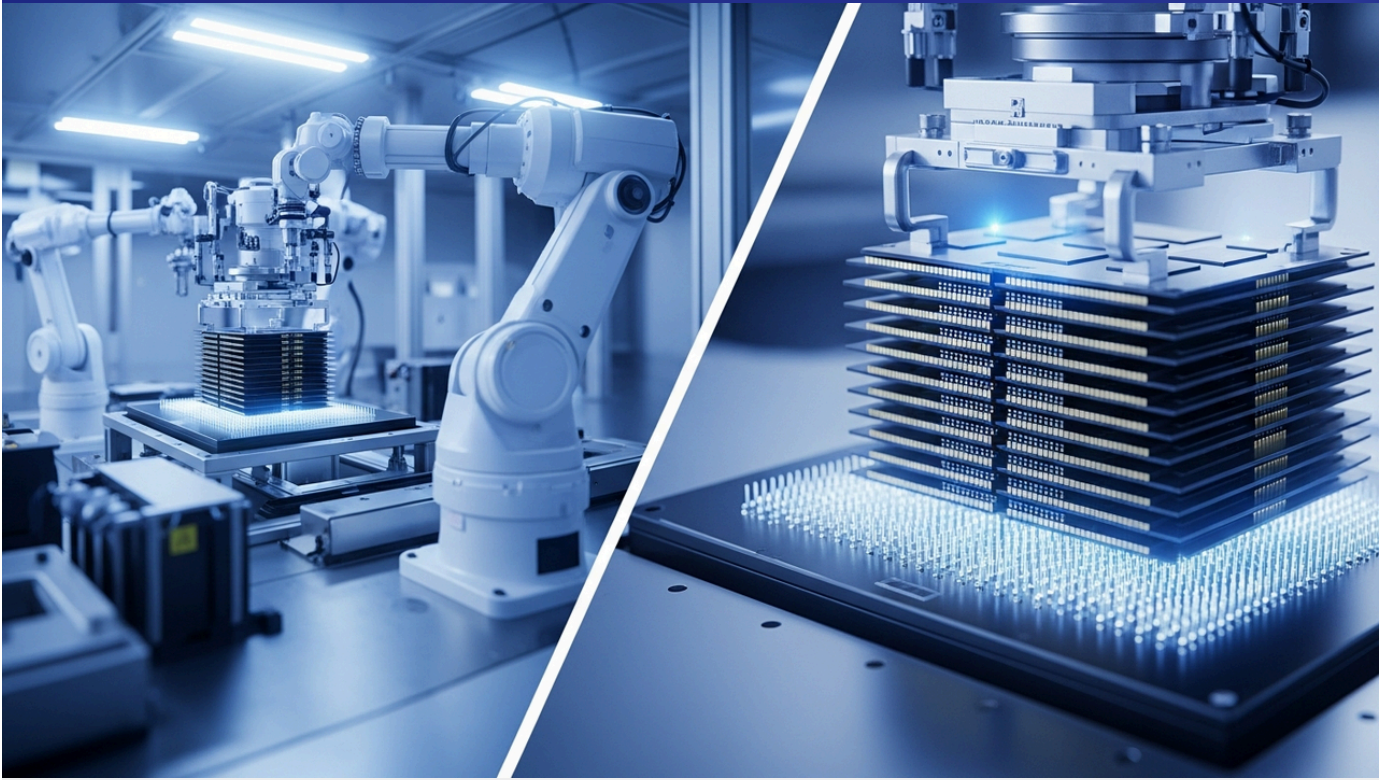
Honam地域へのパッケージング工場建設が実現すれば、SamsungはHBMチップの供給能力を大幅に拡大し、主要なAIチップメーカーからの需要に、より迅速かつ安定的に対応できるようになります。これにより、同社のAI半導体事業の収益性が向上し、HBM市場における競争優位性が強化されるでしょう。長期的には、この投資は、SamsungがAI、高性能コンピューティング、データセンターといった分野で革新を推進するための基盤を築き、次世代の技術革新を牽引する上での重要なマイルストーンとなることが期待されます。

元記事: <https://www.sammobile.com/news/samsung-considering-new-semiconductor-packaging-plant-honam-south-korea/>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

#33 SK hynix、12層スタック48GBの次世代HBM4E AIメモリチップの出荷を開始、ピンあたり16Gbps、電力効率20%以上向上

公開日 2026年06月18日 Bisinfotech 韓国



概要

SK hynixは、次世代HBM4E AIメモリチップの出荷を開始しました。この革新的なチップは、12層スタックで48GBの大容量、ピンあたり最大16Gbpsの超高速データ転送速度、そして20%以上の電力効率向上という驚異的な性能を実現しています。同社独自のAdvanced MR-MUFパッケージング技術により、層間に特殊な材料を適用することで強化された保護が提供されています。これにより、SK hynixはAIサーバーおよび高性能コンピューティング市場におけるリーダーシップをさらに確固たるものとし、次世代AIアプリケーションの要求に応える準備を整えました。

詳細

主要成果

SK hynixは、次世代の高帯域幅メモリ（HBM）であるHBM4E AIメモリチップの出荷を開始しました。この画期的な製品は、12層スタックで48GBという大容量を実現し、ピンあたり最大16Gbpsの超高速データ転送速度を誇ります。さらに、電力効率を従来比で20%以上向上させており、AIアクセラレーターおよび高性能コンピューティング（HPC）アプリケーションの性能と効率を飛躍的に高めることが期待されます。

技術・臨床詳細

HBM4Eは、SK hynixが開発した最先端の3Dスタッキング技術と独自のAdvanced MR-MUF（Mass Reflow-Molded Underfill）チップパッケージング技術を組み合わせることで実現されました。このAdvanced MR-MUFプロセスでは、複数のDRAMダイを垂直に積層し、その層間に特殊な成形アンダーフィル材料を適用することで、チップの熱管理能力を向上させ、機械的強度と信頼性を高めています。具体的には、この技術により、チップ内部の熱放散が最適化され、高密度集積環境下での安定動作が可能となります。12層スタック構造は、限られたフットプリント内で最大限のメモリ容量を提供し、ピンあたり16Gbpsというデータ転送速度は、AIモデルの学習や推論におけるデータボトルネックを大幅に解消します。背景・業界文脈

AIモデルの規模と複雑さが増すにつれて、AIアクセラレーターはより大容量で高速なメモリを必要としています。HBMは、従来のDRAMと比較して、はるかに高い帯域幅と低い消費電力を実現するため、AI GPUやHPCプロセッサの主要コンポーネントとなっています。SK hynixは、HBM市場におけるパイオニアでありリーダーとしての地位を確立しており、HBM3Eに続きHBM4Eを迅速に市場投入することで、その優位性をさらに強化しようとしています。今回のHBM4Eの出荷開始は、NVIDIAなどの主要なAIチップメーカーが次世代製品を開発する上で不可欠な要素となり、AI半導体市場全体の成長を加速させる重要なマイルストーンです。

今後の展望

SK hynixのHBM4Eメモリチップの出荷開始は、AI技術の発展に大きな影響を与えるでしょう。より高速で大容量、かつ電力効率の高いメモリの提供は、AIモデルの複雑化、大規模化を可能にし、自動運転、創薬、大規模言語モデルなど、様々なAIアプリケーションの性能を向上させます。特に、20%以上の電力効率向上は、データセンターの運用コスト削減と環境負荷低減にも貢献します。これにより、SK hynixはHBM市場でのリーダーシップを確固たるものにし、次世代AIシステムの設計と実装において中心的な役割を果たすことが期待されます。

元記事: <https://www.bisinfotech.com/sk-hynix-hbm4e-ai-memory-chips/>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

#34 TSMC、CoPoSパッケージング開発を加速し、310x310mmパネルフォーマットを標準化。2028年後半の量産に向けガラスコア基板技術も導入

公開日 2026年06月17日 TrendForce 台湾



概要

TSMCは、CoPoS (Chip-on-Panel-on-Substrate) パッケージングアーキテクチャの開発を加速し、310×310mmのパネルフォーマットを標準化しています。この技術は、2027年にパイロット生産、2028年後半には量産開始を目指しており、2026年は関連装置および材料サプライヤーにとって重要な検証期間となります。また、TSMCはCoWoSの先進バージョンにガラス基板を導入する計画も進めており、InnoluxとIbidenがその開発に協力しています。これらの取り組みは、AIおよび高性能コンピューティング向けの次世代パッケージングソリューションを確立し、市場での技術的優位性を維持することを狙っています。

詳細

主要成果

TSMCは、次世代の先端パッケージング技術であるCoPoS（Chip-on-Panel-on-Substrate）アーキテクチャの開発を加速しており、310×310mmのパネルフォーマットを標準化する動きを見せています。このCoPoS技術は、2027年にパイロット生産を開始し、2028年後半には量産に至る計画が進行中です。さらに、TSMCはCoWoSの先進バージョンにガラスコア基板を導入する計画も進めており、台湾のパネルメーカーであるInnoluxや日本のIbidenといった主要サプライヤーがこの取り組みに協力していると報じられています。この技術革新は、次世代のAIおよびHPCチップの性能向上に不可欠な基盤となります。

技術・臨床詳細

CoPoSは、複数のチップダイを大型パネル上に直接統合する、ファンアウトパネルレベルパッケージング（FOPLP）の進化形と見られています。310×310mmという標準化されたパネルフォーマットは、現在のウェハーレベルパッケージングよりも大幅に広い面積でのチップ統合を可能にし、製造コスト効率とスループットの向上に貢献します。2026年は、この新しい製造プロセスに必要な装置や材料、特に高精度なアライメント装置や熱膨張係数の異なる材料間の整合性確保のための技術検証が重要となります。ガラスコア基板の導入は、有機基板に比べて優れた平坦性、熱安定性、および信号伝達特性を提供し、より微細な配線（サブミクロンレベル）と高密度なビア（Through Glass Via: TGV）の実現を可能にします。これにより、CoWoSなどの既存の2.5D/3Dパッケージング技術の性能がさらに向上し、チップレット間の接続密度が飛躍的に高まります。

背景・業界文脈

AIおよび高性能コンピューティング市場の急速な成長は、より高性能で、より電力効率が高く、かつ低コストなパッケージングソリューションへの需要を押し上げています。従来のシリコンインターポージャーや有機基板を用いたパッケージングは、そのサイズ、コスト、および電氣的・熱的特性の限界に直面しつつあります。CoPoSやガラスコア基板は、これらの課題を克服するための次世代技術として期待されています。台湾のパネルメーカーがFOPLP技術で培ったノウハウは、CoPoS開発におけるパネル製造プロセスのスケールアップに貢献すると考えられます。TSMCのこの積極的な投資は、先端パッケージング分野でのリーダーシップを維持し、NVIDIAなどの主要顧客の次世代AIチップロードマップを支援するための戦略的な動きです。

今後の展望

CoPoSとガラスコア基板技術の導入は、半導体業界に大きな変革をもたらす可能性を秘めています。2028年後半の量産開始が実現すれば、AIチップの集積度と性能は飛躍的に向上し、より大規模で複雑なAIモデルの実行、自動運転、拡張現実（AR）/仮想現実（VR）デバイスの進化、さらには新たなコンピューティングアーキテクチャの出現を促進するでしょう。TSMCとサプライヤーの協力は、先端パッケージングエコシステム全体の発展を加速させ、次世代技術競争における重要な差別化要因となることが期待されます。

元記事: <https://www.trendforce.com/news/2026/06/17/tsmc-accelerates-copos-development-taiwan-panel-makers-and-local-materials-and-equipment-suppliers-leverage-foplp-for-glass-core-substrate-opportunity-says-trendforce/>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

#35 Nokia、米ペンシルベニア州で先端半導体テスト・パッケージング事業を大規模拡張、従業員500人超に倍増、AIインフラ強化へ

公開日 2026年06月16日 GlobeNewswire アメリカ

OptiStra

概要

Nokiaは、米ペンシルベニア州アレンタウンにある先端テスト・パッケージング（ATP）事業の大規模な拡張を発表しました。この投資は、スケーラブルなAIインフラ接続を支える光ネットワーク技術の国内生産能力を向上させることを目的とし、ペンシルベニア州での従業員数を倍増させ、500人以上にする計画です。今回の拡張は、AI対応ネットワーク接続に向けた米国における40億ドルの研究開発および製造投資計画の一環であり、米国での半導体サプライチェーン強化に貢献します。

詳細

主要成果

Nokiaは、米国ペンシルベニア州アレンタウンにある先端テスト・パッケージング（ATP）事業の大規模な拡張を発表しました。この重要な投資は、スケーラブルなAI（人工知能）インフラストラクチャの接続を支える光ネットワーク技術の米国内生産能力を飛躍的に向上させることを目指しています。計画では、ペンシルベニア州における従業員数を倍増させ、500人以上とすることで、米国のAI関連技術開発と製造基盤の強化に大きく貢献します。

技術・臨床詳細

今回の拡張は、光ネットワーク技術に特化した半導体の開発、テスト、およびパッケージング能力を強化します。特に、AIや機械学習のワークロードを効率的に処理するために不可欠な、超高速・低遅延の光通信チップの生産が対象となります。NokiaのATP施設は、これらのチップの設計から最終テスト、および高度なパッケージングまでを一貫して行う能力を持ちます。拡張された施設では、より高度な自動化、精密なテスト装置、および環境制御システムが導入され、製造プロセスの効率と歩留まりが向上します。これにより、AIデータセンター間の膨大なデータトラフィックを処理するための、信頼性と性能の高い光コンポーネントの供給が確保されます。

背景・業界文脈

AIの普及と、それに伴うデータセンター間の相互接続やクラウドインフラの需要急増は、既存のネットワークインフラに大きな負荷をかけています。この課題に対応するため、光ネットワーク技術、特に高帯域幅の光トランシーバーや光スイッチチップの重要性が増しています。米国政府は、CHIPS法などを用いて半導体製造の国内化を推進しており、Nokiaの今回の投資は、AI対応ネットワーク接続のための米国における40億ドルの研究開発および製造投資計画の一部です。これは、米国がAI時代のデジタルインフラにおいて、競争力を維持し、サプライチェーンのレジリエンスを確保するための戦略的な動きと言えます。

今後の展望

Nokiaのペンシルベニア州におけるATP事業の拡張は、同社がAI時代における主要なインフラプロバイダーとしての地位を固める上で重要な役割を果たすでしょう。光ネットワーク技術の国内生産能力の強化は、米国の通信インフラの安全性と信頼性を高めると同時に、AIの進化を支える高速ネットワークの展開を加速します。従業員数の倍増は、地域の雇用創出と技術人材の育成にも寄与し、長期的には米国のテクノロジーエコシステム全体の発展に貢献することが期待されます。この投資は、次世代AIアプリケーションの実現を支える不可欠な基盤となるでしょう。

元記事: <https://www.globenewswire.com/news-release/2026/06/16/3295066/0/en/Nokia-announces-major-expansion-of-U-S-semiconductor-advanced-test-and-packaging-in-Pennsylvania-to-bolster-AI-growth.html>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

#36 Amkor Technology、プレミアムスマホ向け先端パッケージング需要増でSiP生産をベトナムへ移管し、高価値プログラムを強化

公開日 2026年06月17日 TradingView アメリカ



概要

Amkor Technologyは、プレミアムスマートフォンのアーキテクチャへのシフトに伴う半導体コンテンツの増加により、フリップチップやシステム・イン・パッケージ（SiP）ソリューションなどの先端パッケージングの堅調な需要から継続的に恩恵を受けています。同社は、韓国と台湾での先端パッケージング能力を拡大しつつ、一部のSiP生産をベトナムに移管することで、高価値プログラムのためのスペースを確保する戦略を進めています。この戦略は、スマートフォン市場の進化に対応し、収益性の高い事業分野にリソースを集中させることで、Amkorの成長モメンタムを維持することを目的としています。

詳細

主要成果

Amkor Technologyは、プレミアムスマートフォンのアーキテクチャへのシフトと、それに伴うハンドセットあたりの半導体コンテンツの増加によって、フリップチップやシステム・イン・パッケージ（SiP）ソリューションといった先端パッケージングに対する堅調な需要から引き続き大きな恩恵を受けています。同社は、この成長モメンタムを維持するため、韓国と台湾で先端パッケージング能力を拡大しつつ、戦略的に一部のSiP生産をベトナムに移管することで、より高価値なプログラムのための生産スペースを確保しています。この動きは、市場の変化に対応し、リソースを最適配分するためのAmkorの積極的な戦略を示しています。

技術・臨床詳細

フリップチップパッケージングは、半導体ダイを基板に直接接続する技術で、従来のワイヤーボンディングに比べて電氣的性能と熱特性が優れています。一方、システム・イン・パッケージ（SiP）は、複数の半導体ダイや受動部品を単一のパッケージ内に集積することで、省スペース化とシステム性能の向上を実現する先端パッケージングソリューションです。プレミアムスマートフォンにおいては、カメラモジュール、RFフロントエンドモジュール、電源管理ICなどにSiPが広く採用されています。Amkorはこれらの先端技術において強みを持っており、韓国と台湾の既存施設での能力増強と並行して、ベトナムへのSiP生産移管を進めています。ベトナムの工場は、効率的な労働力とコスト構造を活用し、標準的なSiP生産を担うことで、韓国と台湾の施設を高付加価値で複雑な先端パッケージングに特化させる狙いがあります。

背景・業界文脈

スマートフォン市場は成熟期を迎えていますが、プレミアムセグメントでは、AI機能の搭載、カメラ性能の向上、5G通信への対応などにより、チップセットの複雑化と高機能化が進んでいます。これにより、ハンドセットあたりの半導体コンテンツが増加し、SiPやフリップチップといった先端パッケージングソリューションの需要が高まっています。Amkorの戦略は、この市場トレンドを捉え、高成長が期待される分野に集中投資するものです。ベトナムへの生産移管は、グローバルな製造拠点の多様化とサプライチェーンのレジリエンス強化という、半導体業界全体の流れにも合致しています。これにより、同社は地政学的リスクの分散とコスト競争力の確保を図っています。

今後の展望

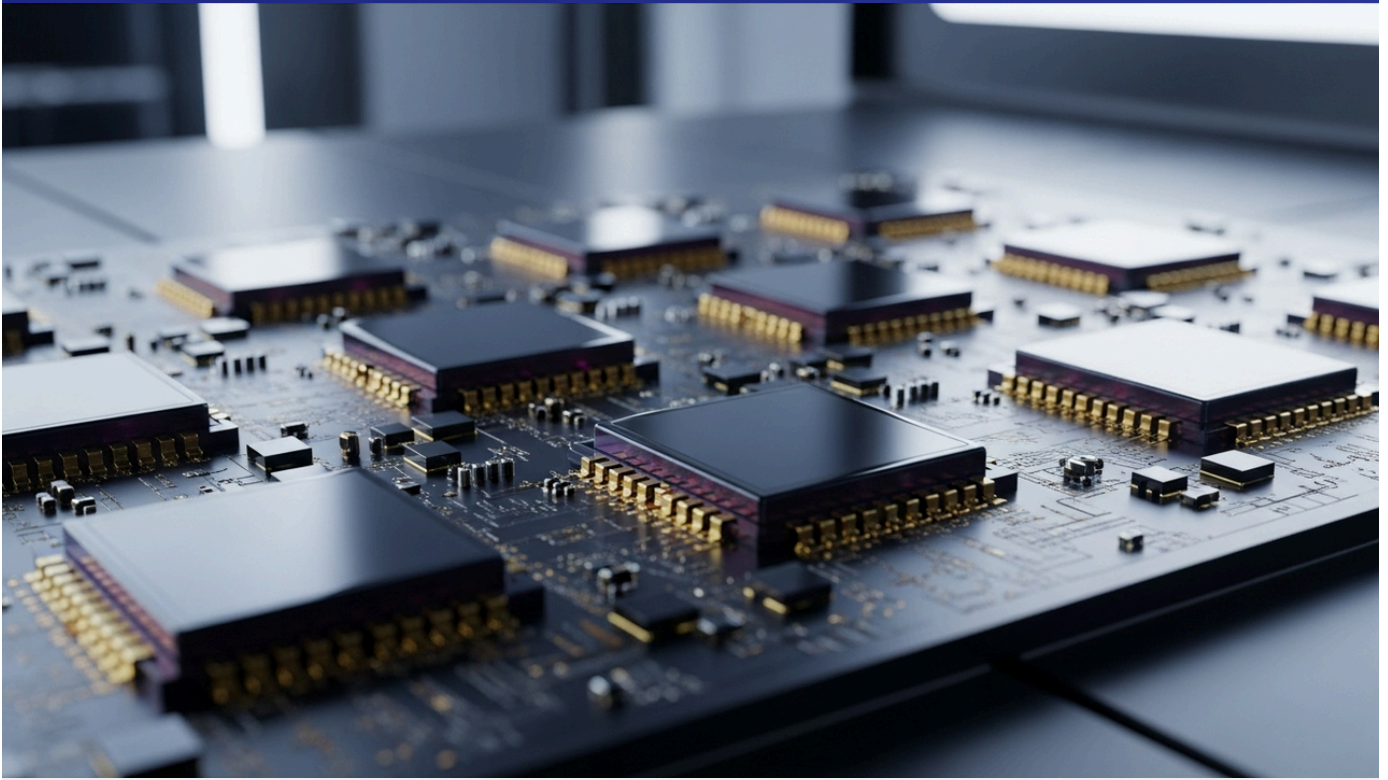
Amkor Technologyのこの戦略的な生産拠点再編と能力強化は、同社が変化する半導体市場の需要に効果的に対応し、持続的な成長を達成するための重要なステップです。プレミアムスマートフォン市場の成長とAI技術の普及が続く限り、フリップチップやSiPなどの先端パッケージングソリューションの需要は堅調に推移すると予想されます。Amkorは、高価値プログラムへの集中と効率的なグローバル生産体制の構築により、競合他社に対する優位性を維持し、今後も半導体パッケージング市場における主要プレイヤーとしての地位を強化していくでしょう。投資家にとっては、同社の株価モメンタムを維持する要因として、この戦略が注目されます。

元記事: <https://www.tradingview.com/news/zacks:9c1a329d8d1e8:0/can-strong-smartphone-demand-sustain-amkrs-growth-momentum/>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)

#37 imec、RFシリコンインターポージャーでIII-Vチップレット統合に成功、容量密度10-100倍増、600nm未満の整列精度達成

公開日 2026年06月15日 OriginBrief ベルギー



概要

imecは、300mm RFシリコンインターポージャープラットフォームを介したシステムレベルIII-Vチップレット統合を成功させました。この画期的な成果により、容量密度が10~100倍に増加し、600nm未満という極めて高い整列精度を達成しました。このブレークスルーは、異種チップレットアーキテクチャにおける新たなRFおよび電力統合の道を切り開き、ロボティクス、産業オートメーション、セキュリティ、インテリジェントインフラストラクチャなど、幅広い分野での応用を可能にします。imecはまた、Automotive Chiplet ProgramをAutonomous Edge Chiplet Programに拡大し、これらの新興分野での技術適用を強化しています。

詳細

主要成果

半導体研究の世界的リーダーであるimecは、300mm RFシリコンインターポーザープラットフォームを介したシステムレベルIII-Vチップレット統合において画期的な成功を収めました。このブレークスルーにより、容量密度が従来の技術と比較して10~100倍に増加し、さらに600nm未満という極めて高い整列精度を達成しました。この成果は、特に高周波（RF）および電力アプリケーションにおける異種チップレットアーキテクチャの新たな統合可能性を解き放ち、次世代のエレクトロニクスシステムに計り知れない影響を与えるものです。

技術・臨床詳細

imecが開発したRFシリコンインターポーザープラットフォームは、高Q値の統合型受動部品と、III-V族半導体チップレットをシリコンベースのプラットフォーム上に共存させることを可能にします。III-V族半導体は、SiGe（シリコンゲルマニウム）ベースの技術では実現が困難な高周波性能と高電力効率を提供しますが、シリコンとの直接統合は技術的課題が大きかったのが現状です。今回の成功は、高密度な配線層とマイクロバンプ技術を最適化し、600nm未満という微細な整列精度を実現することで、III-Vチップレットとシリコンインターポーザー間の電気的接続と熱的結合を極限まで高めました。容量密度の10~100倍増加は、RFトランシーバーやパワーアンプなどの回路において、より小型で高性能なモジュールの実現を意味します。また、imecはAutomotive Chiplet ProgramをAutonomous Edge Chiplet Programに拡大し、ロボティクス、産業オートメーション、セキュリティ、インテリジェントインフラストラクチャといった、高信頼性とリアルタイム処理が求められるエッジAIアプリケーションへの適用を進めています。

背景・業界文脈

高性能RFシステムの需要は、5G/6G通信、レーダー、衛星通信、そしてエッジAIデバイスの普及に伴い、爆発的に増加しています。これらのシステムは、高い周波数での動作、広帯域幅、低消費電力、そして小型化が求められます。しかし、従来のモノリシック（単一チップ）設計では、異なる材料特性を持つRF部品とデジタルロジックを最適化することが困難でした。チップレットアーキテクチャは、異なるプロセスで製造された専門的なチップを統合することで、この課題を解決するアプローチとして注目されています。imecの成果は、特にRF分野において、シリコンプラットフォームのコストメリットとIII-V族半導体の高性能を両立させる道を開き、異種統合技術の普及を加速させる重要な一歩となります。

今後の展望

imecのRFシリコンインターポーザープラットフォームにおけるIII-Vチップレット統合の成功は、次世代のワイヤレス通信システムやエッジAIデバイスの設計に革命をもたらす可能性を秘めています。容量密度と整列精度の向上は、より高性能で、より小型、かつ電力効率の高いRFモジュールを実現し、5G Advancedや6G時代の通信インフラ、自動運転車の高精度レーダー、産業用ロボットのリアルタイムセンシングなどに新たな可能性を開きます。Autonomous Edge Chiplet Programへの拡大は、この技術が単なる研究成果に留まらず、多様な産業アプリケーションへの実用化を視野に入れていることを示しており、半導体業界全体のイノベーションを加速させる要因となるでしょう。

元記事: <https://www.originbrief.com/semiconductor-chip-industry-weekly-report-june-15-2026/>

収集日: 2026年06月19日 | 自動記事収集・翻訳システム (Gemini API使用)