

半導体後工程

Weekly Intelligence Report

2026-05-16 | 10件 | 3カ国

troy-technical.jp

今週のキーワード

AI後工程の主導権

TSMCとHBMメーカーの戦略的投資が加速

10

件
記事数

3

カ国
対象国

14万

枚/月
CoWoS能力

11.7

Gbps
HBM4速度

今週的全10記事 — 5軸評価で読むべき記事を選ぶ

各列の見方 — 技術新規性：ブレークスルー度合い 実用化距離：製品として使える近さ 市場インパクト：業界全体への影響規模
データ信頼性：定量データ・査読の有無 日本関連度：日本の企業・サプライチェーンとの直接的関連性

#	記事タイトル	種別	技術 新規性	実用化 距離	市場 インパクト	データ 信頼性	日本 関連度	一行サマリ
#01	TSMC CoWoS/SoIC増強	企業戦略	●●●○ ○	●●●● ●	●●●● ●	●●●● ○	●●●● ○	TSMCがAI需要に応じCoWoS/SoICの生産能力を大幅増強、AI/HPCチップ供給安定化へ。
#02	CoWoS能力不足でGoogle	市場危機	●●●○ ○	●●●● ●	●●●● ○	●●●○ ○	●●●○ ○	TSMCのCoWoS能力不足がGoogle TPUの量産を2027年まで遅延させる可能性、AIチップ供給のボトルネックに。
#03	TSMC CoPoS独占戦略	企業戦略	●●●● ○	●●●○ ○	●●●● ●	●●●○ ○	●●●● ○	TSMCが次世代CoPoS技術で独占的サプライチェーン構築を推進、AI半導体市場での優位性確保へ。
#04	TSMC SoICロードマップ	技術ロードマップ	●●●● ○	●●●○ ○	●●●● ○	●●●● ○	●●●● ●	TSMCがSoICロードマップ公開、2029年までに4.5μmピッチ実現、富士通Monaka CPUにF2Fスタッキング適用。
#05	ABF基板ボトルネック	市場危機	●●●○ ○	●●●● ●	●●●● ●	●●●○ ○	●●●● ●	AIハードウェアのボトルネックは味の素独占のABF基板、供給逼迫で顧客が設備投資を支援。
#06	Hanmi HBMボンダー	新製品	●●●● ○	●●●○ ○	●●●● ○	●●●● ○	●●●○ ○	Hanmiが次世代HBM向け第2世代ハイブリッドボンダー発表、20層超スタッキングでHBM市場リード狙う。
#07	SKハイニックス HBMハブ	企業戦略	●●●○ ○	●●●● ●	●●●● ○	●●●● ○	●●●○ ○	SKハイニックスが清州にHBMパッケージングハブを着工、AIメモリ能力を拡大し後工程競争を強化。
#08	Samsung HBM4量産	新製品	●●●● ○	●●●● ○	●●●● ○	●●●● ○	●●●○ ○	SamsungがHBM4向けハイブリッドボンディング導入で世界初の量産出荷に成功、HBM市場のリーダーシップ確立へ。
#09	SKハイニックス 12層HBM	技術検証	●●●● ○	●●●○ ○	●●●● ○	●●●○ ○	●●●○ ○	SKハイニックスが12層HBMスタックのハイブリッドボンディング検証に成功、次世代AIメモリ競争激化。
#10	Samsung/住友 ガラス基板	企業提携	●●●● ○	●●●○ ○	●●●● ○	●●●● ○	●●●● ●	Samsung Electro-Mechanicsと住友化学がガラスコア基板JV設立へMOU、次世代AI/HPC向け基板量産化。

●●●●○ High ●●●○ Med-High ●●●○ Med ●●●○ Low | 背景黄色 = 注目記事

今週、判断に影響する3つの問い

① AIチップの供給ボトルネックはどこにあるのか？

TSMCのCoWoS能力不足がGoogle TPUの量産を遅延させ、味の素が独占するABF基板も供給逼迫。AI半導体の性能向上は材料と後工程能力に依存しており、自社のサプライチェーンはこれらのボトルネックを把握し、対策を講じているか？

② TSMCの独占的戦略は自社の事業機会を奪うか？

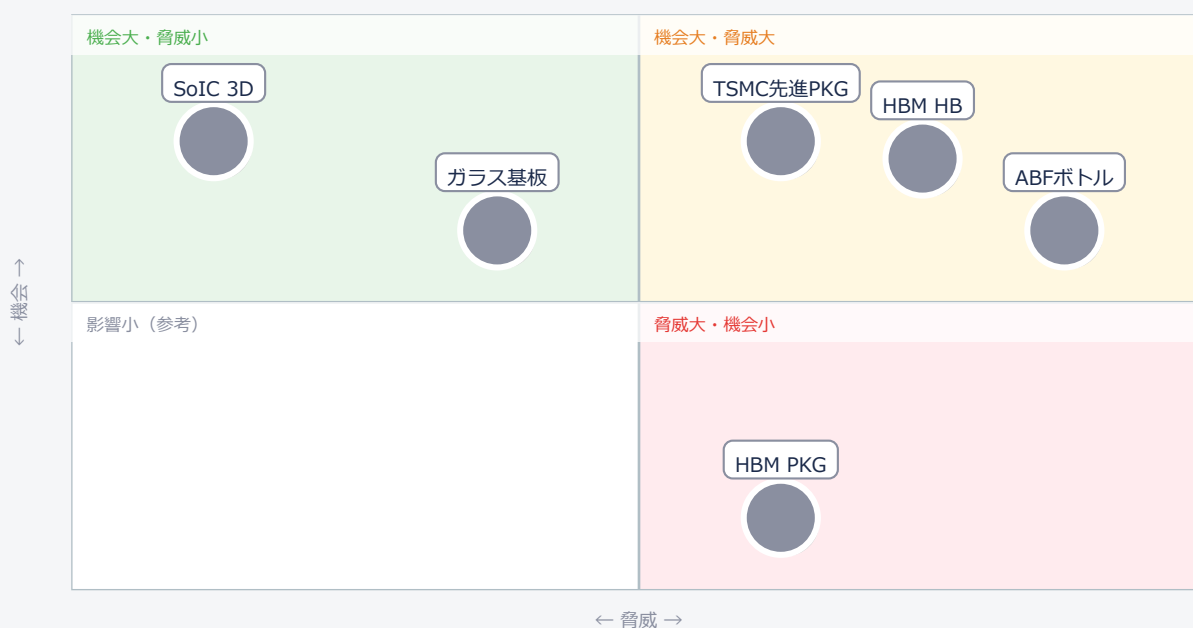
TSMCはCoPoSで独占的サプライチェーン構築を推進し、SoICのロードマップも公開。日本の材料・装置メーカーはTSMCとの協業で成長機会を得る一方、囲い込み戦略により他社との取引が制限されるリスクがある。自社の技術がこのエコシステムにどう位置付けられるか？

③ HBMの技術進化に追従できているか？

SamsungやSKハイニックスはHBM4向けハイブリッドボンディングを導入し、12層スタックを検証。HBMの多層化と高速化はAIチップ性能の鍵。自社のHBM関連技術（材料、装置、設計）は、この急速な進化に対応できるロードマップを描けているか？

日本企業にとっての「機会 vs 脅威」

日本企業にとっての「機会 vs 脅威」マトリクス



項目	象限	↑ 機会	↓ 脅威
● TSMC先進PKG	注意	AIチップ供給安定化	TSMC依存度増、囲い込み
● SoIC 3D	機会大	3Dスタック技術進化	TSMC技術への依存
● ABFボトル	注意	味の素の収益増	AIチップ生産制約
● HBM HB	注意	HBM性能向上、多層化	技術競争激化
● HBM PKG	脅威大	HBM供給安定化	韓国勢の市場支配強化
● ガラス基板	機会大	次世代基板材料確立	有機基板メーカー競争

深掘り ① — AIの隠れたボトルネック：ABF基板

#05 | 2026/04/07 | 専門メディア (分析) | 技術新規性 ●●○○○ 実用化距離 ●●●●● 市場インパクト ●●●●●
データ信頼性 ●●●○○ 日本関連度 ●●●●●

AIハードウェアエコシステムにおいて、高性能基板に不可欠な絶縁誘電体フィルムであるABF (Ajinomoto Build-up Film) の供給不足が深刻化している。日本の味の素ファインテクノがほぼ独占的に生産しており、AIサーバー用チップ基板はPC用チップの10倍以上のABFフィルムを使用するため、需要逼迫の構造的要因となっている。

この供給不足に対応するため、伊ビデンなどの主要基板メーカーは、NvidiaやIntelなどのハイパースケーラーからの前払い金で大規模な設備投資を実施。顧客がサプライヤーの設備投資額の約50%を出資し、供給確保を図るといった新たなビジネスモデルが形成されつつある。

▶ 技術者の視点

AIチップの性能向上を支えるABF基板の供給不足は、AI産業全体の成長を制約する喫緊の課題です。AIサーバー用チップのABF使用量がPC用チップの10倍以上という数値は、高積層化・大面積化を考慮すると妥当であり、伊ビデンの5000億円規模の投資もAI需要の規模を考えれば現実的です。【機会】味の素ファインテクノは圧倒的優位を維持し、収益拡大が期待されます。日本の材料メーカーは、ABF代替材料の開発や新規参入のチャンスを模索すべきです。【脅威】AIチップメーカーは供給制約に直面し、製品投入スケジュールに影響が出る可能性があります。日本の基板メーカーは、顧客からの前払い金に頼る形で投資を強いられる可能性があり、投資回収リスクも考慮する必要があります。【次のアクション】調達部門はABF基板の供給状況と価格動向を継続的に監視し、R&D部門は代替材料や新規サプライヤーの評価を即時開始すべきです。

深掘り ② — TSMC、AI向けCoWoS/SoIC能力増強

#01 | 2026/05/14 | 専門メディア | 技術新規性 ●●○○○ 実用化距離 ●●●●● 市場インパクト ●●●●●
データ信頼性 ●●●○○ 日本関連度 ●●●●●

TSMCは、AIチップ需要の急増に応えるため、先進パッケージング技術であるCoWoSおよびSoICの生産能力を大幅に拡張している。2026年のテクノロジーシンポジウムでは、先端プロセスノード、3DFabricパッケージング、グローバル展開に関する進捗が発表された。

世界中で18の新規ファブと先進パッケージング施設が建設中であり、これによりAI/HPCチップの供給ボトルネック解消が期待される。特にSoICはダイ間接合技術として高い集積度を誇り、次世代AIチップの性能向上に貢献する。

▶ 技術者の視点

TSMCのCoWoS/SoIC能力増強は、AI/HPC市場全体のサプライチェーンに大きな影響を与えます。18の新規施設建設という規模は、TSMCの市場支配力とAI需要への強いコミットメントを示しており、数値の妥当性は高いです。【未解決課題】建設ペースと装置・材料の安定供給、熟練工の確保、地政学リスクなどが挙げられます。特に、CoWoSの歩留まり向上は継続的な課題です。【機会】日本の半導体製造装置・材料メーカーは、TSMCの設備投資拡大により大きなビジネスチャンスを得られます。特に3DFabric関連の新規技術開発への参画は重要です。【脅威】TSMCへの依存度が高まり、同社の戦略変更や供給制約が日本のサプライチェーンに直接影響するリスクがあります。競合他社がTSMCの技術エコシステムから排除される可能性も考慮すべきです。【次のアクション】日本の装置・材料メーカーは、TSMCとの連携を強化し、次世代技術開発に貢献するためのR&D投資を加速すべきです。

深掘り ③ — TSMC SoICロードマップと富士通Monaka

#04 | 2026/04/29 | 専門メディア | 技術新規性●●●●○ 実用化距離●●●●○ 市場インパクト●●●●○
データ信頼性●●●●○ 日本関連度●●●●●

TSMCは、3Dチップスタッキング技術SoICのロードマップを公開し、現在の6マイクロメートル（ μm ）の接続ピッチを2029年までに4.5 μm へと微細化する計画を明らかにした。このピッチ微細化は、チップレット間の垂直相互接続密度を飛躍的に向上させる。

特に、ダイ間を直接接続する「顔対顔面（F2F）スタッキング」をサポートする第2世代SoIC技術は、富士通の次世代スーパーコンピュータ用CPU「Monaka」などに採用される見込みだ。これにより、AI/HPCチップの性能をさらに高めることが期待される。

▶ 技術者の視点

TSMCのSoICロードマップにおける2029年までの4.5 μm ピッチ実現は、現在の技術進展から見て野心的ですが、実現可能な目標です。富士通Monaka CPUへのF2Fスタッキング適用という具体的な顧客事例は、この技術の信頼性と実用化への期待を高めます。【未解決課題】微細化に伴う歩留まりの維持・向上、熱管理、ダイ間接合の信頼性、そしてコストが主要な課題となります。【機会】富士通はHPC分野での競争力を大きく強化できます。日本の材料・装置メーカーは、SoICの微細化に対応する新技術（ボンディング装置、検査装置、材料など）の開発でTSMCとの協業機会を掴むべきです。【脅威】TSMCのSoIC技術がデファクトスタンダードとなることで、他社の3Dスタッキング技術が追従困難になる可能性があります。日本の半導体関連企業は、この技術動向を深く理解し、自社の戦略に組み込む必要があります。【次のアクション】R&D部門はSoICの技術詳細とロードマップを分析し、自社の技術開発戦略への影響を評価。経営企画部門は、TSMCとの協業可能性を検討すべきです。

その他の注目記事

Samsung HBM4向けハイブリッドボンディング導入 (Samsung)

技術新規性●●●●○ 実用化距離●●●●○ 市場インパクト●●●●○

SamsungがHBM4にハイブリッドボンディングを導入し量産出荷に成功。HBM市場の競争激化と技術進化を牽引する動き。

Hanmi Semiconductor、次世代HBM向け第2世代ハイブリッドボンダーを発表 (Hanmi Semiconductor)

技術新規性●●●●○ 実用化距離●●●●○ 市場インパクト●●●●○

Hanmiが20層超HBMスタッキング可能な第2世代ハイブリッドボンダーを年内発表。HBM多層化の鍵となる装置技術の進展。

SKハイニックス、清州にHBMパッケージングハブを建設しAIメモリ能力を拡大 (SK Hynix)

技術新規性●●●●○ 実用化距離●●●●● 市場インパクト●●●●○

SKハイニックスがHBMパッケージングハブを建設し、後工程能力を強化。AIメモリの安定供給と競争力維持に向けた戦略的投資。

SKハイニックス、12層ハイブリッドボンディングHBMスタックを検証 (SK Hynix)

技術新規性●●●●○ 実用化距離●●●●○ 市場インパクト●●●●○

SKハイニックスが12層HBMスタックのハイブリッドボンディング検証に成功。量産歩留まりが課題だが、次世代HBM多層化への重要な一歩。

今週のアクション提案

記事評価マトリクスと機会/脅威分析を踏まえたアクション提案です。

■ 即時（今週中）

- 【調達】 ABF基板の供給状況と価格動向をサプライヤーと緊急確認し、短期的な供給リスクを評価する。
- 【R&D;】 TSMCのCoPoS技術に関する公開情報を収集し、自社の材料・装置技術との関連性を初期評価する。
- 【半導体PKG】 HBM4向けハイブリッドボンディング技術の最新動向を調査し、自社製品への適用可能性を検討する。

■ 短期（1ヶ月）

- 【R&D;】 ABF代替材料や新規サプライヤーに関する技術調査を開始し、潜在的なパートナー候補をリストアップする。
- 【経営企画】 TSMCのCoPoS独占戦略が自社の事業機会に与える影響を分析し、協業または競合戦略の方向性を検討する。
- 【EV設計】 AIチップの供給ボトルネックが将来の車載AIシステム開発に与える影響を評価し、リスクヘッジ戦略を立案する。

■ 中長期（四半期～）

- 【R&D;】 ガラスコア基板の量産化に向けた技術課題と、住友化学グループとの連携可能性を深掘り調査し、自社の材料開発ロードマップに組み込む。
- 【半導体PKG】 TSMCのSoICロードマップ（特に4.5 μ mピッチ、F2Fスタッキング）を考慮し、自社の3Dスタッキング技術開発戦略を再構築する。
- 【経営企画】 先端パッケージング材料・装置のサプライヤー多様化戦略を策定し、特定の企業への依存リスクを低減する計画を推進する。

半導体後工程 採用記事全文集

出力日: 2026-05-16

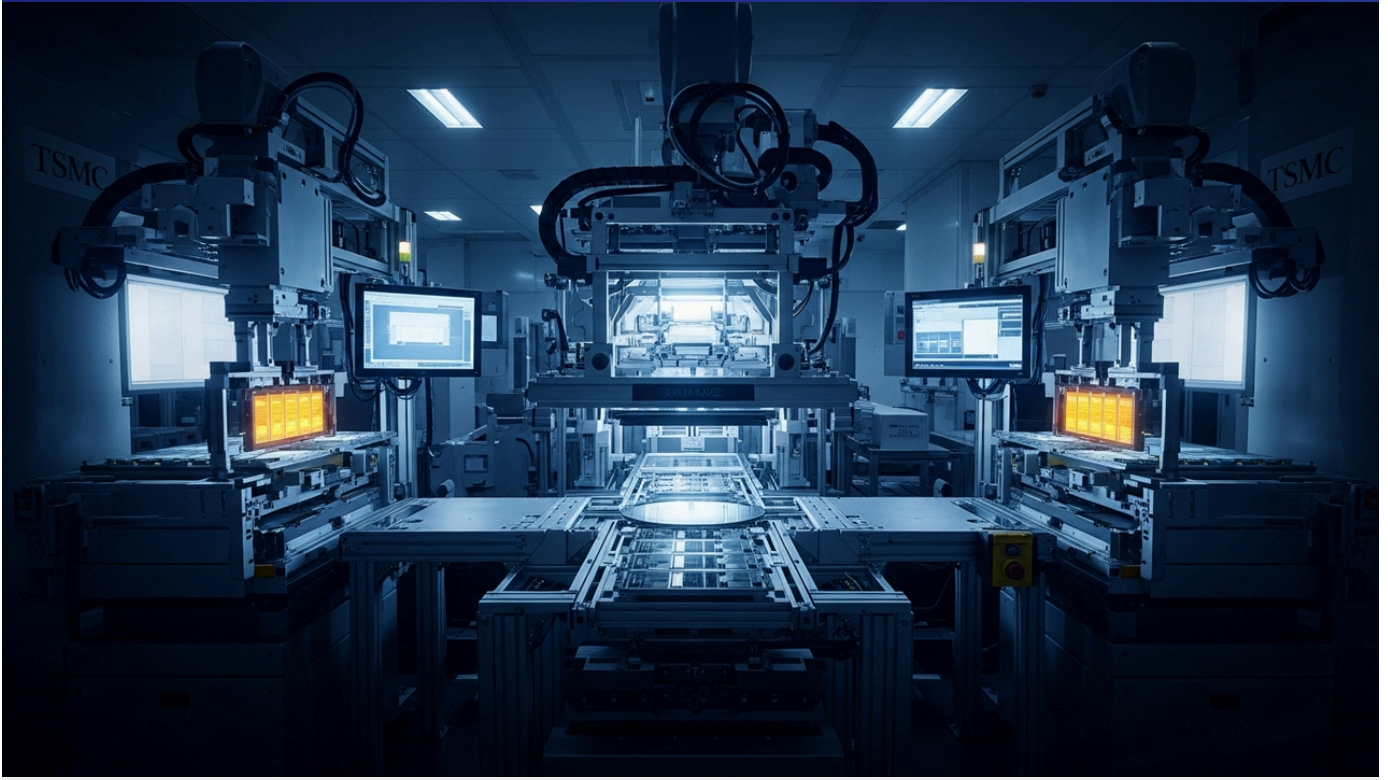
採用記事数: 10 件

収録記事一覧

01. TSMC、AI需要に対応しCoWoSおよびSoICの生産能力を拡大
02. TSMCのCoWoS能力不足、Google自社製AIチップTPUの量産を2027年まで遅延させる可能性
03. TSMC、次世代パッケージング技術CoPoSで独占的サプライチェーン構築を推進
04. TSMC、SoIC 3Dスタッキングロードマップを公開 – 2029年までに4.5 μ mピッチ実現、富士通Monaka CPUにF2Fチップレットスタッキング適用へ
05. AIハードウェアの隠れたボトルネック：ABF基板市場の現状と味の素の戦略
06. Hanmi Semiconductor、次世代HBM向け第2世代ハイブリッドボンダーを発表
07. SKハイニックス、清州にHBMパッケージングハブを建設しAIメモリ能力を拡大
08. Samsung Electronics、HBM4向けハイブリッドボンディング導入でリーダーシップ確立へ
09. SKハイニックス、12層ハイブリッドボンディングHBMスタックを検証 – 次世代AIメモリ競争激化
10. Samsung Electro-Mechanics、住友化学グループとガラスコア基板のJV設立に向けMOU締結

TSMC、AI需要に対応しCoWoSおよびSoICの生産能力を拡大

公開日 2026年05月14日 専門メディア 台湾



概要

TSMCは、人工知能（AI）チップ需要の急増に対応するため、先進パッケージング技術であるCoWoSおよびSoICの生産能力を大幅に拡張している。2026年のテクノロジーシンポジウムでは、先端プロセスノード、3DFabricパッケージング、グローバル展開、AIを活用したスマート製造に関する進捗が発表された。世界中で18の新規ファブと先進パッケージング施設が建設中であり、これによりAI/HPCチップの供給ボトルネック解消が期待される。

詳細

背景

AIアプリケーションの爆発的な成長は、高性能半導体、特にAI/HPCチップの需要を前例のないレベルにまで押し上げています。これらのチップの性能を最大限に引き出すためには、従来の微細化プロセスだけでなく、複数のチップを統合する高度なパッケージング技術が不可欠となっています。TSMCは、この先端パッケージング分野のリーダーとして、CoWoS (Chip on Wafer on Substrate) やSoIC (System on Integrated Chips) といった技術を開発・提供してきました。

主要内容

TSMCは、この高まるAI需要に対応するため、CoWoSおよびSoICの先端パッケージング生産能力を大規模に増強する計画を加速しています。2026年のテクノロジーシンポジウムでは、同社の先端プロセス技術の進展に加え、3DFabricと呼ばれる包括的な3Dパッケージングソリューションのロードマップが示されました。この増強計画には、世界各地で18の新たな製造拠点と先端パッケージング施設の建設が含まれており、これにより将来のAI半導体供給体制の安定化を目指しています。特に、SoICはダイ間接合技術として高い集積度を誇り、次世代AIチップの性能向上に貢献します。

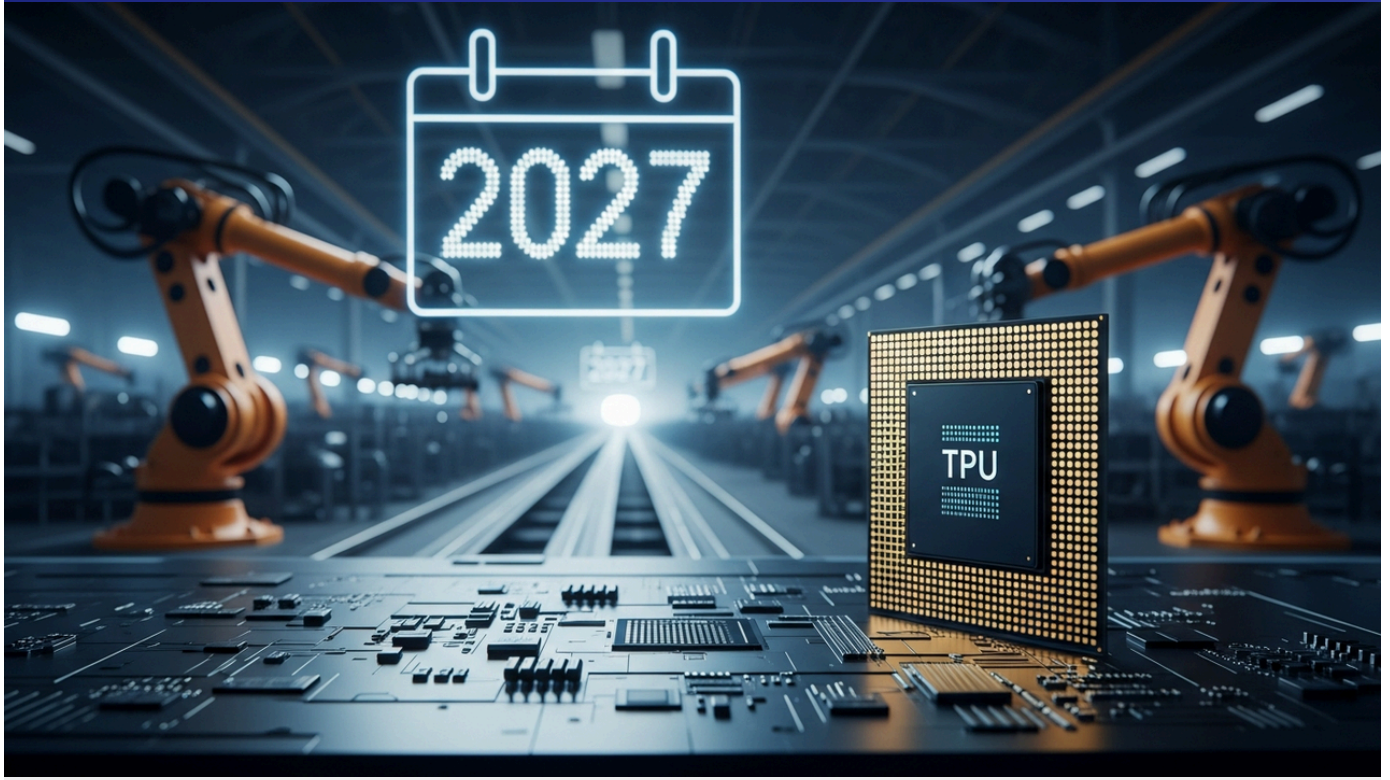
影響と展望

このTSMCの積極的な設備投資は、AI/HPC市場全体のサプライチェーンにおけるボトルネック解消に大きく寄与すると見られています。先端パッケージング能力の増強は、AIチップの性能向上とコスト効率の改善を両立させる上で極めて重要です。また、TSMCがグローバルに生産拠点を拡大することで、地域的な供給リスクの分散にもつながるでしょう。AIを活用したスマート製造の導入は、生産効率と品質のさらなる向上を可能にし、半導体産業全体のデジタル変革を加速させる可能性があります。これにより、AI技術の普及と応用がさらに進むことが期待されます。

元記事: #

TSMCのCoWoS能力不足、Google自社製AIチップTPUの量産を2027年まで遅延させる可能性

公開日 2026年05月14日 専門メディア 台湾



概要

TSMCのCoWoSパッケージング能力の慢性的な不足が、Googleの自社開発AIチップであるTPUの量産開始を2027年まで遅延させる可能性が高いと報じられている。TSMCはCoWoSの能力増強を急ピッチで進めており、2026年末までに月産12万枚、2027年末までには月産14万枚を目指している。しかし、Appleが新世代プロセッサ向けに2026年の初期生産能力を確保しているため、Google向けのCoWoS能力は依然として限定的となる見込みだ。

詳細

背景

人工知能（AI）技術の急速な進化に伴い、Googleなどの大手テック企業は、推論や学習に特化した独自のAIアクセラレーター（TPUなど）の開発に注力しています。これらの高性能AIチップは、多数のロジックダイと高帯域幅メモリ（HBM）を近接して統合するCoWoS（Chip on Wafer on Substrate）などの先進パッケージング技術に大きく依存しています。しかし、このCoWoSパッケージング能力は、AI需要の爆発的な増加により供給が逼迫しており、半導体サプライチェーンにおける深刻なボトルネックの一つとなっています。

主要内容

台湾の専門メディアの分析によると、TSMCのCoWoSパッケージング能力の不足が、Googleの自社製AIチップであるTPUの量産開始時期を2027年まで遅延させる可能性が浮上しています。TSMCはCoWoSの生産能力増強に積極的に投資しており、2026年末までに月産12万枚のウェーハ処理能力を、そして2027年末までには月産14万枚へと引き上げる計画です。これは、2025年上半期の月産4.5万枚、2025年末の月産6万枚から大幅な増加となります。しかし、2026年の初期生産能力の多くは、Appleが新世代プロセッサ向けに確保していると見られており、Google向けに利用可能なCoWoS能力は依然として限られる予測です。この状況がGoogleのTPUロードマップに影響を与え、2026年のTPU生産量を310万～320万台にとどめ、2027年に500万～600万台への増加を見込ませています。

影響と展望

このCoWoS能力のボトルネックは、AIチップ開発企業にとって製品投入スケジュールに直接的な影響を及ぼすことを示しています。Googleのような主要顧客でさえ、TSMCの供給能力に左右される現状は、先端パッケージング技術がAI時代における競争優位性を決定づける重要な要素であることを強調しています。TSMCの能力増強が2027年に本格化すれば、Googleだけでなく、BroadcomやMediaTekといった他の主要顧客へのCoWoS供給も改善され、AI市場全体の成長を後押しするでしょう。同時に、ハイパースケーラー各社による自社AIチップ開発の加速は、TSMCへの依存度を高めつつ、同時にサプライヤー多様化の動きも促す可能性があります。CoWoSの安定供給は、今後のAI技術革新と市場拡大の鍵を握ると言えます。

元記事: #

収集日: 2026年05月15日 | 自動記事収集・翻訳システム (Gemini API使用)

TSMC、次世代パッケージング技術CoPoSで独占的サプライチェーン構築を推進

公開日 2026年05月08日 専門メディア 台湾



概要

TSMCは、CoWoSの生産能力拡張を加速する傍ら、さらに先進的なパネルレベルパッケージング技術であるCoPoS（Chip on Panel on Substrate）の推進に注力し、AI半導体市場での技術的優位性を確立しようとしている。業界情報筋によると、TSMCはCoPoSサプライチェーン全体に厳格な機密保持契約を課し、台湾の装置および材料パートナーに対して、量産開始後数年間の技術漏洩防止と他社への供給制限を義務付けている模様だ。これにより、TSMCは次世代AIパッケージングの主導権を確保する戦略を進めている。

詳細

背景

AI半導体の性能向上は、従来のダイ微細化に加え、チップの集積度を高める先進パッケージング技術に大きく依存しています。TSMCは、CoWoS（Chip on Wafer on Substrate）で既に主導的な地位を確立していますが、さらなる高密度化とコスト効率の向上を目指し、パネルレベルパッケージング技術であるCoPoS（Chip on Panel on Substrate）を次世代の主要技術として位置づけています。CoPoSは、より大きなパネル上で複数のチップをパッケージングすることで、生産効率とスループットの向上が期待されています。

主要内容

TSMCは、既存のCoWoSパッケージング能力の拡張と並行して、CoPoS技術の開発と導入を強力に推進しています。このCoPoS技術は、特に大型AI半導体パッケージの生産において、CoWoSよりも優れた経済性とスケーラビリティを提供すると期待されています。TSMCは、この次世代技術における優位性を確固たるものとするため、サプライチェーンパートナーに対して極めて厳格な戦略的措置を講じていると報じられています。具体的には、台湾の装置および材料メーカーに対し、CoPoSに関する技術情報の厳重な機密保持と、量産開始後数年間はTSMC以外の顧客への技術供給を制限する独占契約を結ばせているとのことでした。

影響と展望

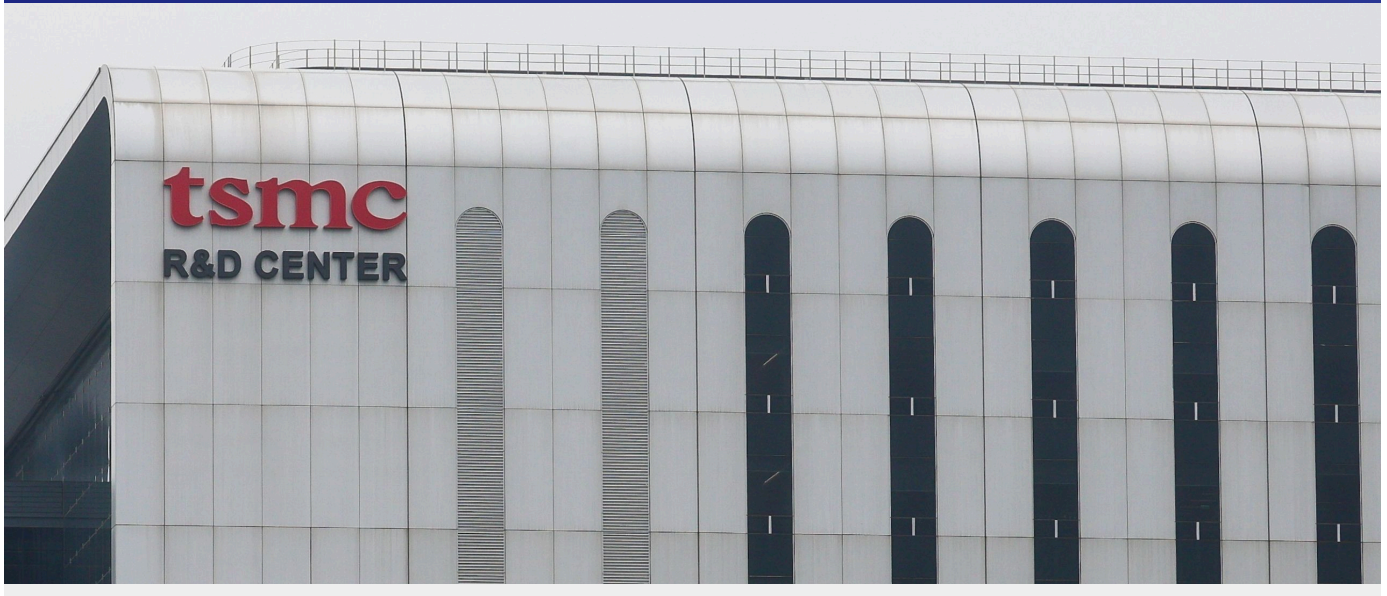
TSMCによるCoPoSサプライチェーンの独占的な管理戦略は、将来のAI半導体市場における同社の支配力をさらに強化する可能性を秘めています。この動きは、次世代パッケージング技術がAI時代における競争力においていかに重要であることを示しており、TSMCが単なる製造受託企業ではなく、技術エコシステム全体のリーダーシップを追求していることを明確に示しています。サプライチェーンパートナーにとっては、TSMCとの協業が大きなビジネスチャンスとなる一方で、他社への技術提供が制限されるという側面もあります。この戦略は、競合他社がCoPoSに追いつくことを困難にし、TSMCが長期間にわたりAI半導体パッケージング市場で優位性を保つための基盤を築くものと見られます。結果として、AIチップの進化のペースとコスト構造に大きな影響を与えることが予想されます。

元記事: <https://www.digitimes.com/news/a20260508PD207/tsmc-packaging-cowos-expansion-capacity.html>

収集日: 2026年05月15日 | 自動記事収集・翻訳システム (Gemini API使用)

TSMC、SoIC 3Dスタッキングロードマップを公開 – 2029年までに4.5 μ mピッチ実現、富士通Monaka CPUにF2Fチップレットスタッキング適用へ

公開日 2026年04月29日 専門メディア 台湾



概要

TSMCは、同社の3Dチップスタッキング技術であるSoIC（System on Integrated Chips）のロードマップを発表し、現在の6マイクロメートル（ μ m）の接続ピッチを2029年までに4.5 μ mへと微細化する計画を明らかにした。特に、ダイ間を直接接続する「顔対顔面（F2F）スタッキング」をサポートする第2世代SoIC技術は、富士通の次世代スーパーコンピュータ用CPU「Monaka」などに採用される見込みだ。このピッチ微細化は、チップレット間の垂直相互接続密度を飛躍的に向上させ、AI/HPCチップの性能をさらに高める。

詳細

背景

AIおよびハイパフォーマンスコンピューティング（HPC）の進化は、半導体の集積度と性能に対する要求を絶えず押し上げています。従来の2次元的な微細化だけでは限界が見え始めている中で、複数のチップレットを垂直方向に積層する3Dパッケージング技術、特にTSMCのSoIC（System on Integrated Chips）が注目されています。SoICは、ダイ間を極めて微細なピッチで直接接合することで、従来のワイヤーボンディングやマイクロバンプを用いたパッケージングよりも大幅に短い接続経路と高い帯域幅を提供し、チップ間の通信遅延を低減します。

主要内容

TSMCは、SoICの将来的なロードマップを詳細に公表し、その技術的進化の道筋を示しました。現在のSoICの接続ピッチは6マイクロメートルですが、同社は2029年までにこれを4.5マイクロメートルまで微細化する目標を掲げています。この微細化は、チップレット間のI/O密度を向上させ、データ転送速度を高速化する上で極めて重要です。特に注目すべきは、第2世代SoIC技術で実現される顔対顔（F2F）スタッキングの導入です。この技術は、ダイの能動面同士を直接接合することで、配線層を最小限に抑え、電気的特性を最適化します。富士通の次世代スーパーコンピュータ用CPU「Monaka」が、このF2Fチップレットスタッキング技術の恩恵を受ける製品のひとつとなる見込みであり、これにより更なる高性能化が期待されます。例えば、2029年に量産開始予定のA14-to-A14 SoICは、N2-on-N2 SoICと比較して1.8倍のダイ間I/O密度を提供すると予測されています。

影響と展望

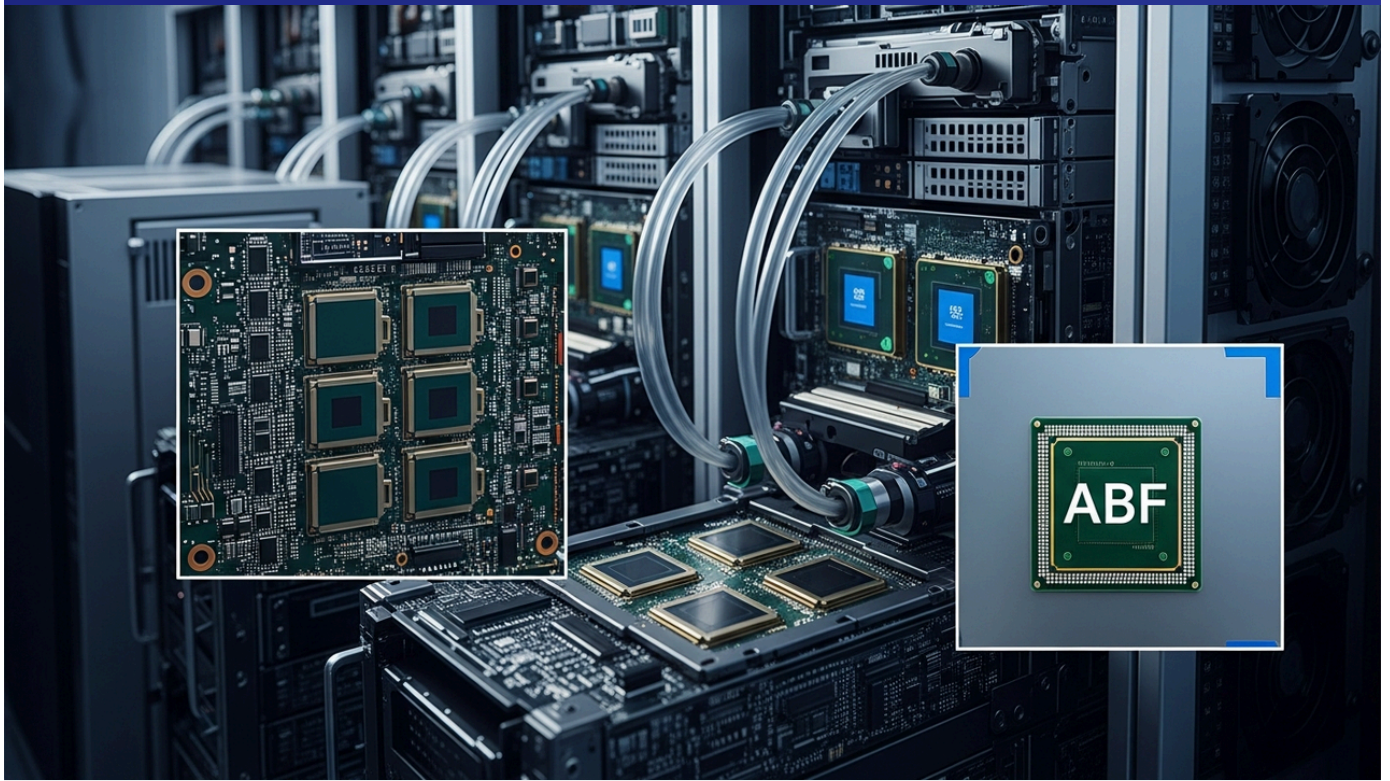
SoICのピッチ微細化は、AI/HPCチップのアーキテクチャに革命をもたらす可能性を秘めています。より高密度の垂直相互接続により、複数のロジックチップレットやロジックとメモリを統合した複雑なシステムオンチップ（SoC）の実現が容易になります。これにより、演算性能の向上、消費電力の削減、そしてフォームファクターの小型化が可能となり、データセンター、エッジAI、そしてスーパーコンピュータといった広範なアプリケーションにおけるイノベーションを加速させます。TSMCのSoIC技術は既にAMDのInstinct MI300シリーズなどに採用されており、今後も主要顧客のハイエンド製品への採用が拡大することが期待されます。この技術は、チップレットエコシステムの成熟を促し、半導体設計者が特定の機能ブロックを最適化されたプロセスノードで製造し、それらを高度なパッケージング技術で統合するという、より柔軟で効率的な設計アプローチを可能にするでしょう。

元記事: <https://www.tomshardware.com/tech-industry/semiconductors/tsmc-soic-3d-stacking-roadmap-outlines-path-from-6-micron-pitches-today-to-4-5-micron-in-2029-fujitsus-monaka-cpu-to-benefit-from-face-to-face-chiplet-stacking>

収集日: 2026年05月15日 | 自動記事収集・翻訳システム (Gemini API使用)

AIハードウェアの隠れたボトルネック：ABF基板市場の現状と味の素の戦略

公開日 2026年04月07日 専門メディア (分析) 台湾



概要

AIハードウェアエコシステムにおける予期せぬボトルネックとして、高性能基板に不可欠な絶縁誘電体フィルムであるABF (Ajinomoto Build-up Film) が浮上している。このABFはほぼ味の素ファインテクノが独占的に生産しており、供給が逼迫している。伊ビデンなどの主要基板メーカーは、AI基板能力に対して顧客からの前払い金で大規模な設備投資を実施しており、NvidiaやIntelなどのハイパースケーラーが投資額の約50%を出資することで供給確保を図っている。

詳細

背景

人工知能（AI）の急速な発展は、データセンターからエッジデバイスまで、あらゆる領域で高性能な半導体を要求しています。特にAIアクセラレーターやHPC（ハイパフォーマンスコンピューティング）チップは、その複雑さと消費電力の大きさから、従来のパッケージング技術では対応しきれない課題に直面しています。これらの次世代チップには、高密度で高速な信号伝送を可能にする、より高性能なパッケージ基板が不可欠です。その中でも、味の素ビルドアップフィルム（ABF）は、その優れた絶縁特性と加工性から、最先端のフリップチップ・ボールグリッドアレイ（FC-BGA）基板の主要材料として広く採用されています。

主要内容

現在、AIハードウェアエコシステムにおいて、最も予期せぬボトルネックの一つとしてABF基板の供給不足が顕在化しています。ABFフィルムは、日本の味の素ファインテクノがほぼ独占的に生産しており、その供給能力がAI需要の爆発的な増加に追いついていない状況です。レポートによると、AIサーバー用チップの基板は、PC用チップの基板と比較して10倍以上のABFフィルムを使用するため、需要逼迫の構造的要因となっています。この供給不足に対応するため、世界トップクラスのABF基板メーカーである伊ビデン（Ibiden）は、AI基板能力増強のために5000億円という大規模な設備投資計画を発表しました。注目すべきは、この投資資金の多くが、Nvidia、Intel、AMDといった主要なハイパースケーラーやAIチップ開発企業からの前払い金によって賄われている点です。上位4社の基板サプライヤーの設備投資額の約50%をこれら顧客が共同で出資しており、いかにABF基板の確保がAI産業にとって喫緊の課題であるかを明確に示しています。

影響と展望

ABF基板の供給不足は、AI半導体の生産と市場投入に直接的な影響を及ぼしています。味の素ファインテクノの支配的な地位と、それに伴う生産能力の限界は、AI産業全体の成長を制約するボトルネックとなっています。しかし、顧客企業による前払い金を含む大規模な設備投資は、サプライヤーが供給能力を増強するための強力なインセンティブとなり、長期的な需給改善に寄与するでしょう。この動きは、半導体サプライチェーンにおいて、主要顧客が特定の材料や部品の供給確保のために、製造パートナーとより密接な関係を築き、投資リスクを共有する新たなビジネスモデルが形成されつつあることを示唆しています。今後、ABFフィルムの代替材料の開発や、既存サプライヤーの多角化、新規参入の促進が、供給安定化に向けた重要な課題となるでしょう。ABF基板の安定供給は、AI技術のさらなる普及と発展の鍵を握ると言えます。

元記事: #

Hanmi Semiconductor、次世代HBM向け第2世代ハイブリッドボンダーを発表

公開日 2026年04月10日 専門メディア 韓国



概要

Hanmi Semiconductorは、次世代HBM（高帯域幅メモリ）の多層スタック生産に不可欠な第2世代ハイブリッドボンダーのプロトタイプを年内に発表し、顧客との協業を開始すると発表した。同社は仁川市に約1000億ウォンを投じて専用工場を建設中で、2025年上半期の完成を目指す。このボンダーは、バンプレスでチップとウェーハの銅配線を直接接合することで、20層を超えるHBMスタッキングを可能にし、次世代HBM市場での主導的地位を確立する狙いだ。

詳細

背景

人工知能（AI）の進化は、膨大なデータを高速で処理する必要があるため、HBM（高帯域幅メモリ）に対する需要を飛躍的に高めています。HBMは、複数のDRAMダイを垂直に積層することで、データ帯域幅を劇的に向上させるメモリ技術ですが、その積層数を増やし、性能をさらに高めるためには、従来のマイクロバンプ接合に代わる、より微細で信頼性の高い接合技術が不可欠です。そこで注目されているのが、ハイブリッドボンディングと呼ばれる技術です。

主要内容

韓国の半導体装置メーカーであるHanmi Semiconductorは、次世代HBMの多層スタック製造に対応する第2世代ハイブリッドボンダーの開発を発表しました。同社は今年中にプロトタイプを発表し、主要な顧客との共同開発を進める計画です。さらに、量産体制の構築に向けて、仁川市の朱安国家産業団地に約1000億ウォン（約6760万ドル）を投じて、総面積14,570平方メートルに及ぶハイブリッドボンダー工場を建設中です。この新工場は2025年上半期に完成予定で、HBM向けハイブリッドボンダーの量産を担うこととなります。第2世代ハイブリッドボンダーの最大の技術的特徴は、従来の金属バンプを使用せず、チップとウェーハの銅配線を直接接合（Cu-to-Cuボンディング）する点にあります。これにより、接続ピッチが大幅に微細化され、20層を超えるDRAMダイの積層が可能になります。これは、HBM3Eや将来のHBM4/HBM5といった次世代メモリにとって不可欠な技術革新です。

影響と展望

Hanmi Semiconductorによる第2世代ハイブリッドボンダーの開発と大規模な生産能力への投資は、HBM市場における技術革新と供給体制に大きな影響を与えるでしょう。同社はHBM向けのTCボンダー市場で約70%の世界シェアを持つリーダーであり、ハイブリッドボンダー市場でもその地位を確立しようとしています。ハイブリッドボンディング技術の進化は、HBMの性能向上（特にデータ転送速度と電力効率）と多層化を可能にし、AIアクセラレーターの性能をさらに引き上げます。HBMの需給逼迫が続く中、この先進的なボンディング装置の供給能力の確保は、HBMメーカーの競争力と製品投入スケジュールにとって極めて重要です。Hanmiの動きは、AI時代における後工程装置メーカーの役割の拡大と、韓国がHBMエコシステムにおいて引き続き重要なイノベーションハブであることを示しています。

元記事: <https://www.chosun.com/english/industry-en/2026/04/10/2EZE0AMZUVAFPGWWTMCDZIZBZU/>

収集日: 2026年05月15日 | 自動記事収集・翻訳システム (Gemini API使用)

SKハイニックス、清州にHBMパッケージングハブを建設しAIメモリ能力を拡大

公開日 2026年04月23日 専門メディア 韓国



概要

SKハイニックスは、清州テクノポリスに大規模な先進パッケージング施設を着工した。これは、AI半導体市場の競争が、従来のウェーハ製造から、性能を左右する後工程へとシフトしていることを明確に示している。この新たなハブは、急増するAIメモリ需要に対応するためのHBM（高帯域幅メモリ）供給能力を強化することを目的としている。

詳細

背景

人工知能（AI）の爆発的な成長は、半導体産業におけるゲームのルールを変えつつあります。特に、大規模なデータ処理と高速な演算を必要とするAIワークロードでは、CPUやGPUの性能だけでなく、それらを支えるメモリの帯域幅が極めて重要になります。HBM（高帯域幅メモリ）は、複数のDRAMダイを垂直に積層し、広範なインターフェースを通じてGPUなどのロジックチップと接続することで、従来のメモリをはるかに上回るデータ転送速度を実現します。このHBMの生産において、ウェーハ製造後のパッケージング工程が、製品の最終性能と歩留まりを左右する重要な段階となっています。

主要内容

SKハイニックスは、HBMおよびその他のAIメモリの生産能力を大幅に拡張するため、韓国の清州テクノポリスに新たな大規模先進パッケージング施設の建設に着手しました。この投資は、AI半導体市場における競争の焦点が、前工程の微細化だけでなく、後工程の先進パッケージング技術へと移行しているという業界全体のトレンドを象徴しています。同社は、この新しいパッケージングハブを通じて、HBMの積層技術、熱管理、およびテスト能力を強化し、市場におけるリーダーシップを維持することを狙います。清州は、SKハイニックスの主要な生産拠点の一つであり、既存のインフラとの相乗効果も期待されています。

影響と展望

SKハイニックスの清州におけるHBMパッケージングハブの建設は、グローバルなAIメモリ市場に大きな影響を与えるでしょう。AI需要の増加によりHBMの供給が逼迫している現状において、この施設はHBMの安定供給を確保し、AIアクセラレーターの生産ボトルネックを緩和するのに貢献します。これにより、NvidiaやAMDといった主要なAIチップメーカーへの供給が強化され、AIエコシステム全体の成長が加速される可能性があります。また、この投資は、半導体メーカーが後工程技術と能力を自社で強化する、いわゆる「IDM 2.0」戦略の一環とも見なせます。先進パッケージングへの戦略的投資は、将来のAI半導体の性能、コスト、そして市場投入時期を決定する上で、ますます重要な要素となることが予想されます。

収集日: 2026年05月15日 | 自動記事収集・翻訳システム (Gemini API使用)

Samsung Electronics、HBM4向けハイブリッドボンディング導入でリーダーシップ確立へ

公開日 日付不明 専門メディア 韓国



概要

Samsung Electronicsは、自社の国内生産施設に第6世代HBM（HBM4）専用のハイブリッドボンディングラインを段階的に導入している。この戦略的投資は、HBM4製品の競争力強化を目的としており、同社は世界で初めてHBM4の量産出荷に成功したと発表した。ハイブリッドボンディング技術の採用により、チップ間の間隔が短縮され、発熱が抑制されるとともに、データ転送速度が大幅に向上する。SKハイニックスとマイクロンもこの分野を追従しており、HBM市場の競争は激化している。

詳細

背景

AIや高性能コンピューティング（HPC）の需要の高まりは、高帯域幅メモリ（HBM）の進化を加速させています。HBMは、複数のDRAMチップを垂直に積層することで、データ転送速度を劇的に向上させますが、次世代のHBM4では、さらなる性能向上と同時に、発熱といった物理的な課題への対応が求められています。これに対応するため、従来のマイクロバンプ接合に代わる、より微細で電気的特性に優れたハイブリッドボンディング技術が不可欠とされています。

主要内容

Samsung Electronicsは、HBM4市場におけるリーダーシップを確立するため、韓国国内の製造施設にHBM4専用のハイブリッドボンディングラインの設備を順次導入していることを発表しました。この技術は、DRAMダイとロジックダイの間を直接銅配線で接合するもので、従来のバンプを用いた接続よりもチップ間隔を短縮できます。これにより、信号経路が短くなり、データ転送速度が向上するだけでなく、発熱も効果的に緩和されます。Samsungは、このハイブリッドボンディングの導入により、世界で初めてHBM4の量産出荷を成功させ、既にNVIDIAを含む主要顧客への供給を開始していると見られています。同社のHBM4は、JEDEC基準の8Gbpsを約46%上回る11.7Gbpsの動作速度を達成し、HBM4Eでは3.3TB/sから4.0TB/sのデータ処理速度に達する可能性を秘めています。

影響と展望

Samsung ElectronicsによるHBM4へのハイブリッドボンディング技術の早期導入は、HBM市場における競争力と技術的優位性を大きく高めるものです。これにより、SamsungはNVIDIAなどのAIチップメーカーに対し、より高性能で信頼性の高いHBMソリューションを提供できるようになります。SKハイニックスやマイクロンといった競合他社もハイブリッドボンディング技術の開発と導入を急いでおり、HBM4以降の世代で市場シェアを巡る競争はさらに激化するでしょう。ハイブリッドボンディングは、HBMの多層化、性能向上、そして熱管理という、AI半導体時代の主要な課題を解決するための鍵となる技術であり、その量産化の進展はAIエコシステム全体の進化を左右します。この技術の普及は、将来的にはより高密度な3D統合を実現し、半導体パッケージングの新たな標準を確立する可能性を秘めています。

元記事: <https://economy.ac/news/2026/02/202602288324>

収集日: 2026年05月15日 | 自動記事収集・翻訳システム (Gemini API使用)

SKハイニックス、12層ハイブリッドボンディングHBMスタックを検証 – 次世代AIメモリ競争激化

公開日 2026年04月28日 専門メディア 韓国



概要

SKハイニックスは、高帯域幅メモリ（HBM）モジュール向けハイブリッドボンディングパッケージング技術の歩留まり改善を発表し、12層のHBMスタックをハイブリッドボンディングで検証済みであることを明らかにした。同社は量産適用に適した歩留まりレベルを目指して作業を進めているが、具体的な数値は公開していない。ハイブリッドボンディングは、バンプを排してメモリ層を直接接合することで、より高速かつ効率的なHBMスタックを実現する次世代HBM（HBM4、HBM5）に不可欠な技術である。

詳細

背景

人工知能（AI）の進化に伴い、HBM（高帯域幅メモリ）はAIアクセラレーターの性能を決定づける重要な要素となっています。HBMは、複数のDRAMチップを垂直に積層することで、データ転送速度を劇的に向上させますが、次世代のHBMでは、さらなる多層化と高帯域幅化が求められています。これには、従来のマイクロバンプを用いた接合技術では限界があり、より微細なピッチと優れた電気的特性を持つハイブリッドボンディング技術の導入が不可欠となっています。ハイブリッドボンディングは、チップ間の銅配線を直接接合することで、接続密度を高め、信号伝送効率を向上させます。

主要内容

SKハイニックスは、HBMモジュールにおけるハイブリッドボンディングパッケージング技術で重要な進展を発表しました。同社は、12層のHBMスタックをハイブリッドボンディング技術で正常に検証したことを明らかにし、これは次世代HBM（HBM4およびHBM5）の多層化目標達成に向けた大きな一歩となります。SKハイニックスは、この技術を量産適用可能なレベルまで歩留まりを向上させるべく、現在も精力的に取り組んでいます。ただし、現時点では具体的な歩留まり数値は公開されていません。ハイブリッドボンディングは、バンプを使用せずにメモリ層を直接接合するため、チップ間の距離を極限まで短縮し、データ転送速度の向上と消費電力の削減に寄与します。これは、より高速で複雑なAIワークロードに対応するために不可欠な技術です。

影響と展望

SKハイニックスによる12層HBMスタックのハイブリッドボンディング検証成功は、HBM市場における技術競争の激化を示しています。HBMの主要サプライヤーであるSKハイニックスがこの技術を確立し、量産歩留まりを改善できれば、HBM4やHBM5といった次世代AIメモリの市場投入を加速させ、同社の市場優位性を強化することになるでしょう。しかし、具体的な歩留まり数値の非公開は、まだ技術的な課題が存在する可能性を示唆しており、特に多層スタックにおける清浄度や熱管理は引き続き大きな課題です。ハイブリッドボンディングの量産化は、AIチップの性能向上だけでなく、コスト効率と製品の信頼性にも大きな影響を与えます。この技術の成熟は、AIハードウェアエコシステム全体の発展にとって不可欠であり、HBM市場の動向を今後も注視していく必要があります。

元記事: <https://wccfttech.com/sk-hynix-verifies-12-die-hybrid-bonded-hbm-stack-but-wont-disclose-yield-figures-as-next-gen-hbm4-ai-memory-race-heats-up/>

収集日: 2026年05月15日 | 自動記事収集・翻訳システム (Gemini API使用)

Samsung Electro-Mechanics、住友化学グループとガラスコア基板のJV設立に向けMOU締結

公開日 2025年11月05日 企業発表 韓国



**SAMSUNG
ELECTRO-MECHANICS**

概要

Samsung Electro-Mechanicsは、次世代パッケージ基板の核心材料である「ガラスコア」製造のための合弁会社（JV）設立に向け、日本の住友化学グループとMOUを締結した。このJVは、Dongwoo Fine-Chemの平沢拠点を初期生産拠点とし、ガラスコア基板の量産化を目指す。ガラスコアは、従来の有機基板と比較して熱膨張係数が低く、平坦性に優れるため、AIやHPC向けの高密度・大面積先端半導体パッケージ基板の実現に不可欠な技術とされている。

詳細

背景

AIやHPC（ハイパフォーマンスコンピューティング）チップの進化は、半導体パッケージング技術に新たな課題を突きつけています。チップの大型化、高集積化、そして消費電力の増加に伴い、従来の有機材料をベースとしたパッケージ基板では、反り、信号伝送損失、熱管理などの問題が顕在化しています。これらの課題を解決し、次世代の高性能半導体に対応するため、より優れた材料特性を持つガラスコア基板の開発が急務とされてきました。ガラスコア基板は、その低熱膨張係数、優れた平坦性、そして電気的安定性により、次世代パッケージングの有望なソリューションとして注目されています。

主要内容

Samsung Electro-Mechanicsは、次世代半導体パッケージ基板の中核をなす「ガラスコア」の量産製造に向け、日本の化学大手である住友化学グループと戦略的提携を締結しました。両社は、合弁会社（JV）の設立に関する拘束力のない覚書（MOU）に署名し、ガラスコア基板のサプライチェーン構築と市場投入を目指します。JVの本社は、住友化学グループの子会社であるDongwoo Fine-Chemの平沢（Pyeongtaek）拠点が予定されており、ここがガラスコアの初期生産拠点となる計画です。ガラスコア基板は、特に高密度・大面積のAIおよびHPC向け先端半導体パッケージ基板において、反りによる不良を低減し、より微細な配線形成を可能にするなど、従来の有機基板の限界を克服する重要な技術と見なされています。

影響と展望

Samsung Electro-Mechanicsと住友化学グループの提携は、先端パッケージング材料市場における重要な動きであり、ガラスコア基板の商業化を大きく加速させるでしょう。Samsungは、このJVを通じて、ガラスコア基板の安定供給を確保し、自社の先端半導体パッケージング技術における競争力を強化することが期待されます。住友化学グループは、長年の材料科学における専門知識を提供し、半導体産業における新たな成長分野を開拓します。ガラスコア基板の普及は、AIチップのさらなる性能向上と信頼性の確保に貢献し、最終的にはより高度な電子機器の実現を可能にします。将来的には、ガラスコア基板がHBM積層、チップレット統合、および高度な高密度相互接続を必要とするアプリケーションの標準的な材料となる可能性も秘めており、半導体パッケージング技術の新たなパラダイムを形成する動きとして注目されます。

元記事: <https://www.samsungsem.com/global/newsroom/news/view.do?id=9850>

収集日: 2026年05月15日 | 自動記事収集・翻訳システム (Gemini API使用)